

République Algérienne Démocratique et Populaire
Ministère de l'Enseignement Supérieur et de la Recherche Scientifique



Département Ingénierie des Systèmes Electriques

Polycopié du Cours

Eléments de physique des composants électroniques

Réalisé par :

Dr. SMAANI Billel, Maitre de conférences « A » au centre universitaire Abdelhafid
BOUSSOUF – Mila

2023

Sommaire

Introduction.....	7
-------------------	---

Chapitre. I Notions de physique des semi-conducteurs

I.1 Introduction.....	8
I.2 Classification des matériaux	8
I.2.1 Par rapport à la résistivité	8
I.2.1.1 Conducteurs.....	8
I.2.1.2 Isolants	8
I.2.1.3 Semiconducteur	8
I.2.2 Par rapport aux bandes d'énergies.....	9
I.3 Les matériaux semiconducteurs	10
I.3.1 Structure cristalline des semiconducteurs.....	11
I.3.1.1 Structure cristalline du Silicium (Si)	11
I.3.2 Semiconducteur intrinsèque	13
I.3.2.1 Concentration intrinsèque	13
I.3.3 Semiconducteur exintrinsic (dopé)	15
I.3.3.1 Semiconducteur type N	15
I.3.3.2 Semiconducteur type P	17
I.4 Le champ électrique et la mobilité	18
I.5 Le courant de conduction.....	20
I.6 Le courant de diffusion.....	21
I.7 L'équation de Poisson	22
I.8 Les équations de continuité.....	22

Chapitre. II Jonction PN

II.1 Introduction	24
II.2 Définition.....	24
II.3 La jonction PN non polarisée	24
II.3.1 Formation de la zone de charge d'espace (ZCE)	24
II.3.2 Hauteur de la barrière du potentiel.....	25
II.3.3 Répartition du champ électrique	26
II.3.4 Répartition du potentiel électrostatique.....	28
II.3.5 Epaisseur de la zone de charge d'espace (ZCE)	29

II.4 La jonction PN polarisée	30
II.4.1 Effets d'une polarisation positive.....	31
II.4.2 Effets d'une polarisation négative.....	32
II.4.3 Capacité de jonction	33
II.4.4 Caractéristiques courant-tension d'une jonction PN.....	34
II.5 L'utilisation de la diode dans les circuits	35
II.5.1 Le point de fonctionnement et la droite de charge.....	35
II.5.2 Le redressement	36
II.5.2.1 Le redressement mono alternance	36
II.5.2.2 Le redressement double alternance	37
II.6 Aperçu sur les différents types de diodes à jonction PN.....	38

Chapitre. III Transistor bipolaire

III.1 Introduction	39
III.2 Description	39
III.3 Principe de fonctionnement.....	39
III.3.1 Structure considéré.....	39
III.3.2 Mécanisme de conduction	40
III.4 Montages d'un transistor bipolaire	41
III.5 Gain en courant.....	41
III.6 Transconductance	30
III.7 Régimes de fonctionnement	43
III.7.1 Régime normal direct	43
III.7.2 Régime normal inverse.....	43
III.7.3 Régime normal bloqué	43
III.7.4 Régime saturé	43
III.8 Caractéristiques statique	44
III.9 L'utilisation du transistor bipolaire dans les circuits.....	45
III.9.1 Le transistor bipolaire en régime variable.....	45
III.9.2 La droite de charge.....	47
III.9.3 L'amplification	48

Chapitre. IV Transistors à effet de champ

IV.1 Transistor métal-oxyde-semiconducteur à effet de champ (MOSFET)	50
IV.1.1 Introduction	50

IV.1.2 Structure de la capacité MOS	50
IV.1.2.1 Régime d'accumulation	50
IV.1.2.2 Régime de déplétion	50
IV.1.2.3 Régime d'inversion.....	50
IV.1.3 Structure d'un transistor MOSFET.....	51
IV.1.4 Principe de fonctionnement du MOSFET.....	51
IV.1.5 Le courant de drain et les paramètres du MOSFET	53
IV.1.5.1 Calcul du courant de drain	53
IV.1.5.2 La transconductance et la conductance	55
IV.1.5.3 Symboles des transistors MOSFET.....	55
IV.1.6 L'utilisations des transistors MOSFET.....	55
IV.1.6.1 Inverseur.....	56
IV.1.6.2 Mémoire	57
IV.2 Transistor à effet de champ à jonction (JFET).....	59
IV.2.1 Structure et symbole	59
IV.2.2 Principe et régime de fonctionnement	59
IV.2.2.1 À l'équilibre ($V_{gs}=0$ et $V_{ds}=0$).....	60
IV.2.2.2 Transistor polarisé.....	60
IV.2.3 Schéma équivalent en source-commune (montage)	61

Liste des figures

Figure. I.1 Bandes d'énergies.

Figure. I.2 Représentation des bandes d'énergies de différents matériaux.

Figure. I.3 L'atome de Silicium (Si).

Figure. I.4 Liaison de covalence des atomes dans la structure du Silicium (Si).

Figure. I.5 Orientation des atomes dans la structure cristalline du Silicium (Si).

Figure. I.6 Structure de bandes d'énergies dans un semi-conducteur intrinsèque avec la position du niveau de Fermi.

Figure. I.7 Principe du dopage d'un cristal du Silicium Si avec du phosphore P.

Figure. I.8 Positions de niveau de Fermi et de niveau ED dans SC « N ».

Figure. I.9 Principe du dopage d'un cristal du Silicium Si avec du bore B.

Figure. I.10 Positions de niveau de Fermi et de niveau EA dans un SC « P ».

Figure. I.11 Schéma descriptif du processus de la création du courant de conduction I à partir du champ électrique.

Figure. II.1 Structure de la jonction PN.

Figure. II.2 Régions 1 et 2 isolés.

Figure. II.3 Description de la ZCE dans la jonction PN.

Figure. II.4 Diagramme d'énergie de la jonction PN.

Figure. II.5 Structure de la jonction PN considéré.

Figure. II.6 Variation du champ électrique dans la jonction PN.

Figure. II.7 Variation du potentiel électrostatique dans la jonction PN.

Figure. II.8 (a) : Répartition du dopage dans la jonction PN. (b) : Répartition de la densité de charge dans la jonction PN.

Figure. II.9 Polarisation en direct de la jonction.

Figure. II.10 Polarisation en inverse de la jonction.

Figure. II.11 Diagramme d'énergie de la jonction PN non-polarisée.

Figure. II.12 Diagramme d'énergie de la jonction PN polarisée en direct.

Figure. II.13 Diagramme d'énergie de la jonction PN polarisée en inverse.

Figure. II.14 Symbole de la diode à jonction PN.

Figure. II.15 Caractéristique courant-tension I(V) de la diode à jonction PN.

Figure. II.16 Circuit à base de diode à jonction PN.

Figure. II.17 La courbe I(V) de la jonction avec la définition du point de fonctionnement.

Figure. II.18 Circuit de redressement mono alternance.

Figure. II.19 Signal alternatif vin.

Figure. II.20 Signal redressé vout (mono alternance).

Figure. II.21 Circuit de redressement.

Figure. II.22 Signal redressé vout.

Figure. II.23 Circuit de redressement à pont de diodes.

Figure. III.1 Transistor bipolaire NPN.

Figure. III.2 Transistor bipolaire PNP.

Figure. III.3 Transistor bipolaire NPN.

Figure. III.4 Mouvement des porteurs avec le sens des courants dans un transistor bipolaire NPN.

Figure. III.5 Symbole du transistor NPN.

Figure. III.6 Symbole du transistor PNP.

Figure. III.8 Montage à collecteur commun.

Figure. III.7 Montage à émetteur commun.

Figure. III.9 Montage à base commune.

Figure. III.10 Caractéristique d'entrée $I_b(V_{be})$.

Figure. III.11 Caractéristique de sortie $I_c(V_{ce})$.

Figure. III.12 Quadripôle.

Figure. III.13 Schéma équivalent du transistor bipolaire en émetteur commun.

Figure. III.14 (a) : caractéristique de sortie $I_c(V_{ce})$; (b) : caractéristique d'entrée $I_b(V_{be})$; (c) : caractéristique de transfert de tension $V_{be}(V_{ce})$; (d) : caractéristique de gain en courant $I_c(I_b)$.

Figure. III.15 Circuit considéré à base du transistor bipolaire en émetteur commun.

Figure. III.16 Droite de charge et point de fonctionnement P.

Figure. III.17 Variation du courant de sortie i_c et de la tension de sortie v_{ce} autour du point de fonctionnement P.

Figure. IV.1 Structure MOS.

Figure. IV.2 (a) : Régime d'accumulation $V_{GS} < 0$; (b) : Régime de déplétion $V_{GS} > 0$; (c) : Régime de déplétion $V_{GS} > V_T$.

Figure. IV.3 Structure de base d'un transistor MOSFET à canal N.

Figure. IV.4 Caractéristique de transfert d'un MOSFET à canal N pour une valeur fixe de V_{DS} .

Figure. IV.5 Régime ohmique.

Figure. IV.6 Régime non linéaire.

Figure. IV.7 Régime saturé.

Figure. IV.8 Caractéristique de sortie d'un MOSFET à canal N pour une valeur fixe de V_{GS} .

Figure. IV.9 Structure du MOSFET considéré.

Figure. IV.10 Symbole d'un NMOS.

Figure. IV.11 Symbole d'un PMOS.

Figure. IV.12 Inverseur CMOS.

Figure. IV.13 (a) : Signal appliqué à l'entrée de l'inverseur V_{in} ; (b) : Signal de sortie de l'inverseur V_{out} .

Figure. IV.14 Cellule de base de la mémoire DRAM.

Figure. IV.15 Cellule de base de la mémoire SRAM.

Figure. IV.17 Symbole d'un JFET : (a) type N, (b) type P.

Figure. IV.18 Schéma simplifié du JFET.

Figure. IV.19 Circuit équivalent du JFET.

Liste des tableaux

Tableau. I.1 Classification des matériaux par rapport à la résistivité.

Tableau. I.2 Valeurs de l'énergie E_G de « gap » des matériaux semi-conducteurs.

Tableau. I.3 Matériaux semi-conducteurs.

Tableau. I.4 Concentration intrinsèque des matériaux semiconducteurs (à 300K).

Tableau. I.5 Les valeurs de N_V et N_C des matériaux semiconducteurs (300K).

Tableau. I.6 Les valeurs de μ_n et μ_p pour quelques matériaux semi-conducteurs (à 300K).

Tableau. III.1 Régimes de fonctionnement & polarisations.

Introduction

Introduction

Les différents composants et circuits électroniques mettent à profit les avantages et les propriétés des électrons dans les matériaux formant des semiconducteurs (SC). Il est fondamental, d'aborder l'étude et l'analyse des composants à SC, ainsi bien de définir les grandeurs et les propriétés physiques conditionnent les caractéristiques physiques, électriques de ces composants. En effet, les paramètres cruciaux et fondamentaux des SC sont incontestablement l'état de la population et de la masse électronique à l'équilibre (thermodynamique) et le changement de cette population lorsque le SC obéisse à une agitation (ou perturbation) extérieure, comme le cas d'une tension électrique ou d'un rayonnement. De plus, les composants et les transistors modernes se basent de plus en plus sur le voisinage ou la juxtaposition de matériaux SCs, tels que la jonction PN et les transistors bipolaires. Il est donc essentiel de traduire et préciser les grandeurs électriques et physiques mesurables, les propriétés des matériaux formant des SC et des hétérostructures.

L'objet primordial de ce support de cours est de décrire la physique des composants électroniques qui se basent sur les matériaux SC. Cela, en commençant par une présentation de différentes notions de bases des SCs. Puis, d'aller vers l'étude électrique et physique de la jonction PN. Ensuite, décrire la structure et le fonctionnement des transistors bipolaires. En fin, les deux types de transistors à effet champ (FETs) sont détaillés, i.e., le MOSFET et le JFET.

Ce support de cours s'adresse aux étudiants de 2^{ème} année Licence Electronique. Le contenu de ce polycopié est bien conforme au programme du module «Eléments de Physique des composants électroniques» et établit par le ministère de l'enseignement supérieur et de la recherche scientifique (MESRS) pour l'année 2018/2019.

Chapitre I. Notions de physique des semi-conducteurs

I.1 Introduction

Les matériaux semi-conducteurs (SC) sont très utilisés dans le domaine de l'électronique et spécialement dans la fabrication des circuits intégrés (CIs) et dans différents composants électroniques, comme les transistors et les diodes.

En effet, la compréhension des phénomènes physique dans les matériaux semi-conducteurs permet de développer une compréhension claire et profonde sur le fonctionnement des composants à base de semi-conducteurs (transistors bipolaires, transistor à effet de champ, etc.).

I.2 Classification des matériaux

De manière générale, les matériaux se partage en trois types : isolants, conducteurs, et semi-conducteurs [1].

I.2.1 Par rapport à la résistivité

I.2.1.1 Conducteurs

Ce sont les matériaux qui se caractérisent par une très faible résistivité (dans température ambiante $< 10^{-5} \Omega \cdot \text{cm}$). Comme exemples, le cuivre (Cu), l'or (Au), l'argent (Ag), et le fer (Fe).

I.2.1.2 Isolants

Les matériaux qui se caractérisent par une forte résistivité ($> 10^8 \Omega \cdot \text{cm}$). Comme le cas, du verre, le carbone, et la Silice (SiO_2).

I.2.1.3 Semiconducteurs (SC)

Ce sont les matériaux dont la résistivité est entre les isolants et les conducteurs et. Dans ce cas, la résistivité varie de 10^{-3} à $10^4 \Omega \cdot \text{cm}$ (ou plus). Comme le cas du Silicium (Si) et le Germanium (Ge).

Le tableau I.1 classe les matériaux par rapport à la résistivité.

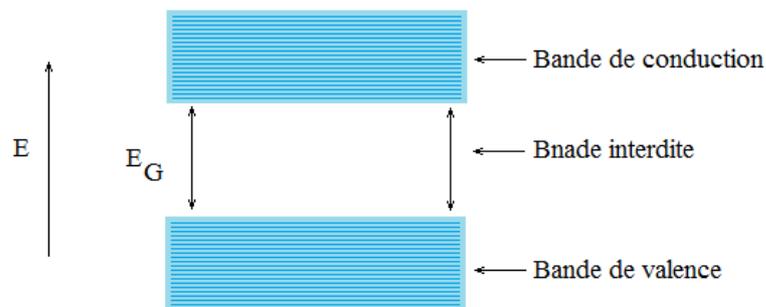
Tableau. I.1 Classification des matériaux par rapport à la résistivité.

Matériau	Résistivité
Conducteur	$10^{-5} \Omega\text{cm}$
Isolant	$10^8 \Omega\text{cm}$
Semi-conducteur	de 10^{-3} à $10^4 \Omega\text{cm}$

I.2.2 Par rapport aux bandes d'énergies

D'après la théorie de Bohr les énergies des électrons d'un atome sont quantifiées et on peut donc les représenter par des niveaux d'énergies. Et puisqu'il existe plusieurs atomes qui sont très rapprochés, nous obtenons donc une multiplication de niveaux formant ainsi des bandes d'énergies (structure de bandes).

Donc, chaque matériau peut être représenté par trois bandes : la bande interdite, la bande de valence, et la bande de conduction (figure I.1) [2].

**Figure. I.1** Bandes d'énergies

- **La bande de valence** : elle regroupe l'ensemble des niveaux d'énergies des électrons de valence. C'est-à-dire ceux qui assurent les liaisons entre atomes du cristal.
 - **La bande de conduction** : elle contient les niveaux des énergies des électrons libres. C'est-à-dire ceux qui sont brisés leurs liaisons et qui ont assez d'énergie pour circuler de la bande de valence à la bande de conduction.
- On note que l'énergie (en eV) suffisante pour faire libérer un électron doit être \geq à l'énergie du gap (E_G).
- **La bande interdite** : elle ne contient pas vraiment des niveaux d'énergie permise aux électrons.

La structure de bandes d'énergies pour chaque matériau est représentée sur la figure I.2.

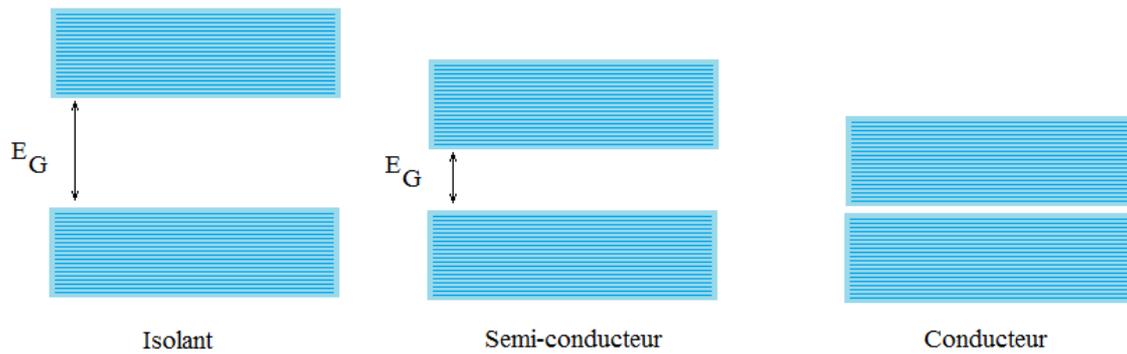


Figure. I.2 Représentation des bandes d'énergies de différents matériaux

Remarque

- ✚ Dans le cas d'un isolant, la hauteur du gap est grande, et il faut donc une forte énergie (exemple 6eV) pour faire passer les électrons de la bande de valence (BV) à la bande de conduction (BC).
- ✚ Pour un conducteur, le « gap » est presque supprimé, et une faible énergie permet de faire passer les électrons de la BV à la BC.
- ✚ Dans le cas d'un semi-conducteur, la hauteur du gap est moyenne, et une énergie moyenne faisant passer les électrons de la BV vers la BC.

Le tableau I.2 montre les valeurs de l'énergie du gap (E_G) pour quelques matériaux semi-conducteurs.

Tableau. I.2 Valeurs de l'énergie E_G de « gap » des matériaux semi-conducteurs

Matériau	E_G (eV)
SI	1.11
Ge	0.69
GaAS	1.43
GaP	2.24

I.3 Les matériaux semiconducteurs

Un matériau semiconducteur (SC) se comporte comme un isolant pour une température de 0 °K mais dès que la température augmente (agitation thermique) le SC devient un conducteur. De plus, la conduction électrique est (en réalité) réalisée par un mouvement d'électrons et de trous.

Un matériau semi-conducteur peut être simple ou composé.

- ✚ **Un semiconducteur simple** : il est formé d'un seul (01) élément, comme le cas des semiconducteurs faisant partis de la colonne IV de la classification périodique. Exemples : le Silicium (Si), et de Germanium (Ge).

✚ **Un semi-conducteur composé** : le semiconducteur est composé d'au moins de deux types d'atomes différents. Comme par exemple le sulfure de germanium (GeS), le phosphure de gallium (GaP), ainsi que l'arséniure de gallium (GaAs).

Le tableau I.3 présente les matériaux semi-conducteurs classés en colonnes, le numéro de colonne indique le nombre des électrons de la couche de valence. Les valeurs entre parenthèses désignent les numéros atomiques.

Tableau. I.3 Matériaux semi-conducteurs

Colonne II	Colonne (3)III	Colonne(4) IV	Colonne(5) V	Colonne(6) VI
	B(5)	C(6)	N(7)	S(8)
	Al(13)	Si(14)	P(15)	S(16)
Zn(30)	Ga(31)	Ge(32)	As(33)	Se(34)
Cd(48)	In(45)	Sn(50)	Sb(51)	Te(52)

I.3.1 Structure cristalline des semiconducteurs

Un cristal se définit comme étant un arrangement régulier et périodique des atomes [3].

Les semiconducteurs se cristallisent dans cas général dans l'une des structures suivantes :

- ✚ La structure de Wurtzite-Hexagonale ;
- ✚ La structure du NaCl ;
- ✚ La structure du Zinc-blende (Cubique) ;
- ✚ La structure du diamant ;

I.3.1.1 Structure cristalline du Silicium(Si)

Le « Si » est un élément faisant partis de la colonne IV (tableau I.3), c'est à dire, il à quatre électrons de valence, et un numéro atomique 14, ceci comme montre la figure I.3.

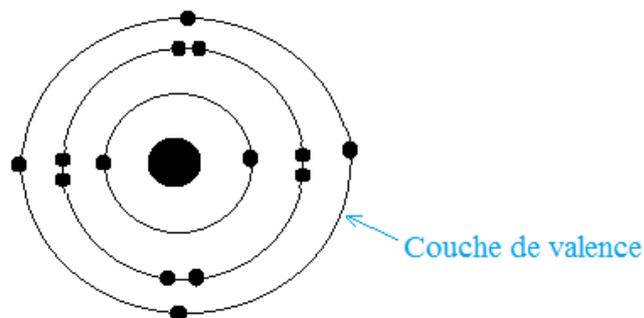


Figure. I.3 L'atome de Silicium (Si)

En effet, l'atome de Si est formé de quatre (04) électrons de valence. Dans ce cas, chaque atome de cette couche est relié à quatre (04) atomes formant ainsi des liaisons de covalence, ceci à travers la mise en commun de deux (02) électrons (figure I.4).

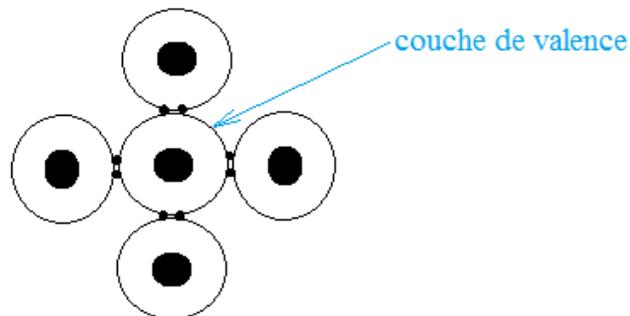


Figure. I.4 Liaison de covalence des atomes dans la structure du Silicium (Si)

Les liaisons de covalences sont orientées vers les diagonales d'un cube, et formant entre elles un angle de $105^{\circ}28'$ [figure I.5].

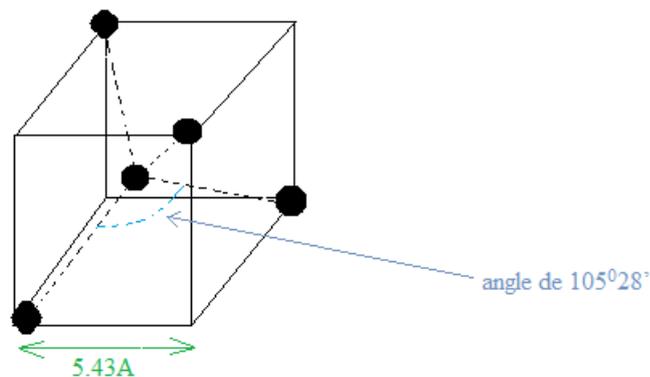


Figure. I.5 Orientation des atomes dans la structure cristalline du Silicium (Si)

Le motif de base est un tétraèdre régulier. En répétant ce motif (figure I.5) on obtient donc la structure cristalline du diamant.

Remarque

- ✚ Un cristal parfait n'existe pas, mais un cristal ne contient pas beaucoup de défauts de structure comme les lacunes, interstitiel et les dislocations.
- ✚ L'état amorphe est l'opposé d'un cristal. Au niveau de l'état amorphe le motif n'est pas respecté et il n'y a pas d'arrangement périodique des atomes. De plus, on trouve beaucoup de défauts.
- ✚ La structure cristalline d'un semi-conducteur est la plus utilisée dans la fabrication des circuits intégrés.

I.3.2 Semiconducteur intrinsèque

Il représente un semi-conducteur « pur », qui est généralement formé (uniquement) d'un seul élément, comme le cas du Silicium (Si) ou le germanium (Ge) [2, 3].

I.3.2.1 Concentration intrinsèque

Dans le cas d'un SC intrinsèque (ou pur) la concentration des électrons n est égale à la concentration de trous p . Donc,

$$n = p \quad (1)$$

On note que les électrons sont les porteurs de charges libres ayant une charge négative ($-1.6 \cdot 10^{-19} \text{C}$). Et chaque fois qu'un électron se déplace il créera un trou. Et plusieurs trous formant ainsi les porteurs de charge positifs.

De plus, un SC intrinsèque se caractérise par une concentration intrinsèque n_i . Cette dernière est relative à la température et à chaque matériau [tableau I.4].

Tableau. I.4 Concentration intrinsèque des matériaux semiconducteurs (à 300K).

Matériau	Concentration intrinsèque $n_i (\text{cm}^{-3})$
Si	$1,5 \cdot 10^{10}$
Ge	$2,5 \cdot 10^{10}$
GaAS	10^7

On peut calculer la concentration intrinsèque n_i avec l'expression suivante :

$$n_i = C.T^{3/2} \exp\left(\frac{-E_G}{2.K_B T}\right) \quad (2)$$

Où, T est la température.

$K_B = 1.38 \cdot 10^{-23} \text{ J/K}$ représente la constante de Boltzmann.

E_G est l'énergie du gap (déjà détaillée).

Avec
$$C = 2 \left(\frac{2\pi}{h^2} \right)^{3/2} (m_n m_p)^{3/4} K_B^{3/2}$$

On note également que, $h = 6.62617 \cdot 10^{-34} \text{ Js}$ est la constante de Planck.

m_n : est la masse effective d'électron.

m_p : masse effective de trou.

La loi d'action (de masse) est décrit via la relation suivante :

$$n.p = n_i^2 \quad (3)$$

La structure de bandes d'énergies dans un SC intrinsèque est présentée sur la figure I.6.

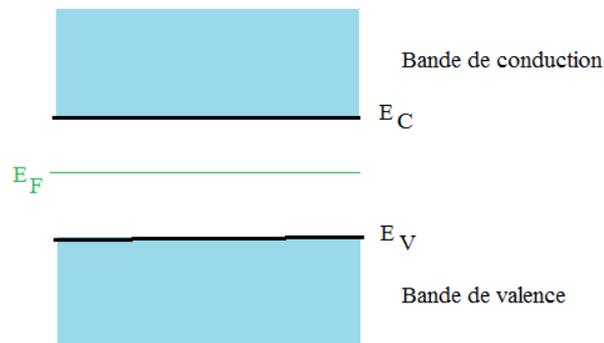


Figure. I.6 Structure de bandes d'énergies dans un semi-conducteur intrinsèque avec la position du niveau de Fermi

Dans ce cas, E_F est l'énergie correspondant à un niveau de référence nommé « niveau de Fermi ». Cette énergie est une caractéristique du cristal à l'équilibre thermodynamique, elle correspond à l'énergie maximale occupée par un électron à une température de 0 K.

On note également que le niveau E_V est le plus haut-niveau d'énergie dans la BV et cela correspond à l'énergie des trous. Le niveau E_C correspond au plus-bas niveau d'énergie dans la bande de conduction et cela correspond également à l'énergie des électrons qui sont libres.

Cependant, on peut nettement voir que le niveau de Fermi E_F est situé au centre (milieu) de la bande interdite (BI), c'est-à-dire,

$$E_F = E_G / 2 \quad (4)$$

Exemple

Dans le cas du Silicium, à 300K l'énergie du Gap $E_G=1.11\text{eV}$ (tableau I.2).

L'énergie de Fermi est donc $E_F=0.555\text{eV}$.

Aussi, l'équation (2) permettant de calculer la concentration intrinsèque n_i peut se réécrire sous la forme suivante :

$$n_i = \sqrt{N_C N_V} \exp\left(\frac{-E_G}{2.K_B T}\right) \quad (5)$$

Où,

$$N_C = 2 \left(\frac{2\pi m_n}{h^2} . K_B T \right)^{3/2}$$

est la densité effective des états des électrons au niveau de la bande de conduction (BC) (figure I.6 et 1).

$$N_V = 2 \left(\frac{2\pi m_p}{h^2} \cdot K_B T \right)^{3/2} \text{ est la densité effective des états des trous au niveau de la bande de}$$

valence (BV) (figure I.6 et 1).

Le tableau I.5 montre les valeurs numériques de N_V et N_C pour différents matériaux semi-conducteurs.

Tableau. I.5 Les valeurs de N_V et N_C des matériaux semiconducteurs (300K)

Matériau	$N_C (cm^{-3})$	$N_V (cm^{-3})$
Si	$2,8 \cdot 10^{19}$	$1,02 \cdot 10^{19}$
Ge	$1,04 \cdot 10^{19}$	$6,10^{18}$
GaAS	$4,7 \cdot 10^{17}$	$7,6 \cdot 10^{18}$

I.3.3 Semiconducteur extrinsèque (dopé)

Puisque dans SC intrinsèque (ou pur) la concentration des électrons « n » est égale à la concentration de trous « p » et ce dernier est généralement faible, donc un semiconducteur intrinsèque à peu d'intérêt pratique.

Un semi-conducteur extrinsèque est dopé avec des atomes donneurs d'électrons ou d'atomes récepteurs, ceci afin d'augmenter la concentration des électrons n ou des trous p , et permettons ainsi d'augmenter le conductivité.

Dans ce cas les éléments dopants (ou impuretés) sont introduits dans le cristal à semi-conducteurs.

I.3.3.1 Semiconducteur type N

C'est un semiconducteur (SC) qui est dopé avec des atomes de type donneurs d'électrons. Comme l'exemple du Silicium (Si) [1].

Nous avons vu que le Silicium fait partis de la colonne IV [tableau I.3], il contient donc quatre électrons de valence (voir figure I.3). Afin d'augmenter la concentration des électrons il faut introduire dans la tranche du Silicium des atomes qui ont cinq électrons dans la couche de valence, c.-à-d., l'un des éléments de la colonne V, comme le phosphore P.

Et dans ce cas, chaque atome du phosphore P introduit dans la tranche du Si, quatre électrons participent aux liaisons de covalence et un électron reste libre pour contribuer à la conduction (voir figure I.7).

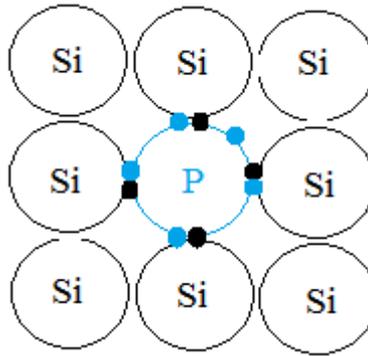
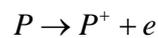


Figure. I.7 Principe du dopage d'un cristal du Silicium Si avec du phosphore P

En effet, les électrons libres participent à la conduction et les atomes du phosphore ayant perdu leurs électrons deviennent des ions fixes chargés positivement.



Nous obtenons ainsi un semiconducteur (type N) et dans lequel la densité des électrons n est supérieure à la concentration des trous p ,

$$n \succ p \quad (6)$$

Et dans ce cas là, la densité des électrons n est presque égale à la densité des atomes donneurs N_D :

$$n \approx N_D \quad (7)$$

La concentration des atomes donneurs N_D est donnée par la formule suivante :

$$N_D = N_C \cdot \exp\left(\frac{E_F - E_C}{K_B T}\right) \quad (8)$$

Et l'énergie de Fermi E_F se calcule avec la formule suivante :

$$E_F = E_C - K_B T \cdot \text{Log}\left(\frac{N_C}{N_D}\right) \quad (9)$$

À partir de l'équation (10), on peut dire que le niveau de Fermi se positionnera dans la moitié supérieure du gap (voir figure I.8). De plus, le niveau d'énergie correspond au 5^{ème} électron de l'atome donneur E_D est localisé à quelques dizaines meV au-dessous de E_C , dans le cas du phosphore P le niveau E_D est à 40 meV de E_C .

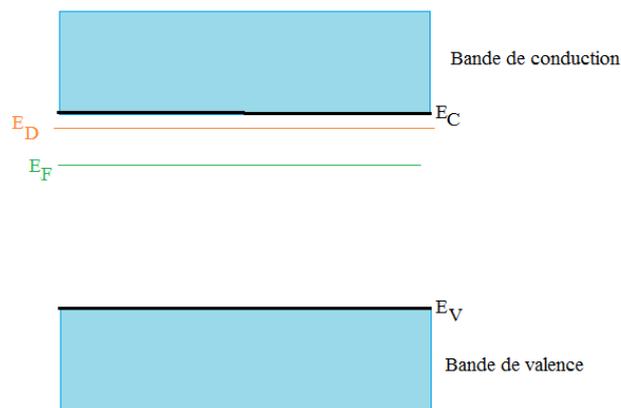


Figure. I.8 Positions de niveau de Fermi et de niveau E_D dans SC « N ».

Exemple

On considère un Silicium à 10^{22} atomes/cm³, ce dernier est dopé avec un atome donneur pour 10^6 atomes de Silicium.

La concentration des atomes donneurs N_D est $\frac{10^{22}}{10^6} = 10^{16} \text{ cm}^{-3}$.

Donc, la concentration des électrons libres est $n = N_D = 10^{16} \text{ cm}^{-3}$.

Et la concentration des trous p se calcule avec la loi d'action (Equation (3)).

$$p = \frac{(1.5 \cdot 10^{10})^2}{10^{16}} = 2,25 \cdot 10^4 \text{ cm}^{-3}.$$

Nous pouvons remarquer que la densité d'électrons n est très élevée devant la densité des trous p ,

I.3.3.2 Semiconducteur de type P

C'est semiconducteur est dopé avec des atomes accepteurs d'électrons. Considérons l'exemple du Silicium (Si).

Il faut donc introduire des atomes de la colonne III du tableau I.3, comme le cas du bore B. Ce dernier contient trois électrons dans la couche de valence, cela permet donc d'augmenter la concentration des trous p devant celle des électrons n .

Dans le cas du bore B trois électrons participent aux liaisons de covalence, il manque un quatrième électron, le bore aura donc tendance à arracher un électron de l'atome voisin du Si afin d'assurer la quatrième liaison Cela créera automatiquement un trou (voir figure I.9).

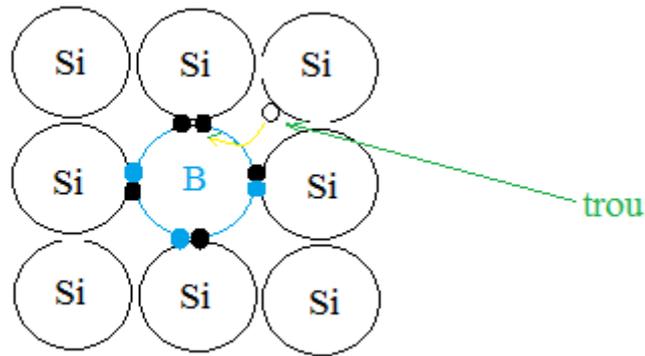


Figure. I.9 Principe du dopage d'un cristal du Silicium Si avec du bore B

Nous abstenons ainsi,

$$p \gg n \tag{10}$$

avec $p \approx N_A$. où N_A est la concentration des atomes accepteurs.

Et l'énergie de Fermi E_F se calcule par :

$$E_F = E_V + K_B T \cdot \text{Log} \left(\frac{N_V}{N_A} \right) \tag{11}$$

Le niveau de Fermi E_F est positionné dans le centre inférieur de la BI (bande interdite).

Le niveau d'énergie affecté aux atomes accepteurs, est appelé niveau accepteur E_A et dans ce cas il est situé au-dessus du niveau E_V (voir figure I.10).

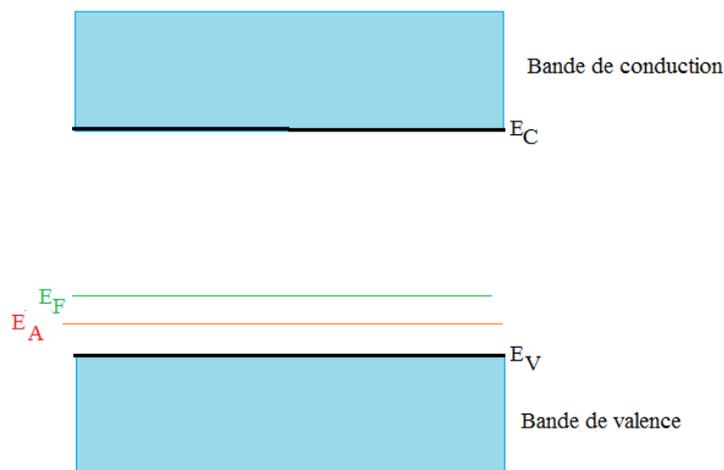


Figure. I.10 Positions de niveau de Fermi et de niveau E_A dans un SC « P ».

I.4 Le champ électrique et la mobilité

Lorsqu'on applique un faible champ-électrique \vec{E} sur un cristal à semi-conducteur, les électrons sont soumis à une force [4] :

$$\vec{F} = -q \cdot \vec{E} = m_n \vec{\gamma} \quad (12)$$

où $\vec{\gamma}$ est l'accélération des électrons.

En effet, l'accélération engendrée va entraîner les porteurs pendant un temps qui est de l'ordre du temps-moyen entre deux (02) collisions $\langle t \rangle$, à une vitesse moyenne d'entraînement v_{dn} donnée par :

$$v_{dn} = \gamma \cdot \langle t \rangle = \frac{-q \cdot \langle t \rangle}{m_n} \vec{E} \quad (13)$$

La quantité $\frac{q \cdot \langle t \rangle}{m_n}$ est appelé mobilité μ_n (cm^2/Vs), Cette dernière représente la capacité de déplacement des électrons dans un cristal à semi-conducteur.

La vitesse moyenne d'entraînement d'électrons v_{dn} donnée par l'équation (13) se réécrit comme :

$$v_{dn} = -\mu_n \vec{E} \quad (14)$$

On note également que le champ électrique dérive du potentiel.

Et dans le cas des trous, nous parlons de la mobilité des trous μ_p (cm^2/Vs), elle s'exprime par:

$$\frac{q \cdot \langle t \rangle}{m_p} \quad (15)$$

Le tableau I.6 montre les valeurs de μ_n et μ_p pour différents matériaux semi-conducteurs.

Tableau. I.6 Les valeurs de μ_n et μ_p pour quelques matériaux semi-conducteurs à 300K

Matériau	μ_n (cm^2/Vs)	μ_p (cm^2/Vs)
Si	1500	300
Ge	3900	1900
GaAS	8500	400

On peut remarquer que la mobilité des électrons est supérieure à celle des trous.

I.5 Le courant de conduction

L'application d'un champ \vec{E} électrique sur un cristal à semi-conducteur engendre un courant de conduction I , cela comme montre le schéma descriptif de la figure II. 11.

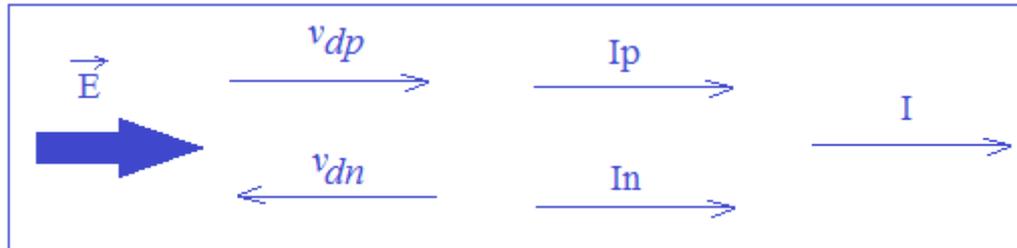


Figure. I.11 Schéma descriptif du processus de la création du courant de conduction I à partir du champ électrique.

D'après la loi Ohm, la densité du courant \vec{J} est directement reliée à la conductivité σ (inverse de la résistivité) et au champ électrique, comme :

$$\vec{J} = \sigma \vec{E} \quad (16)$$

Puisque la conductivité $\sigma_n = q.n.\mu_n$ pour les électrons et $\sigma_p = q.p.\mu_p$ pour les trous, la densité du courant \vec{J} se présente sous la forme suivante :

$$\vec{J} = q(n.\mu_n + p.\mu_p)\vec{E} \quad (17)$$

Exemple

On considère un cristal à Silicium de type N avec une résistivité de $1\Omega.cm$ et une mobilité qui est représentée dans le tableau I.6.

La conductivité $\sigma_n = 1\Omega^{-1}cm^{-1}$

La concentration des électrons $n = \frac{\sigma_n}{q.\mu_n} = 4,16.10^{15} cm^{-3}$.

La concentration des trous peut être calculée par la loi d'action de masse.

I.6 Le courant de diffusion

On considère un barreau du cristal de Silicium dans lequel on crée un gradient de concentration. Dans ce cas, les porteurs vont se déplacer des régions où la concentration est forte vers les régions de faibles concentrations : c'est le phénomène de diffusion. Ce dernier créera un courant de diffusion [3].

Le flux de diffusion des électrons Φ_{dn} est donnée par :

$$\vec{\Phi}_{dn} = -D_n \cdot \vec{\nabla}n \quad (18)$$

où, D_n est le coefficient de diffusion en cm^2/s .

$\vec{\nabla}n \left(= \frac{dn}{dx} \right)$ est le gradient de concentration des électrons.

Le courant de diffusion des électrons I_{dn} est donnée par :

$$\vec{I}_{dn} = -q \cdot \vec{\Phi}_{dn} = -q \cdot D_n \cdot \vec{\nabla}n \quad (19)$$

Le courant de diffusion des trous I_{dp} :

$$\vec{I}_{dp} = -q \cdot \vec{\Phi}_{dp} = -q \cdot D_p \cdot \vec{\nabla}p \quad (20)$$

où $\vec{\nabla}p \left(= \frac{dp}{dx} \right)$ est le gradient de concentration des trous.

Afin de calculer les coefficients de diffusion d'électrons D_n et de trous D_p , il faut utiliser la relation d'Einstein qui se présente sous la forme suivante:

$$\frac{D_n}{\mu_n} = \frac{D_p}{\mu_p} = U_T \quad (21)$$

où, $U_T (K_B T / q \approx 26mV)$ est la tension thermique.

I.7 L'équation de Poisson

C'est l'une des principales équations de la physique des semi-conducteurs, elle permet d'évaluer le potentiel électrostatique V dans un semi-conducteur. La forme simplifiée de cette équation est donné par :

$$\Delta V = \frac{-\rho}{\varepsilon} \quad (22)$$

où, V est le potentiel électrostatique.

ρ est la densité volumique de charge.

$\varepsilon = \varepsilon_0 \cdot \varepsilon_r$ est la permittivité du vide ε_0 et la constante de diélectrique du matériau ε_r (exemple : le Silicium).

I.8 Les équations de continuité

Pour calculer l'évolution des porteurs de charges libres (électrons et trous), on distingue deux principales équations souvent appelées "équation de continuité".

La forme simplifiée de l'expression de la continuité des électrons est :

$$\frac{\partial n}{\partial t} = -\vec{\nabla} \cdot \vec{\Phi}_n \quad (23)$$

La forme simplifiée de l'équation de continuité des trous est, donc :

$$\frac{\partial p}{\partial t} = -\vec{\nabla} \cdot \vec{\Phi}_p \quad (24)$$

où le côté droit des équations (23) et (24) est le gradient du flux dans la présence du champ électrique (conduction) et d'un gradient de concentration (diffusion) dans le volume.

$$\vec{\Phi}_n = -n\mu_n \vec{E} - D_n \cdot \vec{\nabla} n$$

$$\vec{\Phi}_p = -p\mu_p \vec{E} - D_p \cdot \vec{\nabla} p$$

Dans ce cas on peut nettement voir les deux termes liés aux flux de conduction et de diffusion sont disponibles. D'une autre part, les termes de génération et de recombinaisons sont ignorés aux niveaux des équations de continuité, ceci pour des raisons de simplification.

Chapitre II. Jonction PN

II.1 Introduction

La jonction PN est la structure de base de la diode classique ainsi que de différents composants électroniques, comme les transistors bipolaires.

II.2 Définition

On définit la jonction PN comme étant la juxtaposition de deux semi-conducteurs (SC) de différents types de dopage, le premier est un SC de type « N » et le deuxième est de type P (figure II.1) [3].

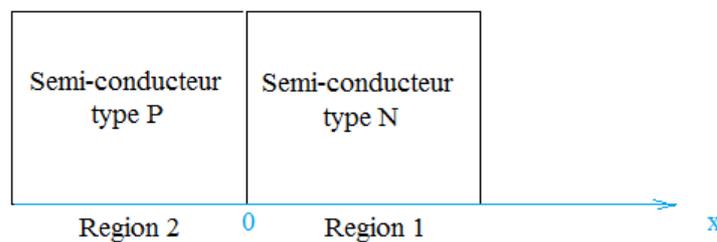


Figure. II.1 Structure de la jonction PN

On rappelle que dans un SC « N », nous trouvons des ions fixes chargés positivement et des électrons. Mais dans un SC « P », nous trouvons des ions fixes chargés négativement et des trous, comme montre le schéma descriptif de la figure II.2.

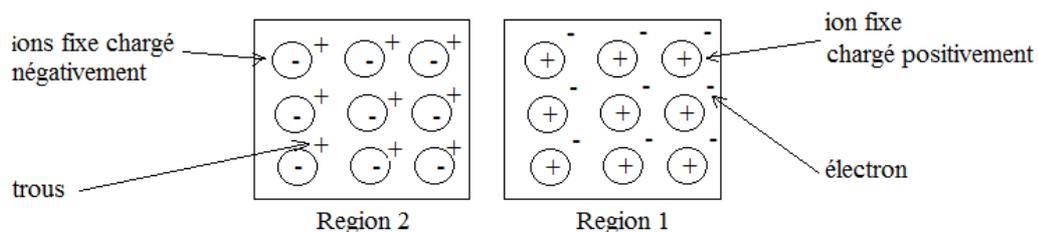


Figure. II.2 Régions 1 et 2 isolés

II.3 La jonction PN non polarisée

II.3.1 Formation de la zone de charge d'espace (ZCE)

Puisqu'il y a un gradient de concentration dans la jonction PN, les électrons de la région 1 (figure II.1) au voisinage de la jonction vont diffuser vers la région 2 (où ils sont moins nombreux) et les trous de la région 2 au voisinage de la jonction vont diffuser vers la région 1.

Puis les électrons qui ont diffusé de la région 1 vers la région 2 vont se disparaître par recombinaison. Il est en est de même des trous qui ont diffusé de la zone 2 à la région 1.

Après la diffusion des porteurs de charges libres de la zone 2 à 1 et l'inverse, on obtient donc une zone au voisinage de la jonction. Cette dernière est formée uniquement des ions fixes chargés positivement du côté de la région 1 et des ions fixes chargés négativement du côté de la région 2 : on appel cette région la zone de charge d'espace (ZCE) [figure II.3].

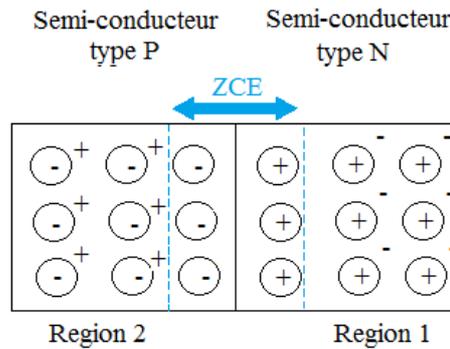


Figure. II.3 Description de la ZCE dans la jonction PN

En effet, la ZCE est souvent décrite par une zone vide en porteurs de charges libres. De plus elle est globalement neutre car il y a autant d'ions chargés positivement du côté de la région 1 que d'ions chargés négativement du côté de la région 2 (figure II.3).

II.3.2 Hauteur de la barrière du potentiel

Le diagramme d'énergie de la jonction PN est représenté par la figure II.4 [2].

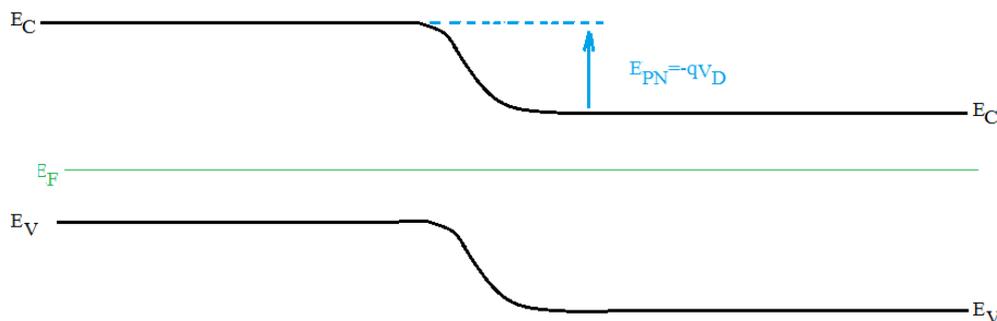


Figure. II.4 Diagramme d'énergie de la jonction PN

On peut nettement voir que le côté droit du diagramme d'énergie de la jonction PN est la structure de bande d'énergie d'un semiconducteur (SC) « N », où le niveau de Fermi est localisé dans la moitié supérieure du gap. Par contre, le côté gauche représente la structure de bande d'énergie d'un SC de type P, où le niveau de Fermi est localisé dans la moitié inférieure du gap (voir Chapitre I).

En effet, quand la jonction PN est formée il y a alignement du niveau de Fermi et donc une courbure de bandes pour assurer leurs continuités (figure II.4).

Ceci avec l'apparition d'une barrière du potentiel interne qui est relative à la tension de diffusion V_D :

$$V_D = U_T \ln \left(\frac{N_A \cdot N_D}{n_i^2} \right) \quad (25)$$

où N_D et N_A sont, respectivement, la concentration des atomes donneurs et la concentration des atomes accepteurs. De plus tous les paramètres sont détaillés dans le chapitres I.

Exemple

Dans le cas d'une jonction PN à Silicium. À 300K $N_D=10^{15}\text{cm}^{-3}$ et $N_A=10^{17}\text{cm}^{-3}$ avec n_i est donnée par le tableau I.4.

$$V_D = 0.026 \ln \left(\frac{10^{17} \cdot 10^{15}}{(1.5 \cdot 10^{10})^2} \right) = 696 \text{mV}$$

On note également que l'énergie est égale au potentiel multiplié par la charge q (avec le signe -).

II.3.3 Répartition du champ électrique

Afin d'évaluer le champ électrique $E(x)$ au niveau de jonction PN, on utilise l'équation de Poisson (unidimensionnel-1D) :

$$\frac{d^2V}{dx^2} = \frac{-\rho}{\varepsilon} \quad (26)$$

où, V est le potentiel électrostatique dans le volume.

ρ est la densité volumique de charge.

ε est la permittivité du matériau.

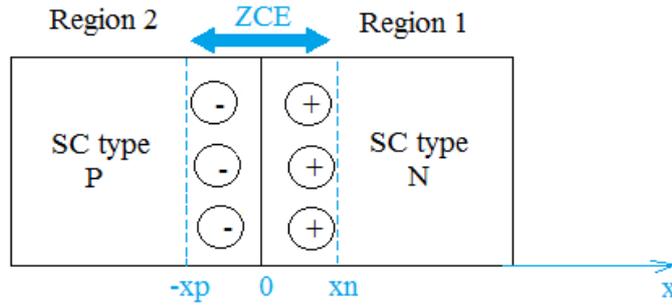


Figure. II.5 Structure de la jonction PN considéré

où x_n et x_p sont, respectivement, les extensions de la ZCE au côté de la région 1 et 2.

On considérant les différentes zones de la structure dessinée sur la figure II.5, l'équation de Poisson se présente comme [3]:

$$\begin{aligned} \frac{d^2V}{dx^2} &= \frac{qN_A}{\varepsilon} \text{ pour } -x_p \leq x \leq 0 \\ \frac{d^2V}{dx^2} &= -\frac{qN_D}{\varepsilon} \text{ pour } 0 \leq x \leq x_n \\ \frac{d^2V}{dx^2} &= 0 \text{ ailleurs} \end{aligned} \quad (27)$$

Une première intégration (non borné) des équations du système (27) donne :

$$\begin{aligned} \frac{dV}{dx} &= \frac{qN_A}{\varepsilon} x + C_1 \text{ pour } -x_p \leq x \leq 0 \\ \frac{dV}{dx} &= -\frac{qN_D}{\varepsilon} x + C_2 \text{ pour } 0 \leq x \leq x_n \\ \frac{dV}{dx} &= C_3 \text{ ailleurs} \end{aligned} \quad (28)$$

Et puisque le champ dérive d'un potentiel, on peut écrire :

$$\begin{aligned} E(x) &= -\frac{dV}{dx} = -\left(\frac{qN_A}{\varepsilon} x + C_1\right) \text{ pour } -x_p \leq x \leq 0 \\ E(x) &= -\frac{dV}{dx} = -\left(-\frac{qN_D}{\varepsilon} x + C_2\right) \text{ pour } 0 \leq x \leq x_n \\ E(x) &= -C_3 \text{ ailleurs} \end{aligned} \quad (29)$$

Pour déterminer les constantes d'intégrale C_1 et C_2 , on doit utiliser les conditions aux limites du champ électrique $E(x)$. Dans ce cas, $E(x)$ est égal à 0 aux limites de la ZCE:

$$E(x_n) = 0 \text{ et } E(-x_p) = 0 \quad (30)$$

Nous obtenons ainsi les expressions de C_1 , C_2 et C_3 comme :

$$\begin{aligned} C_1 &= \frac{qN_A}{\varepsilon} x_p \\ C_2 &= \frac{qN_D}{\varepsilon} x_n \\ C_3 &= 0 \end{aligned} \quad (31)$$

En injectant les solutions de C_1 et C_2 dans les équations du système (29), nous obtenons ainsi les solutions finales du champ électrique $E(x)$:

$$\begin{aligned} E(x) &= -\frac{qN_A}{\varepsilon} (x + x_p) \text{ pour } -x_p \leq x \leq 0 \\ E(x) &= \frac{qN_D}{\varepsilon} (x - x_n) \text{ pour } 0 \leq x \leq x_n \\ E(x) &= 0 \text{ ailleurs} \end{aligned} \quad (32)$$

Ainsi, la variation du champ électrique $E(x)$ se présente comme :

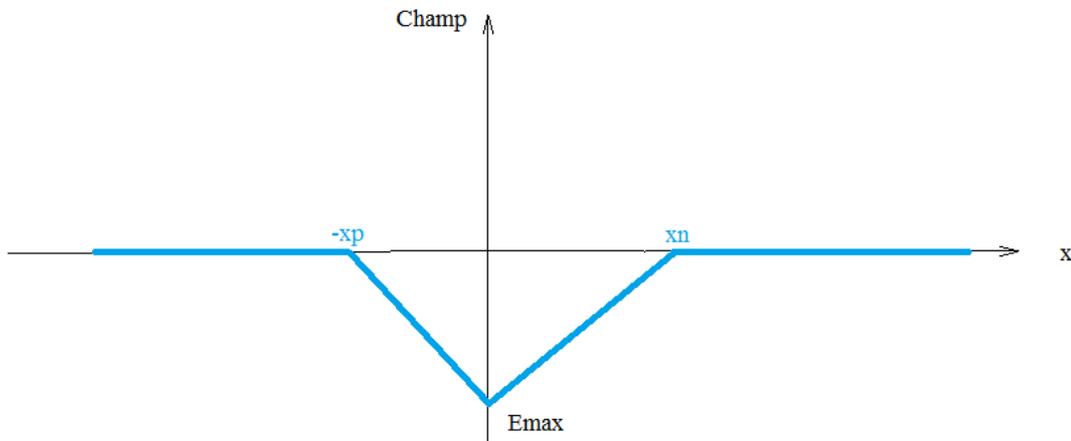


Figure. II.6 Variation du champ électrique dans la jonction PN

II.3.4 Répartition du potentiel électrostatique

Afin d'évaluer le potentiel électrostatique $V(x)$ nous intégrons les équations du système (28), ceci en utilisant les conditions aux limites sur le potentiel :

$$\begin{aligned} V(x) &= V_N \text{ pour } x \geq x_n \\ V(x) &= V_P \text{ pour } x \leq -x_p \end{aligned} \quad (33)$$

Ce qui donne les solutions du potentiel électrostatique $V(x)$, comme :

$$\begin{aligned} V(x) &= \frac{qN_A}{2\varepsilon} (x + x_p)^2 \quad \text{pour } -x_p \leq x \leq 0 \\ V(x) &= -\frac{qN_D}{2\varepsilon} (x - x_n)^2 \quad \text{pour } 0 \leq x \leq x_n \end{aligned} \quad (34)$$

Ainsi, la variation du potentiel électrostatique $V(x)$ se présente comme :

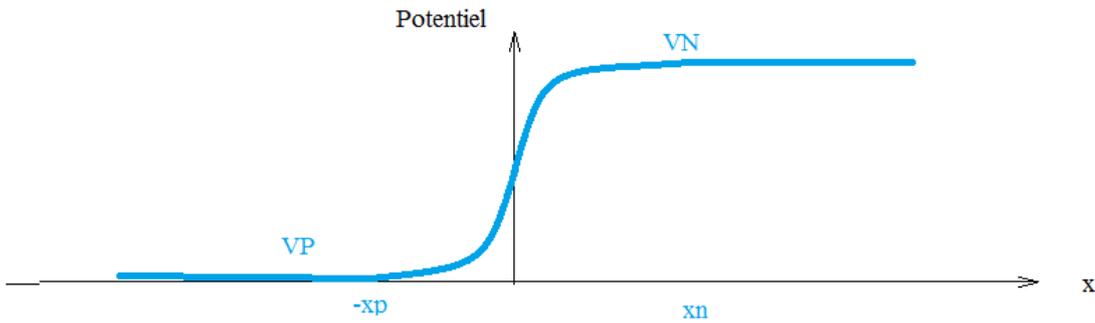


Figure. II.7 Variation du potentiel électrostatique dans la jonction PN

II.3.5 Epaisseur de la zone de charge d'espace (ZCE)

L'épaisseur de la ZCE « W » en fonction de x_n et x_p est donné par :

$$W = x_n + x_p \quad (35)$$

À partir des équations du potentiel électrostatique $V(x)$ et du champ électrique $E(x)$ on peut en déduire les expressions de x_n et x_p , comme :

$$\begin{aligned} x_n &= \sqrt{\frac{2\varepsilon}{q}} \sqrt{\frac{N_A}{(N_A + N_D)N_D}} \sqrt{V_D} \\ x_p &= \sqrt{\frac{2\varepsilon}{q}} \sqrt{\frac{N_D}{(N_A + N_D)N_A}} \sqrt{V_D} \end{aligned} \quad (36)$$

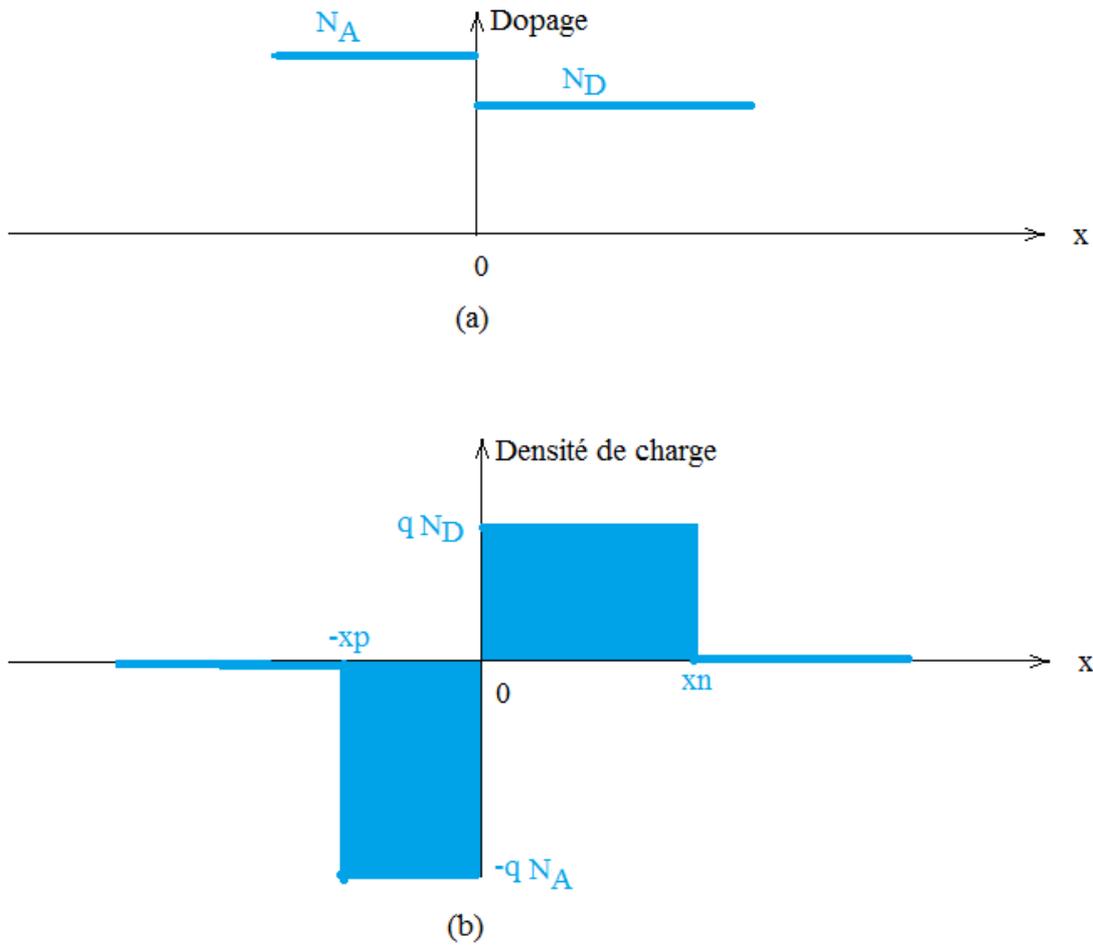


Figure. II.8 (a) : Répartition du dopage dans la jonction PN. (b) : Répartition de la densité de charge dans la jonction PN

II.4 La jonction PN polarisée

Une jonction PN est en polarisation direct (ou positivement) quand le côté P (semiconducteur de type P) de la jonction est relié à la borne positive (+) de la source et le côté N (semiconducteur « N ») de la jonction est relié à la borne négative (-).

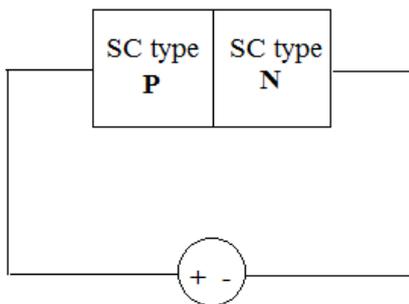


Figure. II.9 Polarisation en direct de la jonction

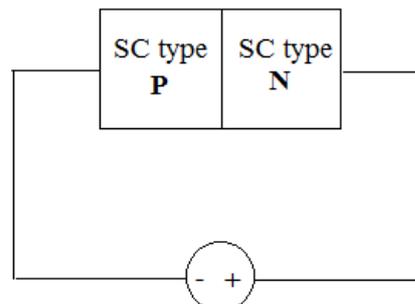


Figure. II.10 Polarisation en inverse de la jonction

En inversant le sens des bornes de la source au niveau de la jonction, nous obtenons ainsi la polarisation en inverse (figure II.10).

En effet, lorsque la jonction PN est polarisée, la barrière du potentiel est modifiée et il y aura une variation de la diffusion des porteurs de charge d'une zone à l'autre.

Aussi, on dira que le courant est positive (ou direct), lorsqu'il se dirige du côté P vers le côté N à l'intérieur du semi-conducteur.

II.4.1 Effets d'une polarisation positive

Dans le cas d'une jonction PN non-polarisée (à l'équilibre thermique), le diagramme d'énergie se caractérise par un niveau de Fermi qui est plat (figures II.4 et 11) [1, 3].

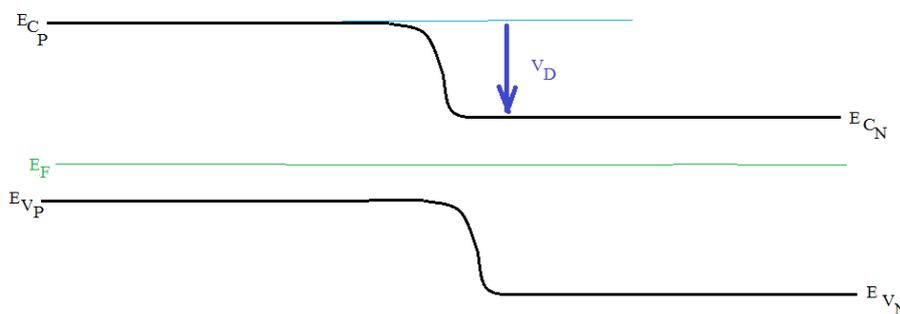


Figure. II.11 Diagramme d'énergie de la jonction PN non-polarisée

Lorsque la jonction PN est polarisée en direct, cela permet d'abaisser le diagramme d'énergie du côté P avec une énergie qui égale $-qV_F$, donc la courbure de bande est réduite (figure II.12).

Nous obtenons ainsi une différence du potentiel V_J au niveau de la jonction PN comme:

$$V_J = V_D - V_F \tag{37}$$

où V_F peut être considéré comme étant la tension de polarisation.

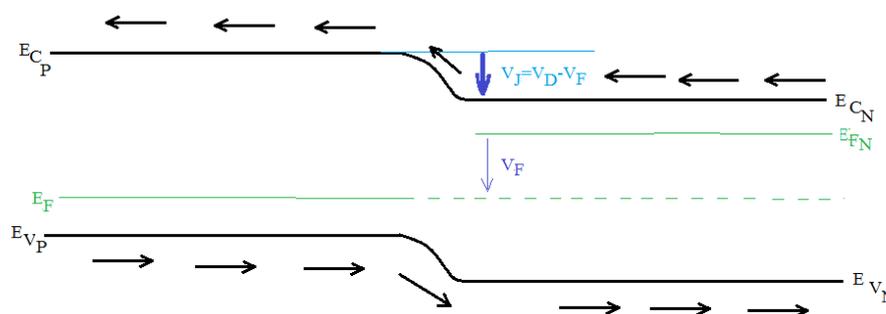


Figure. II.12 Diagramme d'énergie de la jonction PN polarisée en direct

La barrière du potentiel qui surmonte les porteurs de charges majoritaires pour diffuser d'une région à l'autre est abaissée avec une tension relative à la tension de polarisation (figure II.12). Cela favorise le passage de porteurs majoritaires d'une région à l'autre.

Dans ce cas, des trous sont injectés de la région P vers la région N où ils sont majoritaires, ils diffusent et ils disparaissent par recombinaisons. Et chaque trou qui se recombine implique la circulation d'un trou du contact P vers le point de recombinaisons, ce qui donne naissance à un courant-direct qui circule de la zone « P » vers « N ». Et le même phénomène se répète dans la cas des électrons.

Le courant qui circule dans la jonction PN polarisé est pratiquement constant mais sa nature est relative à chaque zone :

- ✚ Dans la région P et près de la jonction, on trouve un courant qui est relatif à la diffusion des électrons injectés de la région N.
- ✚ Dans la région N et près de la jonction, on trouve un courant qui est relatif à la diffusion des trous injectés de la région P.
- ✚ Dans la ZCE, on trouve un courant dû à la génération/recombinaison des électrons/trous.

La polarisation direct de la jonction PN permet également de réduire l'épaisseur de la ZCE $W = x_n + x_p$, avec :

$$x_n = \sqrt{\frac{2\varepsilon}{q}} \sqrt{\frac{N_A}{(N_A + N_D)N_D}} \sqrt{V_D - V_F} ; x_p = \sqrt{\frac{2\varepsilon}{q}} \sqrt{\frac{N_D}{(N_A + N_D)N_A}} \sqrt{V_D - V_F} \quad (38)$$

II.4.2 Effets d'une polarisation négative

Dans le cas d'une polarisation-inverse (ou négative) d'une jonction PN (figure II.10) avec une valeur absolue donnée par V_R , la différence du potentiel V_J au niveau de la jonction PN obtenu dans ce cas est: $V_J = V_D + V_R$.

La barrière du potentiel qui doit surmonter les porteurs majoritaires pour diffuser d'une région à l'autre est donc augmentée (plus haute). En conséquence, le passage de porteurs majoritaires est donc bloqué. Par contre le passage de porteurs minoritaires est favorisé (figure II.13).

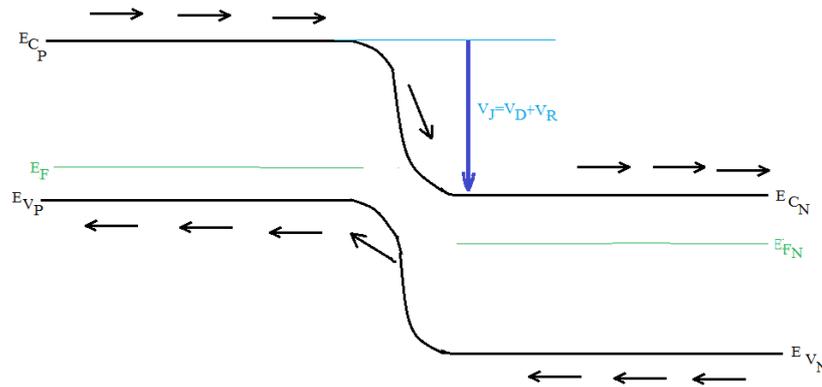


Figure. II.13 Diagramme d'énergie de la jonction PN polarisée en inverse

Cependant, les porteurs de charge minoritaires seuls qui arrivent la ZCE et arrivent vers la zone opposée, ceci à l'aide du champ (électrique) inverse. La jonction est polarisée en inverse ce qui engendre un courant inverse qui circule de la région N vers la région P. Et puisqu'il y a des différences de concentration entre les majoritaires et les porteurs minoritaires, le courant inverse est donc très faible (faible) en face de courant-direct.

Pour calculer l'épaisseur de la ZCE W , on utilise aussi les équations (38) et il faut uniquement changer le terme du potentiel $\sqrt{V_D - V_F}$ par $\sqrt{V_D + V_R}$.

II.4.3 Capacité de jonction

En effet, la capacité de la jonction PN est directement liée aux caractéristiques de la zone de charge d'espace (ZCE) qui sont [3, 2]:

- ✚ L'épaisseur de la zone de charge d'espace $W = x_n + x_p$.
- ✚ La permittivité du matériau considéré $\varepsilon = \varepsilon_0 \cdot \varepsilon_r$, c'est la multiplication de la permittivité du vide ε_0 et la constante diélectrique du matériau ε_r .

La capacité C_J de la jonction PN s'exprime par :

$$C_J = \frac{\varepsilon}{W} = \frac{\varepsilon_0 \cdot \varepsilon_r}{x_n + x_p} \quad (39)$$

Et par la suite il faut écrire x_n et x_p convenablement pour chaque cas considéré (une jonction non-polarisée, une jonction polarisée en direct ou en inverse).

II.4.4 Caractéristiques courant-tension d'une jonction PN

Afin d'utiliser la jonction PN en électronique, on doit mettre des contacts métalliques sur les côtés « P » et « N », on obtient ainsi un composant électronique appelé « diode » son symbole électrique se présente comme suit :

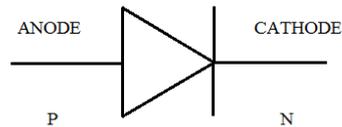


Figure. II.14 Symbole de la diode à jonction PN

La caractéristique courant-tension d'une jonction PN représente la courbe de la variation du courant I en fonction de la tension appliquée V (figure II.15).

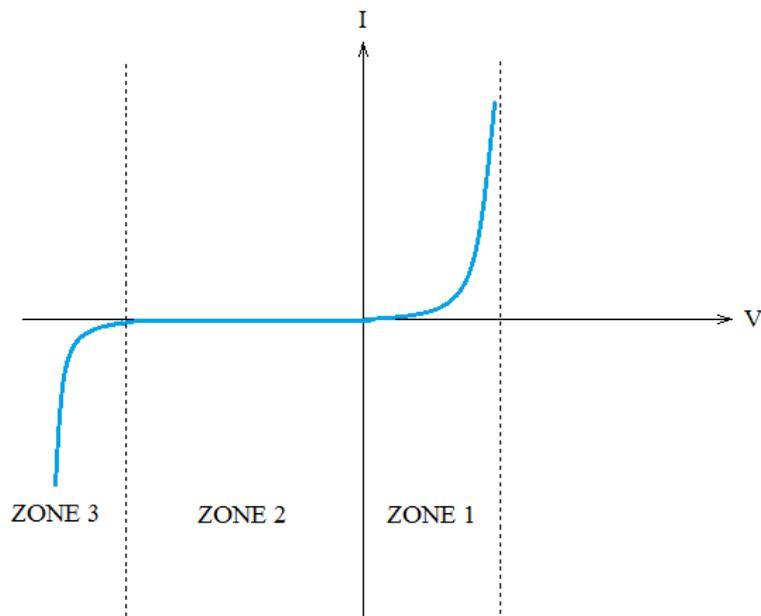


Figure. II.15 Caractéristique courant-tension $I(V)$ de la diode à jonction PN

Le fonctionnement normal de la diode à jonction PN est globalement décrit par la zone 1 et la zone 2 de $I(V)$ (figure II.15).

🚧 ZONE 1: la diode est passante

Lorsque la diode est en polarisation direct avec une tension qui est grande devant la tension thermique U_T , le courant varie exponentiellement avec la tension V , on peut dire que la diode conduit le courant et elle est passante.

🚧 ZONE 2: la diode est bloquée

Dans le cas d'une polarisation négative, le courant inverse traverse la jonction, ce dernier est très faible car il est relié aux porteurs de charge minoritaires, ce courant est souvent appelé le courant de saturation I_{sat} . On peut dire que la diode ne conduit pas le courant et elle est bloquée.

Le phénomène d'avalanche

Le début de la **ZONE 3** se caractérise par une tension appelée "tension d'avalanche" V_{BV} . Dans ce cas, si la jonction est polarisée en inverse avec une tension V_R qui égale à V_{BV} , les porteurs de charges vont se multiplier et ce qui implique une augmentation brusque du courant avec facteur de multiplication $M = 1/(1 - (V_R/V_{BV})^n)$, où n est égal à 4 pour le Silicium type N et 2 pour le Silicium type P (par exemple). Cela s'appelle le phénomène d'avalanche.

En effet, le phénomène d'avalanche a lieu lorsque le champ maximum dans la ZCE $E_{max} = \left(\frac{2\varepsilon}{q} \frac{N_D N_A}{N_D + N_A} V_R \right)^{1/2}$ est égal au champ critique $E_{crit} = \left(\frac{2q N_D N_A}{\varepsilon (N_D + N_A)} V_{BV} \right)^{1/2}$.

On note également que le phénomène d'avalanche ne mène pas toujours à la destruction du composant. De plus, selon la valeur de V_{BV} on distingue d'autres phénomènes ou effets comme l'effet Tunnel et l'effet Zenner.

II.5 L'utilisation de la diode dans les circuits

II.5.1 Le point de fonctionnement et la droite de charge

Considérons la diode à jonction PN dans le circuit de la figure II.16 [1].

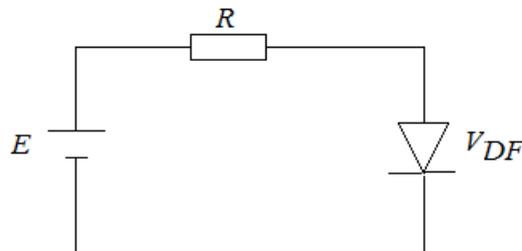


Figure. II.16 Circuit à base de diode à jonction PN

La tension aux (bornes) limite de la diode V_{DV} est donné par :

$$V_{DV} = E - RI \quad (40)$$

Ce qui donne I :

$$I_D = \frac{E}{R} - \frac{V_{DV}}{R} \quad (41)$$

Cette dernière équation (41) est l'équation de la droite de charge. Et afin de définir le point de fonctionnement (ou repos) du circuit, on peut utiliser la méthode graphique à travers la courbe $I(V)$ de la diode.

La méthode graphique

Dans ce cas, il faut tracer la courbe $I(V)$ puis via l'équation (41),

Pour $I_D = 0 \Rightarrow V_{DV} = E$ ET pour $V_{DV} = 0 \Rightarrow I_D = E/R$.

Nous obtenons ainsi :

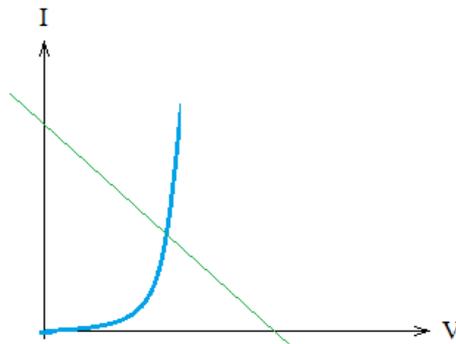


Figure. II.17 La courbe $I(V)$ de la jonction avec la définition du point de fonctionnement

Le point d'intersection de la droite de charge (en vert) avec le tracé $I(V)$ de la diode (en bleu) représente le point de fonctionnement, aussi appelé point de repos.

II.5.2 Le redressement

L'une des applications les plus significatives de la diode à jonction PN dans le domaine de l'électronique est le redressement mono et double alternances de signaux alternatifs (AC). Cela car le redressement est une opération crucial dans les circuits d'alimentation.

II.5.2.1 Le redressement mono alternance

Afin de redresser un signal alternatif (AC) qui est déjà abaissée par un transformateur, nous utilisons le circuit ci-dessous.

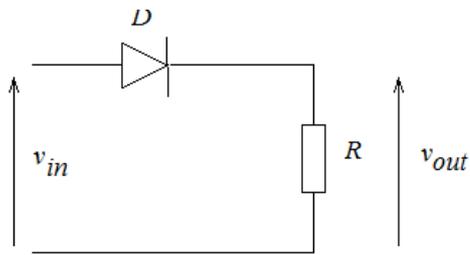


Figure. II.18 Circuit de redressement mono alternance

Nous obtenons ainsi un signal redressé v_{out} comme présente la figure II.20.

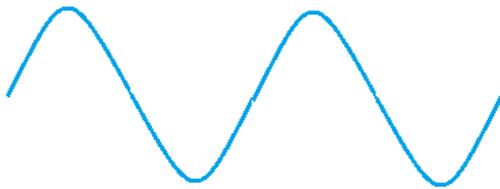


Figure. II.19 Signal alternatif v_{in}



Figure. II.20 Signal redressé v_{out} (mono alternance)

Dans ce cas, la résistance R permet de recueillir la tension redressée.

Pendant l'alternance positive la diode est passante mais dans le cas d'une alternance négative la diode est bloqué, ce qui permet d'éliminer l'alternance négative (figure II.20), c'est ce qu'on appel le redressement monoalternance.

II.5.2.2 Le redressement double alternance

L'alternance positive est sauvegardée et l'alternance négative est inversée. On distingue deux solutions : la première est l'utilisation d'un transformateur à point milieu (figure II.21) et la deuxième est le pont de diodes (figure II.23).

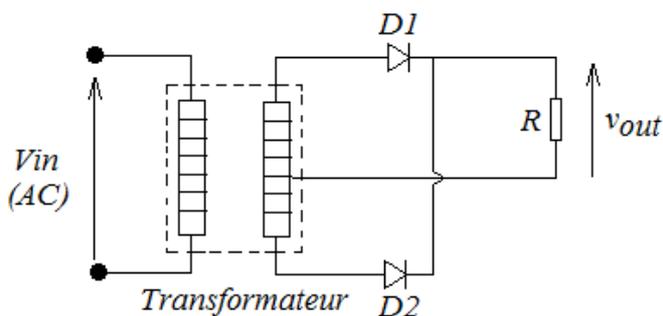


Figure. II.21 Circuit de redressement en utilisant un transformateur à pont milieu



Figure. II.22 Signal redressé v_{out} (double alternance)

On utilise deux diodes dans le cas du circuit du transformateur à point milieu (figure II.21). Pendant l'alternance positive, la diode $D1$ est passante et $D2$ est bloqué. Mais pendant l'alternance négative, la diode $D2$ est passante et $D1$ est bloqué. Et le courant dans la résistance

de charge R circule toujours dans le même sens pour les deux alternances, ce qui permet d'obtenir un redressement double alternance (figure II.22).

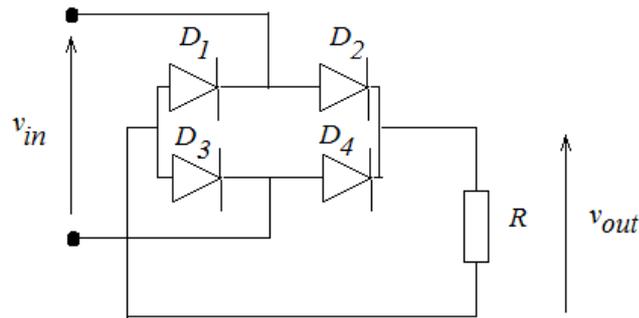


Figure. II.23 Circuit de redressement à pont de diodes

On utilise quatre diodes dans le cas du pont de diodes (figure II.23). Pendant l'alternance positive, les diodes $D2$ et $D3$ conduisent le courant et les autres diodes sont bloquées. Mais pendant l'alternance négative, les diodes $D4$ et $D1$ conduisent le courant et les autres sont bloqués. Ceci permet également de réaliser un redressement double alternance (figure II.22).

Remarque

Nous avons présenté le redressement de signaux AC comme exemple d'application de la diode dans les circuits, mais la diode a beaucoup et divers applications en électronique.

II.6 Aperçu sur les différents types de diodes à jonction PN

Lorsqu'on fait varier les paramètres physiques et technologiques de la jonction PN, nous obtenons ainsi différents types de jonctions PN. Citant comme exemples : la diode Zenner, la diode Tunnel et la diode à capacité variable. De plus, le choix d'une jonction est relié à l'application envisagée.

Chapitre III. Transistor bipolaire

III.1 Introduction

Les propriétés de la jonction PN sont exploitées pour réaliser des transistors comme le cas du transistor bipolaire. Ce dernier est très utilisé pour la fabrication des circuits intégrés (CI).

III.2 Description

Un transistor bipolaire est formé de deux jonctions *PN* ayant en commun une région centrale (semi-conducteur *P* ou *N*). On obtient ainsi deux configurations [1, 3]:

- ✚ Un transistor bipolaire *NPN* (figure III.1).
- ✚ Un transistor bipolaire *PNP* (figure III.2).

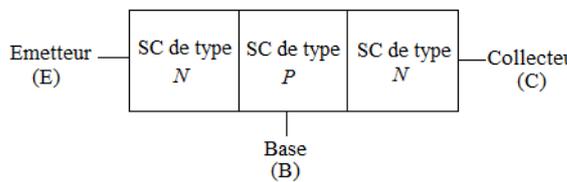


Figure. III.1 Transistor bipolaire *NPN*

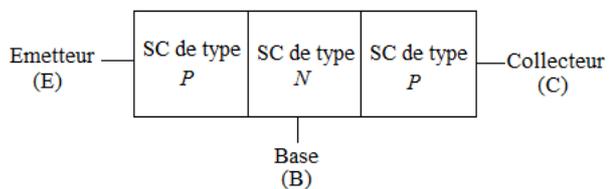


Figure. III.2 Transistor bipolaire *PNP*

Les trois couches formant trois régions appelées : Émetteur (E), base (B) et collecteur (C).

III.3 Principe de fonctionnement

III.3.1 Structure considéré

On considère un transistor bipolaire *NPN* dont la première jonction *NP* (base-émetteur) est polarisée en directe et la deuxième *PN* (base-collecteur) est polarisée en inverse (figure III.3).

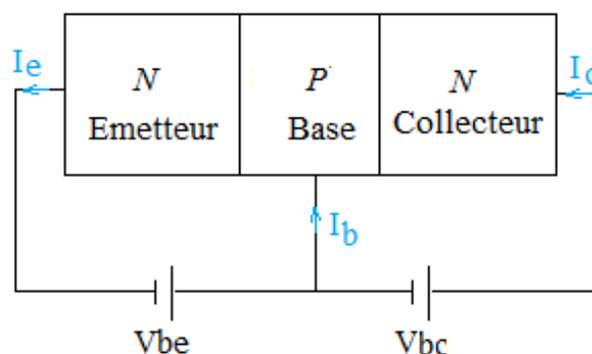


Figure. III.3 Transistor bipolaire *NPN*

Dans ce cas on dit que le transistor est en fonctionnement normale ($V_{be} > 0$ et $V_{bc} < 0$).

Remarque

L'émetteur doit être fortement dopé N^+ et la base doit être assez mince.

III.3.2 Mécanisme de conduction

On considère la structure du transistor bipolaire *NPN* de la figure III.3.

Puisque la jonction émetteur-base est polarisée en directe $V_{be} > 0$, les électrons majoritaires s'injectent vers la base. Ces derniers atteignent la frontière de la zone de charge d'espace de la jonction base-collecteur polarisée en inverse $V_{bc} < 0$. Puis les électrons minoritaires dans la base sont balayés vers le collecteur grâce au champ électrique inverse, où ils deviennent majoritaires.

Remarque

La base assez mince permet de négliger les recombinaisons des électrons qui atteignent cette région. Et le dopage fort de l'émetteur permet de créer plus d'électrons libres.

La figure III.4 schématise le mouvement de porteurs dans un transistor bipolaire NPN. Le mouvement de porteurs implique la création de trois courants : courant de l'émetteur I_e , le courant de base I_b et le courant de collecteur I_c .

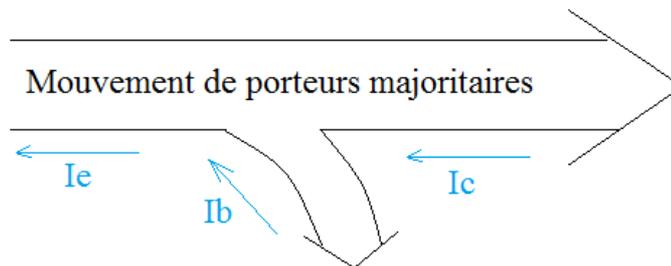


Figure. III.4 Mouvement des porteurs avec le sens des courants dans un transistor bipolaire NPN

En appliquant la loi des nœuds, nous obtenons : $I_e = I_b + I_c$.

Remarque

Le principe d'un transistor bipolaire consiste donc à injecter des porteurs majoritaires d'un émetteur fortement dopé vers une base assez mince et grâce à l'effet du champ électrique inverse ils sont collectés vers la région collecteur.

Les figures III.5 et 6 montrent les symboles des transistors bipolaires en électronique.

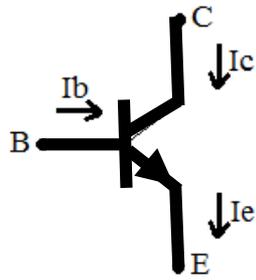


Figure. III.5 Symbole du transistor *NPN*

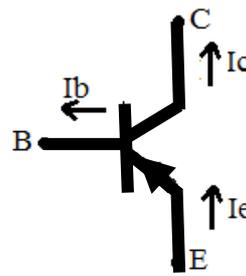


Figure. III.6 Symbole du transistor *PNP*

III.4 Montages d'un transistor bipolaire

Le transistor bipolaire à trois broches et par la mise en commune de l'une de ses broches, nous obtenons donc trois montages possibles :

- ✚ Le montage à **émetteur commun** (figure III.7).
- ✚ Le montage à **collecteur commun** (figure III.8).
- ✚ Le montage à **base commune** (figure III.9).

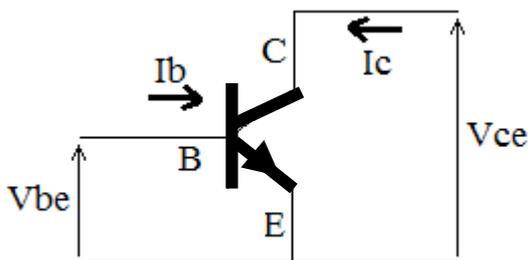


Figure. III.7 Montage à émetteur commun

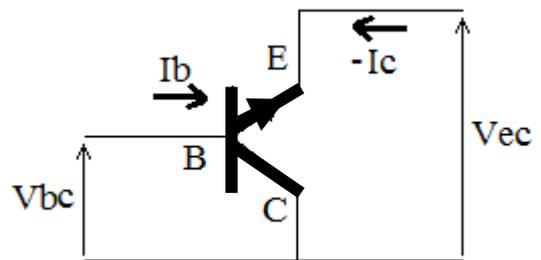


Figure. III.8 Montage à collecteur commun

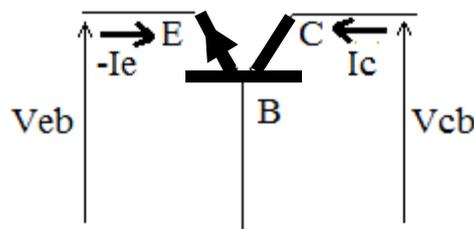


Figure. III.9 Montage à base commune

III.5 Gain en courant

Le montage du transistor bipolaire à base commune (figure III.9) est le plus utilisé et le plus proche au principe du fonctionnement du transistor bipolaire.

Le gain en courant α du montage à base commune est le rapport entre le courant de sortie I_c et le courant d'entrée I_e :

$$\alpha = \frac{I_c}{I_e} \tag{42}$$

On peut réécrire l'équation (42) sous la forme suivante :

$$\alpha = \frac{I_c}{I_{nc}} \frac{I_{nc}}{I_{ne}} \frac{I_{ne}}{I_e} \quad (43)$$

où I_{nc} et I_{ne} sont, respectivement, le courant d'électrons du collecteur et le courant de trous de l'émetteur.

On peut exprimer le gain α de l'équation (43) en fonction de la densité de courant :

$$\alpha = \frac{J_c}{J_{nc}} \frac{J_{nc}}{J_{ne}} \frac{J_{ne}}{J_e} \quad (44)$$

En effet le gain α de l'équation (44) est formé de trois principaux facteurs :

✚ L'efficacité d'injection $Y = \frac{J_{ne}}{J_e}$.

✚ Le facteur de transport dans la base $B = \frac{J_{nc}}{J_{ne}}$.

✚ Le facteur de multiplication du collecteur $M = \frac{J_c}{J_{nc}}$ (voir chapitre II).

L'expression finale du gain α en montage base commune est :

$$\alpha = M.B.Y \quad (45)$$

Gain en courant du montage à émetteur commun

Dans le cas du montage à émetteur commun, le gain β s'écrit comme :

$$\beta = \frac{I_c}{I_b} = \frac{I_c}{I_e - I_c} \quad (46)$$

On peut réécrire l'équation (46) comme :

$$\beta = \frac{I_c}{I_b} = \frac{\frac{I_c}{I_e}}{1 - \frac{I_c}{I_e}} \quad (47)$$

L'expression du gain du montage à émetteur commun β en fonction du gain α :

$$\beta = \frac{\alpha}{1-\alpha} \quad (48)$$

III.6 Transconductance

C'est la variation du courant de sortie I_c en fonction de la variation tension d'entrée V_{be} [4]:

$$g_m = \frac{\Delta I_c}{\Delta V_{be}} \quad (49)$$

La transconductance g_m peut être simplifiée par la formule suivante :

$$g_m = \frac{I_c}{U_T} \quad (50)$$

Exemple

Pour $I_c=1\text{mA}$, $g_m=1/26=38.46\text{mA/V}$

III.7 Régimes de fonctionnement

Le transistor bipolaire à quatre régimes de fonctionnement.

III.7.1 Régime normal direct

C'est le cas du régime considéré jusqu'à maintenant et dont lequel la jonction base-émetteur est polarisée en directe et la jonction base-collecteur est polarisée en inverse (figure III.3 et 4).

III.7.2 Régime normal inverse

Le collecteur émet les porteurs et l'émetteur les collecte. La polarisation et le sens du mouvement de porteurs est donc inversé par rapport au régime normal direct.

III.7.3 Régime bloqué

Les deux jonctions sont polarisées en inverse, il n'y a pas de porteurs injectés de l'émetteur vers la base et le transistor est donc bloqué [1].

III.7.4 Régime saturé

Les deux jonctions sont polarisées en direct, donc l'émetteur et le collecteur injectent des porteurs vers la base ce qui permet d'augmenter le courant de base mais le courant du collecteur n'augmente pas (il est donc saturé).

Tableau. III.1 Régimes de fonctionnement & polarisations.

Régime	V_{be}	V_{bc}
Normal direct	>0	<0
Normal inverse	<0	>0
Régime bloqué	<0	<0
Régime saturé	>0	>0

Remarque

Régime normal direct : le transistor est en fonctionnement normale.

Régime normal inverse : moins d'intérêt pratique.

Régime bloqué/saturé : utilisé en commutation.

III.8 Caractéristiques statique

Les figures III.10 et 11 montrent, respectivement, la caractéristique d'entrée $I_b(V_{be})$ et la caractéristique de sortie $I_c(V_{ce})$ [4].

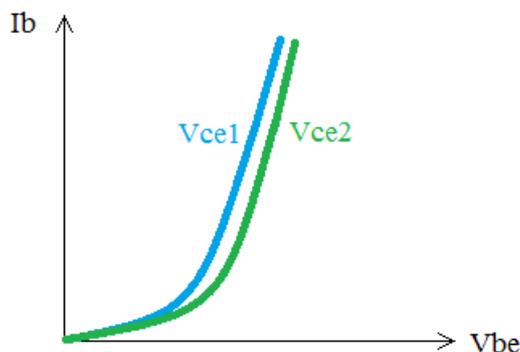


Figure. III.10 Caractéristique d'entrée $I_b(V_{be})$

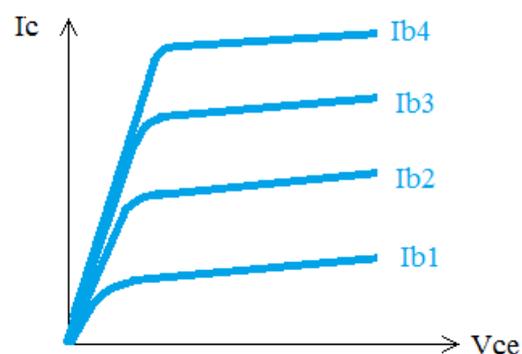


Figure. III.11 Caractéristique de sortie $I_c(V_{ce})$

La caractéristique d'entrée $I_b(V_{be})$ est semblable à celle de la diode à jonction PN (voir chapitre II), dans ce cas la courbe $I_b(V_{be})$ est tracée pour différentes valeurs de V_{ce} . Cette courbe donne le comportement du circuit d'entrée qui l'attaque.

La courbe $I_c(V_{ce})$ est tracée pour différentes valeurs du courant de base I_b . On peut voir qu'il y a une augmentation rapide du courant I_c en fonction de V_{ce} puis une saturation. Lorsque V_{ce} est faible (voisinage de zéro), la jonction base-collecteur n'est pas polarisée et le courant I_c est donc faible. Mais si V_{ce} atteint une certaine valeur appelé la tension de saturation V_{sat} , le

courant I_c est important et il n'augmente plus avec V_{ce} (c'est la saturation). Ceci avec la condition que la jonction base-émetteur est polarisée avec une tension de l'ordre de 0.6V. Cette courbe $I_c(V_{ce})$ permet de définir le comportement de sortie du transistor et du circuit qui le charge.

II.9 L'utilisation du transistor bipolaire dans les circuits

II.9.1 Le transistor bipolaire en régime variable

On considère un transistor bipolaire NPN en montage émetteur commun (figure III.7). De plus, le transistor est en régime normale direct. En appliquant une tension alternative sur l'entrée du transistor en montage considéré nous obtenons ainsi une variation du courant de base et ce qui implique une variation du courant du collecteur.

Le transistor considéré peut être représenté par un quadripôle (figure III.12).

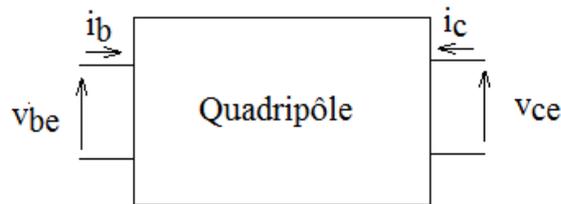


Figure. III.12 Quadripôle

Le fonctionnement du transistor représenté par le quadripôle peut être décrit par le système d'équations suivant :

$$\begin{aligned} v_{be} &= h_{11} \cdot i_b + h_{12} \cdot v_{ce} \\ i_c &= h_{21} \cdot i_b + h_{22} \cdot v_{ce} \end{aligned} \quad (51)$$

Les paramètres hybrides h_{11} , h_{12} , h_{21} , et h_{22} sont directement déterminés via le système d'équations (51) :

$$h_{11} = \left. \frac{\Delta v_{be}}{\Delta i_b} \right|_{v_{ce}=0} : \text{L'impédance d'entrée, elle est}$$

calculée via la pente de la courbe $I_b(V_{be})$.

$$h_{12} = \left. \frac{\Delta v_{be}}{\Delta v_{ce}} \right|_{i_b=0} : \text{Le rapport de la réaction en tension,}$$

il est calculé via la pente de la courbe $V_{be}(V_{ce})$.

$$h_{21} = \left. \frac{\Delta i_c}{\Delta i_b} \right|_{v_{ce}=0} : \text{Le gain en courant,}$$

il est calculé via la courbe $I_c(I_b)$.

$$h_{22} = \left. \frac{\Delta i_c}{\Delta v_{ce}} \right|_{i_b=0} \text{ L'admittance de sortie, elle est}$$

calculée via la pente de la courbe $I_c(V_{ce})$.

(52)

Le schéma équivalent du transistor considéré se présente comme montre la figure III.13 [5].

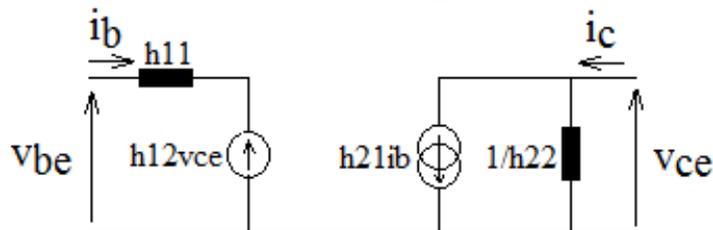


Figure. III.13 Schéma équivalent du transistor bipolaire en émetteur commun

La figure III.14 regroupe l'ensemble de caractéristiques du transistor bipolaire considéré.

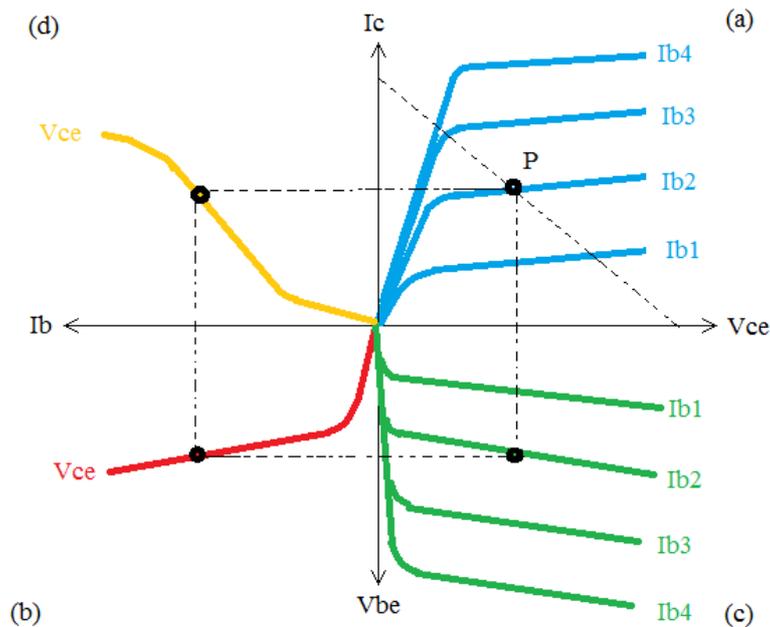


Figure. III.14 (a) : caractéristique de sortie $I_c(V_{ce})$; (b) : caractéristique d'entrée $I_b(V_{be})$; (c) : caractéristique de transfert de tension $V_{be}(V_{ce})$; (d) : caractéristique de gain en courant $I_c(I_b)$

Remarque

Le calcul des paramètres hybrides est également relié au point de fonctionnement P .

II.9.2 La droite de charge

On considère le circuit de la figure III.15.

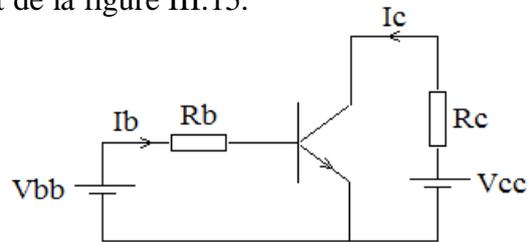


Figure. III.15 Circuit considéré à base du transistor bipolaire en émetteur commun

À travers le circuit de sortie nous obtenons :

$$V_{cc} = R_c I_c + V_{ce} \quad (53)$$

Remarque

On définit les valeurs des résistances de polarisation R_b et R_c après la détermination du point de fonctionnement.

Nous obtenons ainsi l'équation de la droite de charge :

$$I_c = \frac{V_{cc}}{R_c} - \frac{V_{ce}}{R_c} \quad (54)$$

À partir de l'équation (54), on trace la droite de charge (figure III.16).

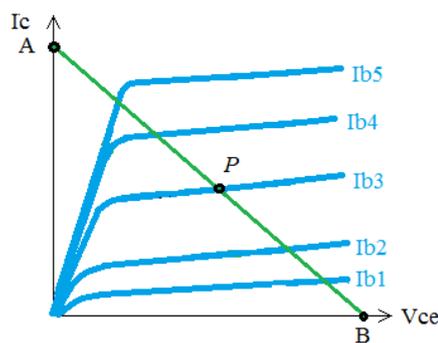


Figure. III.16 Droite de charge et point de fonctionnement P

Remarque

La pente de la droite de charge est $1/R_c$.

II.9.3 L'amplification

Appliquant un signal variable sur l'entrée du circuit III.15. Cette tension va donc se superposée à la tension continue [1, 6].

✚ Le **point A** correspond à i_{cmax} est le point de **saturation**.

$$I_{cSAT} = \frac{V_{cc}}{R_c} \text{ pour } V_{ce} = 0.$$

✚ Le **point B** correspond à $v_{ce} = V_{cc}$ est le point de **blocage**.

$$V_{ce_{BLOC}} = V_{cc} \text{ pour } I_{c_{BLOC}} = 0.$$

En conséquence, le courant de sortie i_c et la tension de sortie v_{ce} variable varient autour du point de fonctionnement P (figure III.17). Et afin qu'ils puissent varier dans une large gamme, le point de fonctionnement P doit être placé au milieu de la droite de charge.

Dans le cas où le point de fonctionnement P est placé dans la région linéaire, le signal de sortie sinusoïdale correspond au signal d'entrée (de faible amplitude) avec opposition de phase.

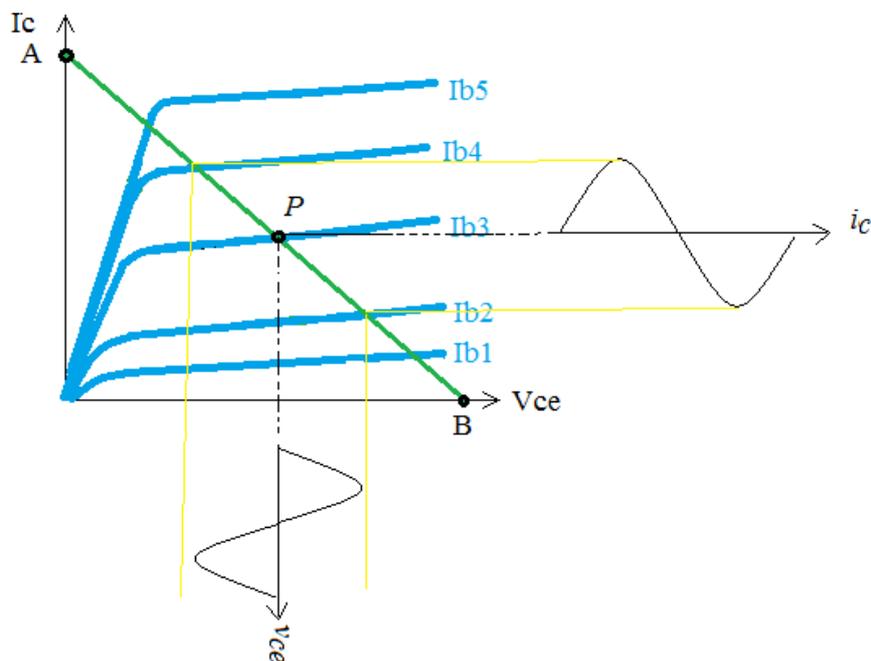


Figure. III.17 Variation du courant de sortie i_c et de la tension de sortie v_{ce} autour du point de fonctionnement P

Nous avons donc,

- ✚ À l'entrée : i_b faible ainsi que v_{be} .
- ✚ Dans la sortie, i_c élevé et v_{ce} est grand.

Et le gain en puissance s'exprime comme :

$$A_p = \frac{v_{ce}}{v_{be}} \cdot \frac{i_c}{i_b} \quad (55)$$

Chapitre IV. Transistors à effet de champ

IV.1 Transistor métal-oxyde-semiconducteur à effet de champ (MOSFET)

IV.1.1 Introduction

Le transistor MOSFET à effet de champ, soit « *Metal Oxide Semiconductor Field Effect Transistor* » est l'élément de base des circuits intégrés CMOS. Ces derniers permettent la fabrication des circuits à très haute densité d'intégration VLSI.

IV.1.2 Structure de la capacité MOS

Cette structure est la brique de base des transistors MOSFET. Elle est formée de trois couches : métal, oxyde et semi-conducteur (figure IV.1). Dans ce cas le semi-conducteur est de type « *P* » [3].

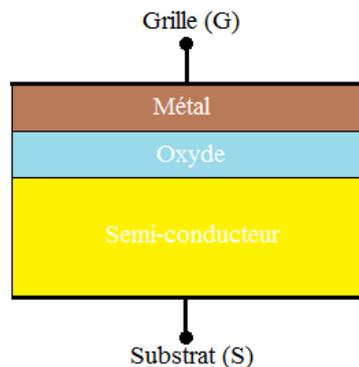


Figure. IV.1 Structure MOS

Selon la tension appliquée au métal appelé « grille » et au semi-conducteur appelé « substrat » V_{GS} on distingue trois régimes : accumulation, déplétion ou inversion.

IV.1.2.1 Régime d'accumulation

En appliquant une tension négative à la grille par rapport au substrat, le champ électrique permet d'attirer les porteurs de charge positifs (trous) à l'interface de semi-conducteur/oxyde, c'est le cas du régime d'accumulation (figure IV.2(a)).

IV.1.2.2 Régime de déplétion

En appliquant une tension positive à la grille, ceci permet de repousser les trous, cela créera ainsi une zone de déplétion (figure IV.2(b)).

IV.1.2.3 Régime d'inversion

L'application d'une tension positive à la grille supérieure à une certaine valeur appelée la tension de seuil V_T permet de repousser les porteurs de charges majoritaires (trous) et d'attirer les porteurs de charges minoritaires (électrons).

Ce qui implique la création d'une couche fine de type N appelée « canal » (figure IV.2(c)).

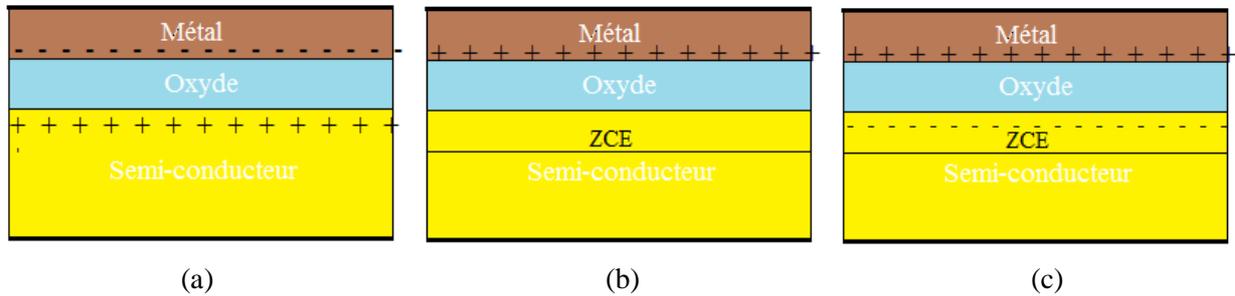


Figure. IV.2 (a) : Régime d'accumulation $V_{GS} < 0$; (b) : Régime de déplétion $V_{GS} > 0$; (c) : Régime de déplétion $V_{GS} > V_T$

IV.1.3 Structure d'un transistor MOSFET

La structure d'un transistor MOSFET à canal N est réalisée sur un substrat semi-conducteur de type P dans lequel deux régions de type N^+ sont créées, appelées Source et Drain.

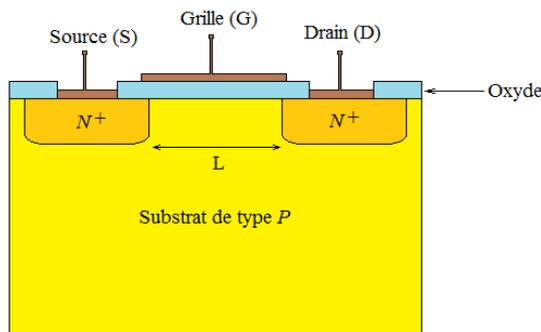


Figure. IV.3 Structure de base d'un transistor MOSFET à canal N

Remarque

- ✚ On peut nettement voir l'existence de la structure MOS ainsi qu'une structure N^+PN^+ .
- ✚ La Source et le Drain sont des zones à semiconducteur de type N^+ (fortement dopé).
- ✚ La lettre L désigne la longueur du canal.

IV.1.4 Principe de fonctionnement du MOSFET

On considère un composant MOSFET à canal N (figure IV.3). Où V_{GS} est la tension appliquée à la grille par rapport au substrat, V_{DS} est la tension appliquée au drain par rapport à la source et V_T désigne la tension de seuil. On obtient 02 principaux cas :

- ✚ **Cas de $V_{GS} < V_T$** : Le transistor est soit en accumulation $V_{GS} < 0$ ou en déplétion $V_{GS} > 0$. Et dans ce cas là le transistor est à l'état OFF.

✚ **Cas de $V_{GS} > V_T$** : Le transistor est en mode d'inversion ce qui implique apparition d'une couche de type N (le canal) qui relie électriquement la source au drain. Et avec l'application d'une tension V_{DS} ceci donne naissance à un courant qui circule entre la source et le drain appelé le courant de drain I_D . Et le transistor est à l'état ON.

La figure IV.4 montre la variation du courant de drain I_D en fonction de V_{GS} pour une valeur fixe de V_{DS} . C'est la caractéristique du transfert.

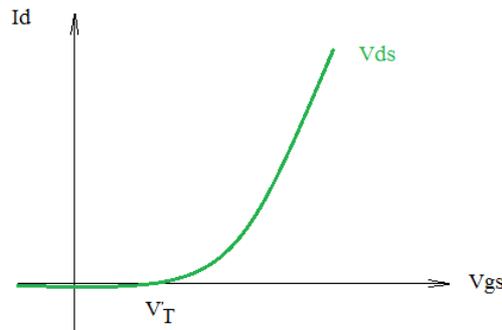


Figure. IV.4 Caractéristique de transfert d'un MOSFET à canal N pour une valeur fixe de V_{DS}

Remarque

Le principe de fonctionnement d'un MOSFET est basé sur le régime d'inversion qui consiste à moduler la conductance du canal par la tension V_{GS} .

Le fonctionnement du MOSFET est également relié à la valeur de la tension appliquée au drain par rapport à la source V_{DS} . En augmentons la valeur de V_{DS} on va atteindre une certaine valeur appelée tension de saturation V_{DSat} qui se caractérise par un courant I_D qui n'augmente plus.

Et par rapport à V_{DSat} on distingue trois régimes de fonctionnement : ohmique, non linéaire et saturé [2].

a. Régime ohmique $V_{DS} \ll V_{DSat}$

Dans ce cas le canal (couche N) est uniforme (figure IV.5) et le courant de drain I_D varie de manière linéaire en fonction de V_{DS} .

b. Régime non linéaire $V_{DS} \leq V_{DSat}$

Lorsque V_{DS} se rapproche de la tension de saturation V_{DSat} le canal n'est plus uniforme (figure IV.6) et le courant de drain I_D varie de manière non linéaire avec V_{DSat} . Si $V_{DS} = V_{DSat}$ le canal n'existe plus du côté de drain, il est donc pincé.

c. Régime saturé $V_{DS} > V_{DSat}$

Si V_{DS} est supérieur à V_{DSat} le point de pincement se déplace vers le côté de la source (figure IV.7). Ce qui implique le courant de drain I_D n'augmente plus avec V_{DS} , c'est le régime de saturation.

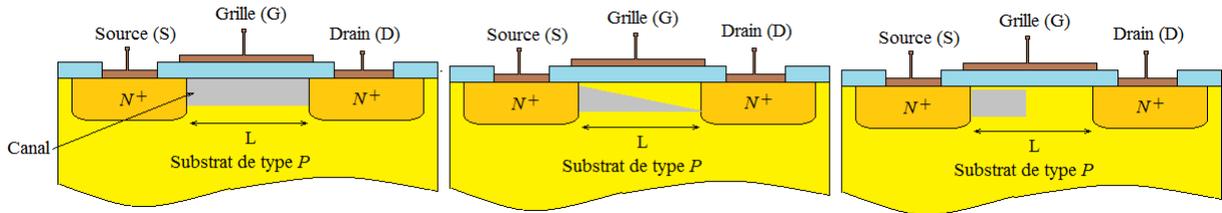


Figure. IV.5 Régime ohmique **Figure. IV.6** Régime non linéaire **Figure. IV.7** Régime saturé

La variation du courant de drain en fonction de la tension de drain $I_D(V_{DS})$ pour les différents régimes est montrée sur la figure IV.8. C'est la caractéristique de sortie.

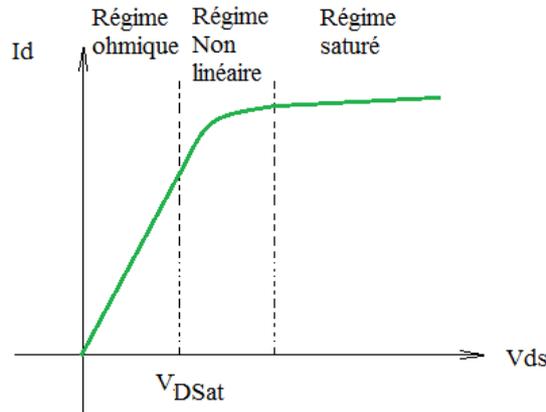


Figure. IV.8 Caractéristique de sortie d'un MOSFET à canal N pour une valeur fixe de V_{GS}

IV.1.5 Le courant de drain et les paramètres du MOSFET

IV.1.5.1 Calcul du courant de drain

On considère un MOSFET à canal N (figure IV.9).

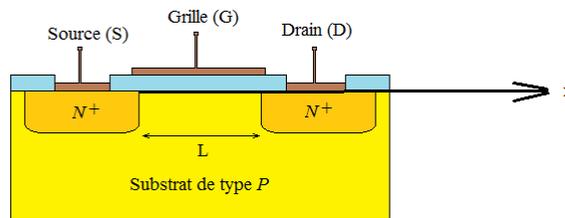


Figure. IV.9 Structure du MOSFET considéré

De manière globale, le champ électrique $E(x)$ à travers une surface fermée génère une densité de charge $Q_T(x)$:

$$E(x) = \frac{Q_T(x)}{\epsilon_{SI}} \tag{56}$$

Puisqu'on considère le régime d'inversion, la densité de charge d'inversion $Q_{in}(x)$ est plus importante que la densité de charge de déplétion $Q_{dep}(x)$, et l'équation (56) se réécrit comme :

$$E(x) = \frac{Q_{in}(x)}{\epsilon_{si}} \tag{57}$$

On peut exprimer le champ électrique en fonction des tensions comme :

$$C_{ox}(V_{GS} - V_T - V(x)) = -\epsilon_{SI}E(x) \quad (58)$$

où $V(x)$ est le potentiel dans le canal.

Injectons (57) dans (58) nous obtenons la solution de la densité de charge d'inversion $Q_{in}(x)$ dans le canal :

$$Q_{in}(x) = -C_{ox}(V_{GS} - V_T - V(x)) \quad (59)$$

où $C_{ox} = \epsilon_{OX}/t_{OX}$ est la capacité d'oxyde. t_{OX} et ϵ_{OX} sont, respectivement, l'épaisseur et la permittivité de l'oxyde.

Le courant de drain I_D dans le canal est calculé par l'intégral de la densité de charge d'inversions $Q_{in}(x)$ entre le drain et la source :

$$I_D = -\mu \frac{W}{L} \int_0^{V_{DS}} Q_{in}(x) dV(x) \quad (60)$$

où L et W sont, respectivement, la longueur et la largeur du canal.

Remplaçant (59) dans (60) :

$$I_D = \mu \frac{W}{L} C_{ox} \int_0^{V_{DS}} (V_{GS} - V_T - V(x)) dV(x) \quad (61)$$

En intégrant l'équation (61) nous obtenons la forme finale du courant de drain I_D dans le canal :

$$I_D = \beta \left[(V_{GS} - V_T)V_{DS} - \frac{1}{2}V_{DS}^2 \right] \quad (62)$$

où $\beta = \mu \frac{W}{L} C_{ox}$ est le potentiel dans le canal.

Exemple

Calcul du courant de drain I_D dans un MOSFET à canal N avec $W = 4\mu m$, $L = 2\mu m$, $t_{OX} = 5nm$

, $\epsilon_{OX} = 8,85 \cdot 10^{-14} \cdot 3,9 F/cm$ et $\mu_n = 600 cm^2/Vs$. $V_T = 0.2V$, $V_{GS} = 0.5V$ et $V_{DS} = 0.3V$.

$$I_D = \beta \left[(V_{GS} - V_T)V_{DS} - \frac{1}{2}V_{DS}^2 \right] = 8,2836 \cdot 10^{-7} \cdot \left[(0.5 - 0.2)0.3 - \frac{1}{2}(0.3)^2 \right] = 37,276 nA.$$

IV.1.5.2 La transconductance et la conductance

La transconductance est la variation du courant de drain I_D par rapport à la tension de grille V_{GS} [5, 6]:

$$g_m = \left. \frac{\Delta I_D}{\Delta V_{GS}} \right|_{V_{DS}=const} \quad (63)$$

La conductance est la variation du courant de drain I_D par rapport à la tension de drain V_{DS} :

$$g_o = \left. \frac{\Delta I_D}{\Delta V_{DS}} \right|_{V_{GS}=const} \quad (64)$$

IV.1.5.3 Symboles des transistors MOSFET

Les figures IV.10 et 11 montrent, respectivement, le symbole usuel d'un MOSFET à canal « N » (appelé NMOS) et le symbole usuel d'un MOSFET à canal « P » (appelé PMOS).

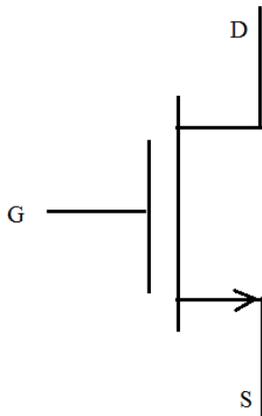


Figure. IV.10 Symbole d'un NMOS

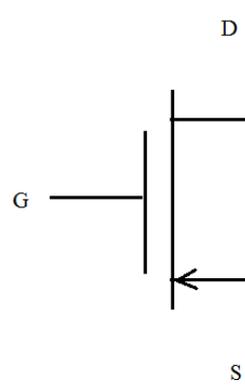


Figure. IV.11 Symbole d'un PMOS

IV.1.6 L'utilisations des transistors MOSFET

Cette partie montre des exemples de circuits logiques réalisés uniquement avec des transistors MOSFET, c'est le cas des circuits CMOS (*Complementary MOS*). Ceci permet également de réaliser des circuits logiques à haut densité d'intégration (VLSI).

IV.1.6.1 Inverseur

L'inverseur en technologie CMOS est formé de deux transistors MOSFET en montage série, le premier est un PMOS et le deuxième est un NMOS (figure IV.12) [5].

L'inverseur CMOS est un élément de base dans les circuits CMOS, c'es-à-dire on peut réaliser d'autres circuits à base de ce élément (l'oscillateur à anneau par exemple).

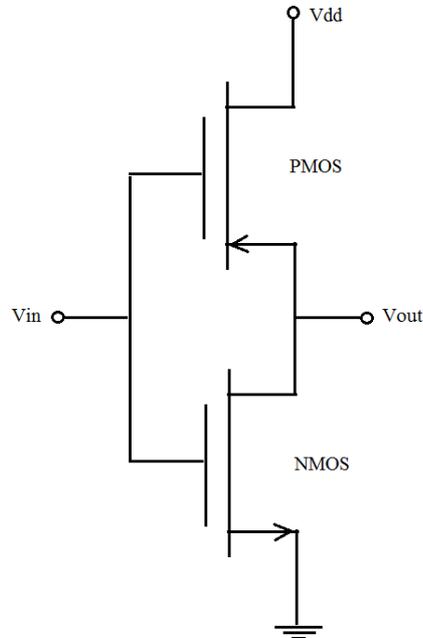


Figure. IV.12 Inverseur CMOS

Les deux transistors formant un pont diviseur et si le premier transistor est passant ON le deuxième est bloqué OFF, sinon le deuxième est passant et le premiers est bloqué, ce qui permet d'inverser l'entrée V_{in} et la sortie $V_{out} = \overline{V_{in}}$.

La figure IV.13 montre la variation d'un signal de sortie V_{out} par rapport à un signal d'entrée V_{in} pour un inverseur CMOS.

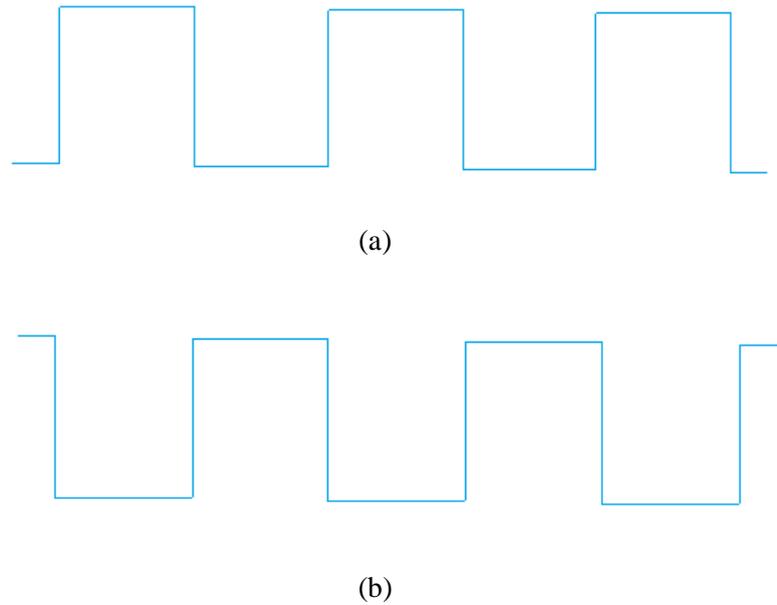


Figure. IV.13 (a) : Signal appliqué à l'entrée de l'inverseur V_{in} ; (b) : Signal de sortie de l'inverseur V_{out}

IV.1.6.2 Mémoires

Les microprocesseurs et les microcontrôleurs utilisent des mémoires pour stocker les données et les instructions formant des programmes. Il existe différentes familles de mémoires comme le cas des mémoires dynamiques DRAM et les mémoires statiques SRAM [6].

La cellule de base de la mémoire DRAM est formée d'un seul transistor MOS monté en série avec une capacité (voir figure IV.14).

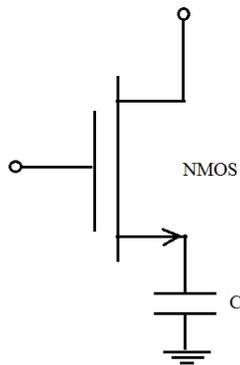


Figure. IV.14 Cellule de base de la mémoire DRAM

La cellule DRAM sauvegarde un '1' ou un '0' en cas où le transistor est passant ON ou bloqué OFF, ceci sous forme d'une charge via la capacité C. Cette cellule permet donc de

réaliser des mémoires à très grande densité. D'une autre part, la mémoire DRAM nécessite un rafraîchissement à une fréquence de 100Hz.

La cellule de base de la mémoire SRAM est formée de deux inverseurs CMOS, où la sortie du premier inverseur est reliée à l'entrée du deuxième et la sortie du deuxième est connectée à l'entrée du premier inverseur (voir figure IV.15).

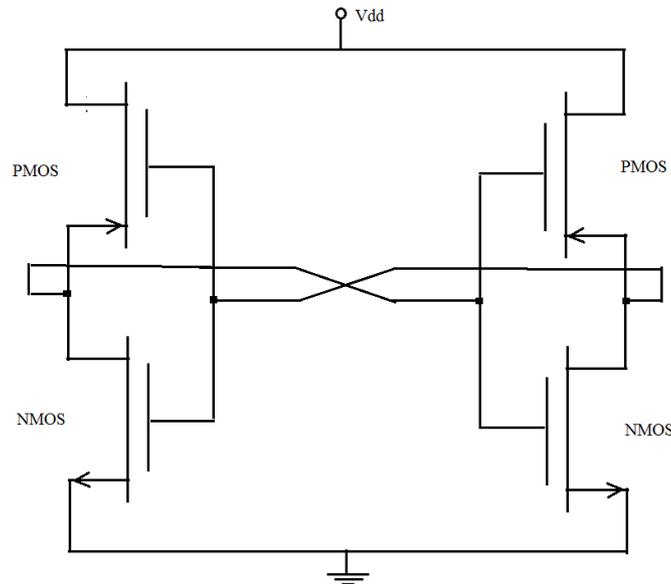


Figure. IV.15 Cellule de base de la mémoire SRAM.

En effet, la structure SRAM remonte à une bascule, c'est pour cela on dit que les mémoires SRAM sont formés de bascules et ils sont statiques, c'est-à-dire la donnée est conservée à long terme contrairement aux mémoires DRAM qui nécessitent un rafraîchissement. De plus, dans le cas des mémoires RAM dynamiques ou statiques on peut lire ou écrire des données et elles sont volatiles.

Remarque

Les avantages des circuits CMOS :

- ✚ Un processus de fabrication qui est simple.
- ✚ Utiliser pour la fabrication des circuits à très haute densité d'intégration (VLSI).
- ✚ Une large gamme de la tension d'alimentation qui peut être choisie entre 3 et 15 V.
- ✚ Une consommation réduite car la consommation du courant au repos est quasi-nulle.
- ✚ Les portes logiques MOS prennent moins de place par rapport à la technologie TTL, qui est basée sur l'utilisation de transistors bipolaires.
- ✚ Une très grande impédance d'entrée permettant à une seule porte logique MOS de commander beaucoup d'autres portes.

IV.2 Transistor à effet de champ à jonction (JFET)

IV.2.1 Structure et symbole

Le transistor à effet de champ à jonction (JFET) est un dispositif électronique créé par *William Shockley* en 1952. Un JFET est formé d'un canal pris en sandwich entre les zones de transition de 02 jonctions PN (figure IV.16) qui pour un fonctionnement normale, sont polarisées en inverse. Dans ce cas, la conductance du canal peut être modulée par l'extension de zones de charge d'espace des deux jonctions. Le symbole du JFET est donné par la figure IV.17.

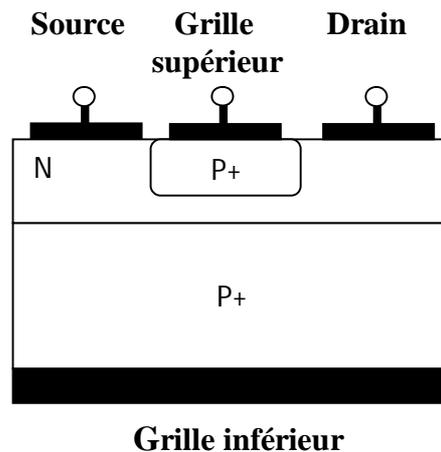


Figure. IV.16 Structure de base d'un JFET.

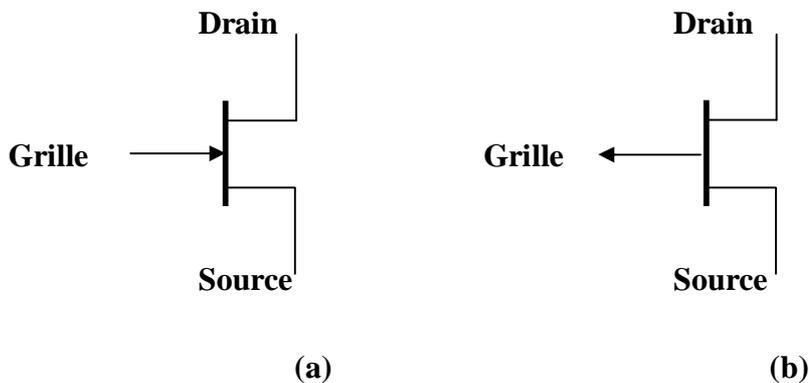


Figure. IV.17 Symbole d'un JFET : (a) type N, (b) type P.

IV.2.2 Principe et régime de fonctionnement

Afin d'expliquer le fonctionnement du transistor à effet de champ à jonction (JFET) de type N, nous allons nous appuyer sur la représentation de la figure IV.18. Pour une polarisation normale d'un JFET, nous relierons le drain à une tension positive et les deux grilles à une tension négative ($V_{gs} < 0$ et $V_{ds} > 0$).

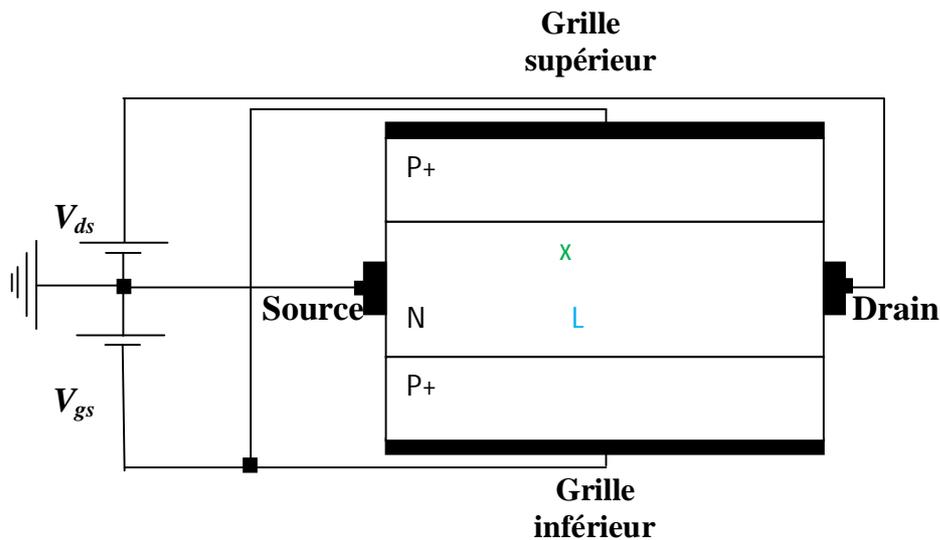


Figure. IV.18 Schéma simplifié du JFET.

IV.2.1.1 À l'équilibre ($V_{gs}=0$ et $V_{ds}=0$)

En l'absence de la tension de la grille et de drain, les deux jonction P+N ne sont soumis à aucun champ électrique, et comme conséquence aucun courant ne circule au niveau du transistor.

IV.2.1.2 Transistor polarisé

a. Faible V_{ds} : Quant la tension V_{ds} est faible, un courant circulera dans le canal entre la région source et la région de drain et la variation de la section du canal est presque négligeable. Dans ce cas, la conductance du canal reste constante, et le courant de drain varie de manière proportionnelle en fonction de la tension drain. C'est ce qu'on appelle « *le régime linéaire* ».

b. $V_{ds} \leq V_{sat}$ - Quand la tension drain augmente, cela créera une déformation du canal, qui devient important et la conductance du canal diminue. Le courant présente alors une variation sous-linéaire avec la tension V_{ds} et déclenche une saturation. Lorsque les deux zones de charge d'espaces se recouvrent, la largeur conductrice du canal devient presque nulle du côté drain. C'est ce qu'on appelle « *le pincement* », et la tension drain correspondante est « tension de saturation », et dans ce cas, on aura un courant, souvent appelé « courant de saturation ».

c. $V_{ds} > V_{dsat}$: Dans ce cas, la tension drain engendre une distribution du potentiel sur la totalité de la longueur du canal, ceci avec une valeur locale variant de $V_{loc}=V_s=0$ au côté de la source à $V_{loc}=V_{ds}$ au côté de drain. Ensuite, dans un point donné et bien déterminé du canal, ce potentiel local crée une polarisation locale relative à la jonction grille/canal, ce qui crée par la suite une zone de déplétion de largeur h . Et le pincement du canal se créera au point P où le potentiel local du canal, c'est le cas du « *régime de saturation* ».

On peut donc amplifier un signal appliqué à l'électrode de la grille dans laquelle ne circule que le courant inverse relatif à la jonction grille/canal. Ainsi, la particularité de ce cas de transistor, qui le distingue du transistor bipolaire, est la valeur élevée décrivant son impédance d'entrée. Cette dernière est plus importante que celle du courant de saturation relative à la jonction grille/canal qui souvent faible, c.-à-d., la densité des minoritaires est faible (dans une grille très dopée), et que les dimensions du composant sont faibles.

IV.2.3 Schéma équivalent en source-commune (montage)

En montage source-commune, l'entrée se fait entre la grille et la source. Et, la jonction P+N est polarisée en inverse, ce qui donne une résistance d'entrée qui va à l'infini. Dans la sortie, nous avons un générateur de courant qui est en parallèle avec la résistance de sortie de composant.

Le schéma de la figure IV.19 décrit le circuit équivalent du JFET en base fréquence et en régime petit signaux.

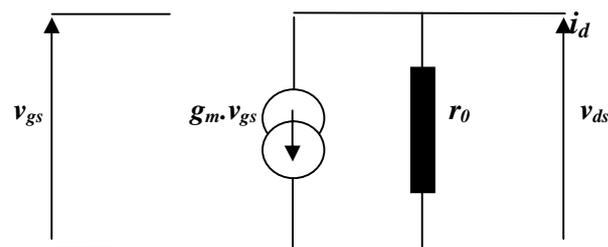


Figure. IV.19 Circuit équivalent du JFET.

Et, le courant de drain i_d en régime dynamique peut être donné par,

$$i_d = g_m + r_o v_{ds} \quad (65)$$

Bibliographie

- [1] S. M. Sze, “*Physics of Semiconductor Devices*”, John Wiley, 2007.
- [2] H. Mathieu, H. Fanet, “*Physique des semiconducteurs et des composants électroniques 6e édition*”, Dunod, 2009.
- [3] F. Hobar, “*Dispositif électroniques et applications*”, Université Mentouri, 2003.
- [4] B. Smaani, S. Latreche, B. Iniguez, “*Compact drain-current model for undoped cylindrical surrounding-gate metal-oxide semiconductor field effect transistors including short channel effects*”, *Journal of Applied Physics*, 114:224507, 2013
- [5] B. Smaani, S. B. Rahi, S. Labiod, “*Analytical Compact Model of Nanowire Junctionless Gate-All-Around MOSFET Implemented in Verilog-A for Circuit Simulation*”, *Silicon*, 14, 10967–10976, 2022.
- [6] S. Tayal, B. Smaani, S. B. Rahi, et al., “*Incorporating Bottom-Up Approach Into Device/Circuit Co-Design for SRAM-Based Cache Memory Applications*”, *IEEE Transactions on Electron Devices*, 69, 11, 6127- 6132, 2022.