

REPUBLIQUE ALGERIENNE DEMOCRATIQUE ET POPULAIRE
MINISTERE DE L'ENSEIGNEMENT SUPERIEUR ET DE
LA RCHERCHE SCIENTIFIQUE



UNIVERSITE M'HAMED BOUGARA
FACULTE DES HYDROCARBURES ET
DE LA CHIMIE



DEPARTEMENT AUTOMATISATION DES PROCEDES INDUSTRIELS ET
ELECTRIFICATION

LABORATOIRE D'AUTOMATIQUE APPLIQUEE (LAA)
LABORATOIRE DE RECHERCHE SUR L'ELECTRIFICATION
DES ENTREPRISES INDUSTRIELLES (LREEI)

MEMOIRE

PRESENTE PAR :

Mr. AHRICHE AIMAD

EN VUE DE L'OBTENTION DU TITRE DE
MAGISTER EN GENIE ELECTRIQUE

OPTION : EQUIPEMENTS ELECTRIQUES INDUSTRIELS

THEME

REALISATION D'UNE COMMANDE NUMERIQUE AVEC
DIFFERENTES STRATEGIES DE COMMANDE ET
IDENTIFICATION PAR LES RESEAUX DE NEURONES
ARTIFICIELS.
APPLICATION AU REGLAGE DE TEMPERATURE

Membres de Jury:

M.EM.Berkouk

Professeur à E.N.P El Harrach

Président

M.H.Bentarzi

Maître de Conférences Université de Boumerdes

Examinateur

M.M.Kidouche

Maître de Conférences Université de Boumerdes

Examinateur

M.I.Habi

Maître de Conférences Université de Boumerdes

Examinateur

M.H.Fekhar

Chargé de Cours Université de Boumerdes

Rapporteur

BOUMERDES 2008

*Commande numérique
d'un four électrique
industriel*

DEDICACES

A MES PARENTS.

A MES FRERES.

A MES SOEURS.

Remerciements

Je suis très reconnaissant au département d'Automatisation et électrification des procédés industriels de la faculté des hydrocarbures et de la chimie de l'université de Boumerdes pour le soutien matériel nécessaire à la réalisation de ce travail.

Mes remerciements les plus sincères sont adressés à mon promoteur Monsieur H. FEKHAR, qui a suivi mon travail et l'encouragement constant qu'il n'a cessé de me prodiguer tout au long de cette étude.

Mes remerciements s'étendent aussi aux membres de jury pour avoir accepté de me consacrer une partie de leur temps, afin d'examiner et juger notre projet.

En fin nous remercions tous ceux qui ont collaboré de près ou de loin à l'élaboration de ce travail.

AHRICHE Aimad,

Sommaire

Abstract	7
ملخص	8
Résumé	9
Introduction générale	11

Chapitre I

Identification de la dynamique du four électrique

INTRODUCTION	14
I.1- Présentation et description du four avec son capteur – actionneur	14
I.1.1- Présentation du four avec son circuit de puissance	14
I.1.2- Présentation du capteur à semi conducteur avec son circuit de conditionnement	16
I.2- Courbe de réponse du four électrique via son capteur de température	18
I.3- Identification de la dynamique du four	20
I.3.1- Introduction aux réseaux de neurones artificiels	20
I.3.2- Structure des neurones biologiques	20
I.3.3- Les neurones artificiels	21
I.3.4- L'apprentissage	21
I.3.5- Présentation du réseau ayant servi à l'identification	22
I.3.5.1- Structure à perceptron multicouche (PMC)	22
I.3.5.2- Résultats et comparaisons	25
I.3.5.3- Structure à fonction de base radiale (RBF)	27
I.3.5.4- Résultats et comparaisons	28
CONCLUSION	30

Chapitre II

Etude et réalisation d'une carte électronique d'interface

INTRODUCTION	32
II.1- Structure générale de la carte entrée sortie analogique	32
II.2- Etude et réalisation de la carte électronique de sortie analogique	34
II.2.1- Configuration et schéma du circuit de sortie binaire	34
II.2.2- Circuit adaptateur MAX233	35
II.2.3- Circuit de conversion série parallèle	37
II.2.4- Schéma de branchement du convertisseur numérique analogique	38
II.2.5- Schéma général du canal de sortie analogique	41
II.3- Etude et réalisation de la carte électronique d'entrée analogique	44
II.3.1- Configuration et schémas	44

<i>II.3.2- Circuit de conversion parallèle série.....</i>	45
<i>II.3.3- Principe de la conversion analogique numérique.....</i>	46
<i>II.3.4- Circuit d'adaptation de la tension issue du capteur</i>	50
<i>II.3.5- Schéma général du canal d'acquisition analogique.....</i>	50
<i>II.4- Schéma général de la carte entrée sortie</i>	53
<i>II.5- Etude et réalisation du circuit de puissance pour la plaque chauffante</i>	56
<i>CONCLUSION</i>	57

Chapitre III

Implémentation du programme de commande du four électrique

<i>INTRODUCTION.....</i>	59
<i>III.1- Présentation du port de communication du PC</i>	59
<i>III.2- Commande en boucle ouverte avec feedback mesure</i>	61
<i>III.2.1- Schéma synoptique et structure de la commande</i>	61
<i>III.2.2- Schéma bloc général de la commande avec consigne et boucle de mesure</i>	62
<i>III.2.3- Implémentation du Software de contrôle</i>	62
<i>III.2.4- Résultats et interprétations</i>	66
<i>III.3- Commande en boucle fermée</i>	66
<i>III.3.1- Structure et schéma synoptique général</i>	67
<i>III.3.2- Contrôleur linéaire avec limitation</i>	68
<i>III.3.2.1- Etude et Implémentation du software de contrôle</i>	68
<i>III.3.2.2- Organigramme et structure de l'interface graphique</i>	69
<i>III.3.2.3- Résultats et comparaison</i>	73
<i>III.3.3- Réglage numérique avec contrôleur ON/OFF a hystérésis</i>	75
<i>III.3.3.1- Etude et Implémentation du software de contrôle</i>	75
<i>III.3.3.2- Organigramme et structure de l'interface graphique</i>	77
<i>III.3.3.3- Résultats et évaluation des performances</i>	80
<i>III.3.4- Commande avec contrôleur PI et anti-windup</i>	82
<i>III.3.5- Etude de la commande adaptative</i>	83
<i>III.3.5.1- Structure et schéma synoptique général</i>	84
<i>III.3.5.2- Organigramme et algorithme adopté</i>	84
<i>III.3.5.3- Résultats et analyses.....</i>	88
<i>CONCLUSION.....</i>	90
Conclusion générale.....	92

Annexes

<i>Annexe 1.....</i>	94
<i>Annexe 2.....</i>	96
Références bibliographiques.....	102

Abstract:

This work is devoted in the realization of a digital control using microcomputer. The drive system is basically designed with a temperature control of electrical oven with dynamic identification of the process using the artificial neural network theory.

The first part consists to identify the dynamic model of electrical oven using the non-linear artificial neural networks. We name two approaches; the first building block is constituted of multilayer perceptrons, with two hidden layers. To test the network, the back propagation-training algorithm is used. The simulation results show that during the training process, the gradient descent algorithm with adaptive learning rate is more powerful. The second neural network that we have to study consists of two layers, a hidden radial basis layer and an output linear layer of neurones. The simulation results shows that the performances of a radial basis network would be more appropriate if the system is highly non-linear and during the training time this network is much faster than the standard multilayer perceptrons.

The second part of this memory, deals with the realization of electronic card board to connect microcomputer with electrical oven, the suitable integrated circuit for this device is a DAC and ADC. We also used electronic sensor (AD590) to measure the oven temperature.

In the last part of this memory, our focus on the temperature control of electrical oven using the microcomputer. In the first time we run Visual Basic, we obtain in the screen the graphic interface with Toolbox. We have developed this standard graphic interface to control the electronic card connected to the electrical oven. The adaptive algorithm and control configuration are tested using this high-level language that facilitates the development task.

Keyword: Artificial neural networks, Sensor, Adaptive controller, Visual Basic.

ملخص:

تهدف هذه الدراسة إلى انجاز عدة استراتيجيات و آليات للتحكم بواسطة الحاسوب في درجة حرارة فرن كهربائي. وهذا باستعمال نظرية الشبكات العصبية الاصطناعية للتعرف على الصيغة الرياضية الديناميكية لسلوك الفرن.

الجزء الأول من هذه المذكرة يتضمن إشكالية التعرف على الصيغة الرياضية الديناميكية لسلوك الفرن و ذلك باستعمال نظرية الشبكات العصبية الاصطناعية. يمكن استخدام طريقتين لحل هذه الأخيرة و التي قدمت في هذا الجزء. الطريقة الأولى صيغت باللجوء إلى الشبكات العصبية التقليدية البر سبترونية أين استعملنا طبقتين مخفيتين. من أجل تمرين الشبكة العصبية جربنا خوارزمية الغراديان التنازلي مع معامل تمرين متغير. وبعد عدة حسابات تشببيهيه و معرفة النتائج تبين بأن هذه الطريقة تأخذ زمن معتبر من أجل التمرين. الصيغة الثانية للشبكة العصبية التي دارسناها للتعرف على الصيغة الرياضية الديناميكية لسلوك الفرن تتمثل في استعمال شبكة ذات دوال ذو قاعدة عمودية و أما الطبقة الأخيرة فوحدتها ذات دوال خطية. نتائج الحسابات التشببيهية بينت بأن الصيغة الثانية للشبكة العصبية أقل تعقيدا و أحسن تقريبا من الصيغة البر سبترونية الأولى.

الجزء الثاني من هذه المذكرة خصص لانجاز بطاقة الكترونية حقيقية تتضمن منطق للتحكم باستعمال دارات متكاملة تضمن الاتصال بين الحاسوب و الفرن الكهربائي.

الجزء الثالث والأخير من هذا العمل يتضمن تطوير برنامج باستعمال لغة البرمجة فجوال بيسيك حول نظام التشغيل مايكروسوفت ويندوز. هذا البرنامج على شكل واجهة رسوم وظيفية تسير حرارة الفرن الكهربائي مع تحكم اختياري و مضبوط في هذه الأخيرة. وكذا إظهار مباشر على لوحة مرسومة لمنحنى تطور درجة الحرارة بدلالة الزمن.

كلمات مفتاحيه: الشبكات العصبية الاصطناعية. فجوال بيسيك.

Résumé :

Notre travail est consacré à la réalisation d'une commande numérique par ordinateur, avec différentes stratégies, pour le contrôle d'un four électrique industriel avec identification en utilisant la théorie des réseaux de neurones artificiels.

La première partie de ce mémoire est destinée à déterminer le modèle neuronal décrivant la dynamique de l'ensemble (four – actionneur avec capteur de température). Nous avons utilisé deux approches, la première est celle a perceptron multicouches avec deux couches cachées et apprentissage utilisant l'algorithme de la descente du gradient. Les résultats de simulation montrent que le temps d'apprentissage est considérable. La deuxième approche est celle ou nous utilisons le réseau RBF. Les résultats de simulation sont plus performants par rapport aux résultats précédents.

La deuxième partie consiste à développer une carte d'interface électronique permettant la communication entre four et ordinateur via le port série (COM) ou nous avons utilisé des circuits intégrés tel que les DAC0804, ADC0800, registres a décalage et amplificateurs opérationnels. Un capteur transmetteur électronique de type AD590 est utilisé pour l'asservissement.

La dernière partie concerne l'implémentation du software de contrôle sous windows. Au niveau de ces programmes de commande nous avons choisi d'implémenter des algorithmes de commande simples, entrée/sortie, puis ON/OFF a hystérésis et enfin un réglage PI avec limitation- anti windup et adaptatif. L'ensemble de ces programmes informatiques ont été élaboré à l'aide d'un langage orienté objet tel que Visual basic 6.0 sous Windows. Ces outils informatiques nous permettent de piloter le four électrique à l'aide de l'interface graphique visuelle que nous avons élaboré.

Mots clés : Réseaux de neurones, Capteur, Contrôleur adaptatif, Visual Basic.

INTRODUCTION GENERALE

Dans l'industrie d'aujourd'hui, quasiment tous les processus sont automatisés. La commande automatisée permet d'atteindre les objectifs de coût, qualité et sécurité. Cependant, la mise en place d'une régulation nécessite toujours un travail relativement important.

Le four électrique à résistances est le plus connu des appareils électrothermiques [1]. Son utilisation industrielle remonte en effet au début des années vingt et sa technique n'a cessé de se perfectionner depuis. Leur principe est extrêmement simple, ce qui facilite l'implémentation d'une stratégie efficace pour le contrôle de sa température. Néanmoins, l'évolution à long terme des systèmes due à leur usure et leur vieillissement fait que les différents régulateurs doivent être périodiquement réglés. Ce qui nécessite de rassembler les connaissances du comportement dynamique du four, par une analyse physique des phénomènes mis en jeu, et une analyse des données expérimentales utilisant des techniques modernes de traitement de l'information, à savoir les réseaux de neurones, la logique floue et les algorithmes génétiques.

Les réseaux de neurones peuvent aussi bien modéliser des fonctions statiques non linéaires que des systèmes dynamiques. Ils trouvent donc des applications toutes naturelles en automatique pour l'identification et la commande des processus complexes contrairement aux autres méthodes dites classiques qui ont été élaborés pour réaliser, avec succès, la commande dans le domaine linéaire et qui perdent de leurs performances dans un contexte non linéaire. Cette particularité leur confère une fiabilité et une robustesse tellement particulières qu'elles permettent de répondre dans une grande mesure aux exigences d'aujourd'hui en matière de contrôle des procédés industriels aussi diversifiés soient-ils.

Le premier chapitre sera consacré à l'identification de la dynamique du four avec les trois éléments qui le compose à savoir l'organe de puissance à Triac, la résistance chauffante et le capteur à semi conducteur. Cela consiste à définir le modèle neuronal du four, tout en exploitant la capacité d'approximation que possèdent les réseaux de neurones artificiels. Dans cette même section nous utilisons différentes architectures du réseau en testant différents algorithmes d'apprentissage du réseau.

Dans le deuxième chapitre, nous nous intéresserons essentiellement à développer une carte d'interface électronique permettant la communication entre l'ordinateur et le procédé industriel via le port série (COM). Cette carte électronique d'interface sera constituée de quatre parties distinctes :

1. Carte de sortie (carte DAC).
2. Carte d'entrée (carte ADC).
3. Circuit d'adaptation et de filtrage.
4. Circuit de puissance pour la plaque chauffante.

Enfin le troisième chapitre concerne l'implémentation de l'algorithme de contrôleur adaptatif et non linéaire à l'aide d'un langage orienté objet tel que Visual basic 6.0 sous

Windows. Ces outils informatiques nous permettent de piloter le four électrique ainsi que la plaque chauffante à l'aide de l'interface graphique visuelle que nous avons élaboré.

Après le branchement de la circuiterie électronique avec l'ordinateur via le port série (COM) et les tests que nous effectuons en temps réel, nous présenterons quelques oscillogrammes expérimentaux afin de montrer que l'ensemble de cette commande numérique fonctionne de manière optimale et permet de confirmer le bon fonctionnement de la structure que nous avons étudié et réalisé au niveau de notre laboratoire.

Chapitre I

Identification de la dynamique du four électrique

INTRODUCTION :

La modélisation d'un système quelconque est indispensable lorsque nous voulons étudier une commande particulière de ce système [2]. Elle consiste à rassembler les connaissances décrivant leur comportement dynamique par une analyse physique des phénomènes mis en jeu et une analyse des données expérimentales. Ces analyses conduisent à la définition des grandeurs caractérisant ce système, telles que ses (entrées/sorties), ses variables d'état et aussi les perturbations mesurables ou non, auxquelles il est soumis.

Les fours électriques à résistances constituent les équipements électrothermiques industriels les plus connus et les plus répandus. Ils continuent à faire l'objet de nombreux perfectionnements et développements à savoir l'amélioration de la durée de vie des résistances, l'élaboration des nouveaux isolants thermiques et surtout l'implantation des nouvelles stratégies de commande avec correcteurs et boucles de réglages.

Dans ce chapitre, on s'intéresse à l'identification de la dynamique du four électrique avec les trois éléments qui le compose, à savoir son circuit de puissance à Triacs, sa plaque chauffante et son capteur de température, utilisant la méthode des réseaux de neurones artificiels. Nous avons adopté cette méthode basée sur la théorie des réseaux de neurones artificiels sachant que la dynamique du four avec son capteur et actionneur se présente sous la forme d'un système non linéaire.

I.1- Présentation et description du four avec son capteur - actionneur :

I.1.1- Présentation du four avec son circuit de puissance :

Les fours électriques industriels sont actuellement très utilisés dans le secteur industriel, la chaleur est produite par des résistances chauffantes, commandées en tension par un amplificateur de puissance. La figure (I.1.a) représente la photo réelle du four disponible au niveau du laboratoire.

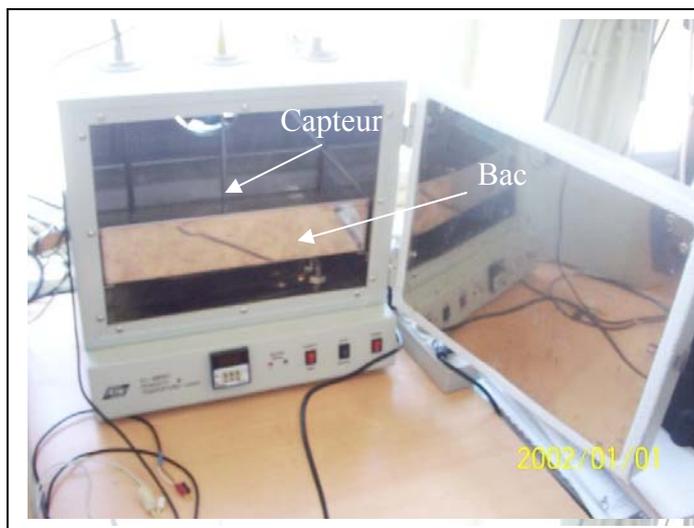


Figure.I.1.a- Photo réelle du four à résistances avec son capteur

La structure du four avec son circuit de puissance est représentée par la figure (I.1.b), elle est constituée essentiellement d'un circuit de puissance à Triacs (bloc 1) et un circuit électronique qui commande ces Triacs (bloc 2). La tension aux bornes de la résistance chauffante (bloc 3) est modulée par le signal d'entrée de la gâchette U_g .

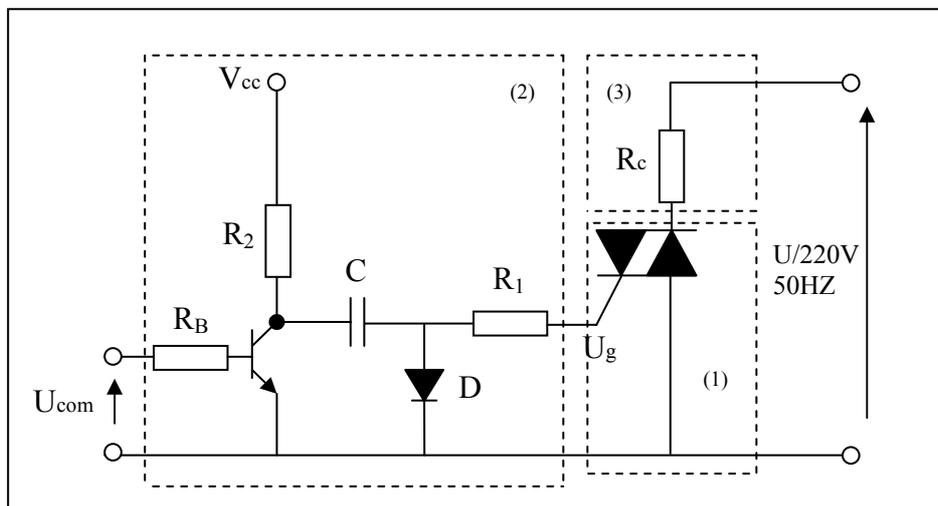


Figure.I.1.b- Structure du four à résistances avec son circuit de puissance

Les différents régimes de conduction des Triacs se divisent en quatre quadrants, qui sont montrés par la figure (I.2). Pour notre cas nous utilisons les quadrants (1) et (3) afin de moduler les alternances positives et négatives de la tension du secteur 220 volts.

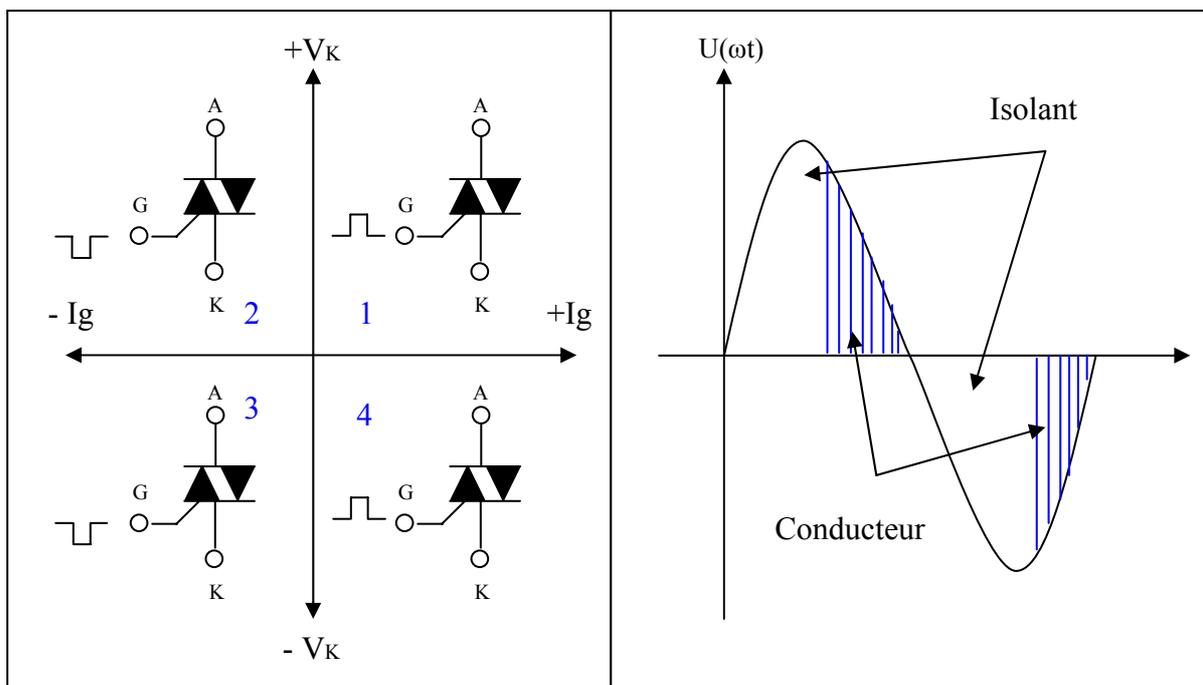


Figure.I.2- Différents régimes de fonctionnement du Triac

I.1.2- Présentation du capteur de température et son circuit de conditionnement [3, 4] :

La microélectronique permet la fabrication, en circuits intégrés, des capteurs de température a base de transistors parfaitement adaptés. Le capteur que nous allons utilisé sous la dénomination AD590 est fabriqué par la société **ANALOG DEVICES**. Ce substrat comporte deux paires de transistors branchés en parallèle comme il est montré à la figure (I.3.a). Il génère un courant I_T proportionnel à la température en degré Kelvin ($1 \mu A/1 Kelvin$).

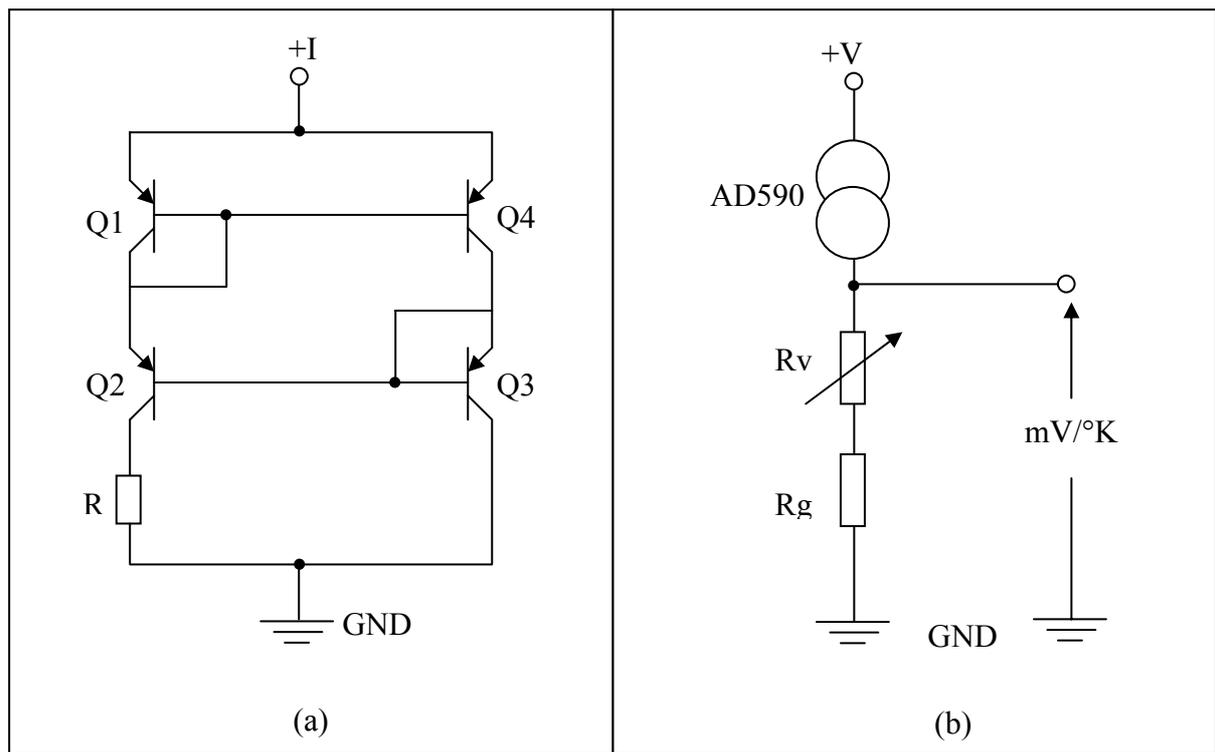


Figure.I.3.a- Structure interne du capteur AD590

Figure.I.3.b- Circuit de conversion courant voltage

Le courant (I_T) du pont a transistor est donné par la relation bien connue suivante [3] :

$$I_T = \frac{2 k.T}{R q} \log 8 \tag{I.1}$$

Avec :

- k : la constante de Boltzmann.
- q : la charge de l'électron.
- R : la résistance du pont égale à 358Ω .

Nous obtenons le rapport :

$$\frac{I_T}{T} = 1\mu A/^{\circ}K \tag{I.2}$$

Cependant, dans le cas général, ce capteur utilise un circuit a potentiomètre afin de convertir le courant I_T en voltage exploitable comme l'indique la figure (I.3.b).

Pour éviter les fluctuations importantes en pratique, en utilise la structure indiquée par la figure (I.4).

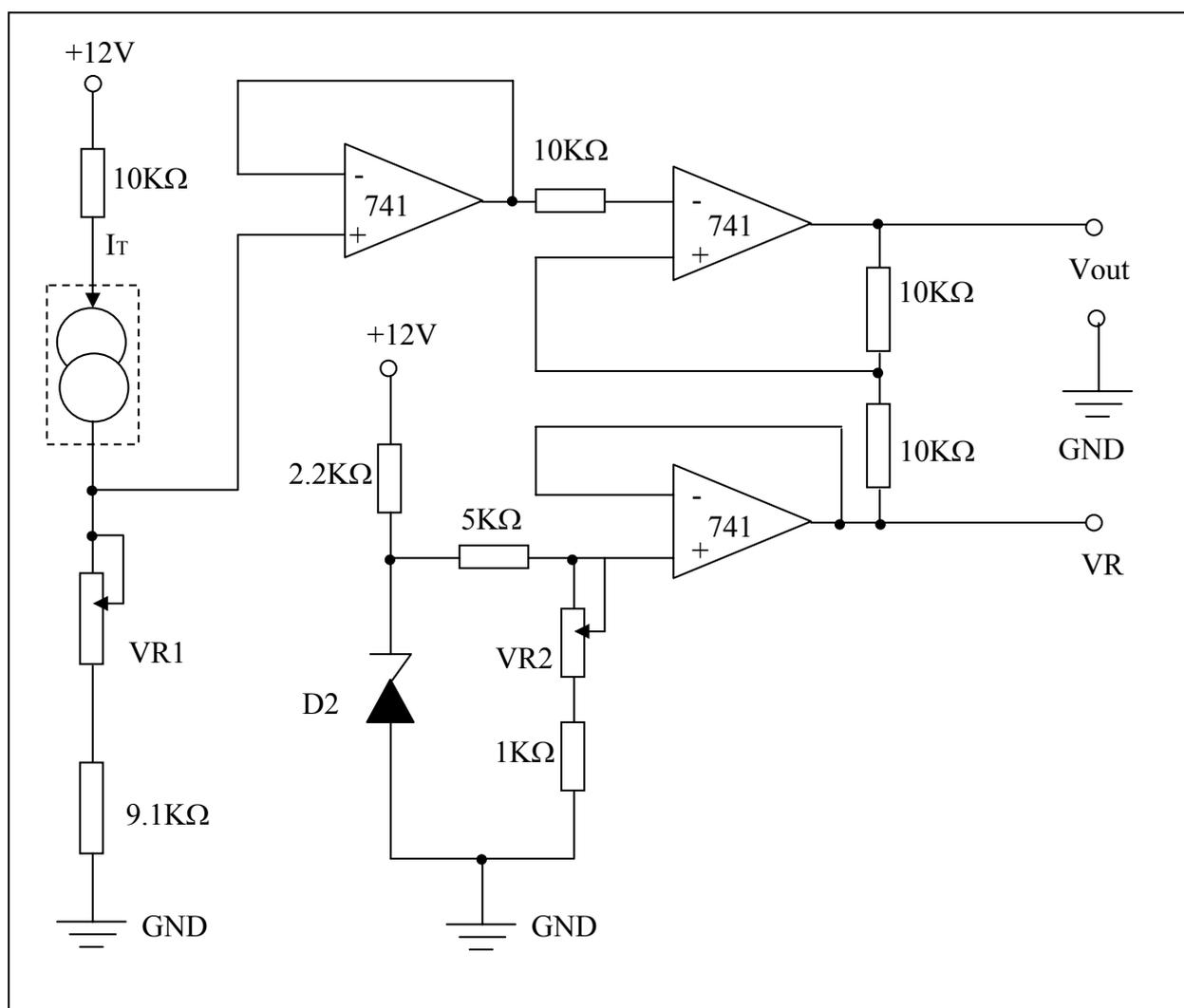


Figure.I.4- Schéma du circuit de conversion courant voltage du capteur AD590

Cette circuiterie électronique a base d'amplificateurs opérationnels permet de convertir le courant du capteur AD590 en tension avec un gain en sortie de 0.1V/°C.

I.2- Courbe de réponse du four électrique via son capteur de température :

Après description du four avec son circuit de commande et capteur de température, nous abordons la partie expérimentale qui consiste à relever la courbe de réponse décrivant la dynamique du système disponible. Le schéma synoptique de la structure ayant servi à l'acquisition de la réponse temporelle du four est présenté en figure (I.5).

Cet ensemble est constitué des éléments suivants :

- Module générateur de signal consigne température bloc (1).
- Logique de contrôle de Triac a fin de générer l'impulsion de gâchette bloc (2).
- Les blocs (4) et (5) correspondent a la résistance chauffante avec un bac métallique pouvant contenir le liquide a chauffer.
- Les blocs (6), (7) et (8) représentent respectivement le capteur avec son circuit de conditionnement ainsi que l'oscilloscope a mémoire ayant suivi à l'enregistrement de la courbe de réponse.

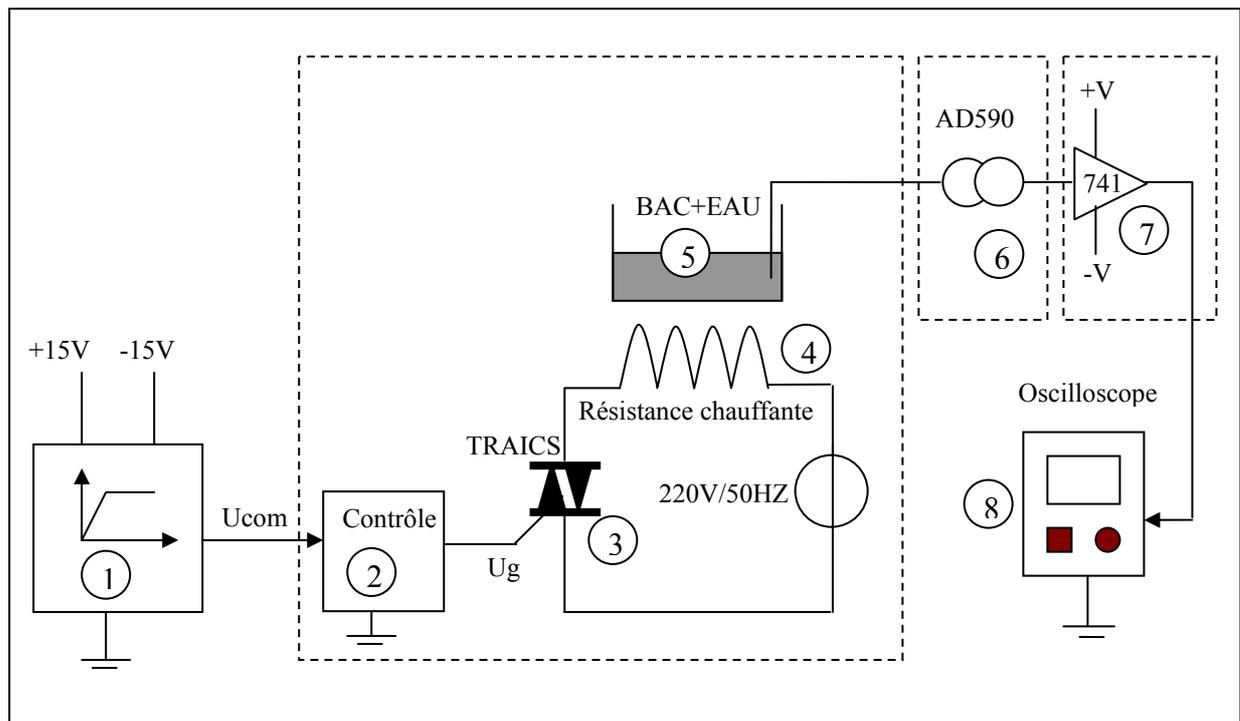


Figure.I.5- Schéma synoptique ayant servi à l'acquisition de la réponse temporelle du four

Le signal de consigne U_{com} que nous avons choisi correspond a une rampe de 5V avec un temps de montée d'environ d'une seconde. L'allure de U_{com} est représentée en figure (I.6).

Pour aborder la partie identification, nous avons exploité les données fournies par l'oscilloscope en construisant la courbe de réponse sur l'ordinateur. Cette variable température est représentée en figure (I.7).

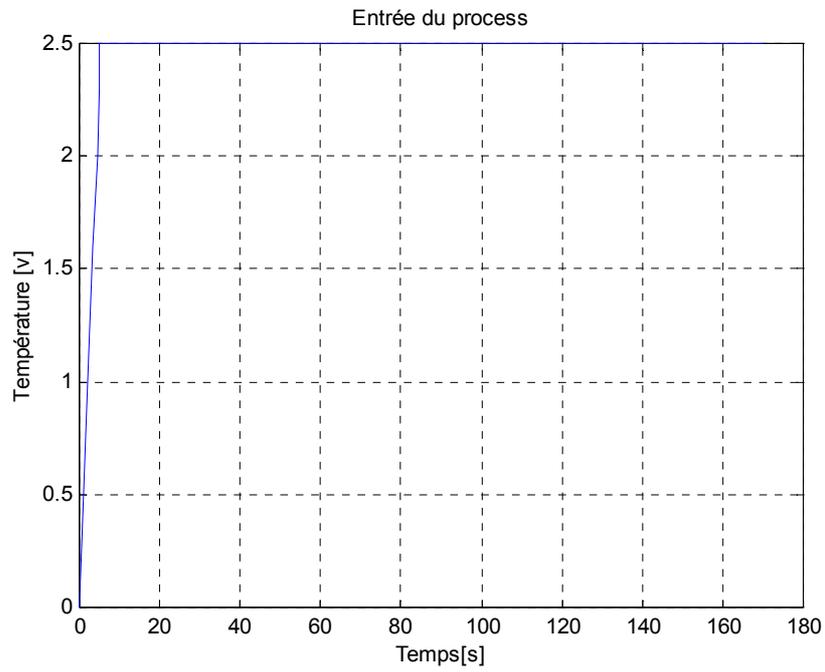


Figure.I.6- Courbe du signal de consigne

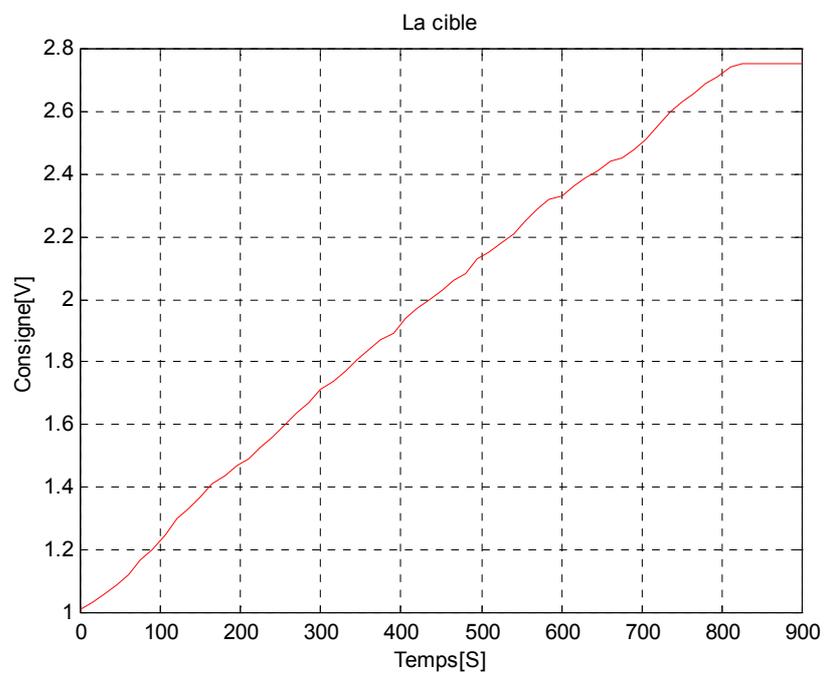


Figure.I.7- Courbe de la cible

I.3- Identification de la dynamique du four:

La connaissance du modèle dynamique du procédé est un passage obligatoire pour concevoir et régler un système approprié. Donc il est nécessaire de déterminer un modèle de son comportement dynamique à partir des mesures réalisées sur le site [5].

Compte tenu de la dynamique non linéaire du système, il est nécessaire d'utiliser les techniques modernes d'identification tels que les réseaux de neurones artificiels. Cependant, nous citons une étude d'identification [6, 7] qui a été effectuée en appliquant la méthode basée sur l'algorithme des moindres carrés simple. A l'issue de ce travail, il a été constaté que la dynamique du système (actionneur, four, capteur) est non linéaire et change en fonction de la quantité de matière se trouvant dans le bac du four. Ceci nous a conduit à choisir la méthode basée sur les réseaux de neurones artificiels.

I.3.1- Introduction aux réseaux de neurones artificiels:

Un réseau de neurones artificiel est un modèle de calcul dont la conception est très schématiquement inspiré du fonctionnement de vrais neurones (humains ou animal). Les réseaux de neurones sont généralement optimisés par des méthodes d'apprentissage de type statistique, si bien qu'ils sont placés d'une part dans la famille des applications statistiques, qu'ils enrichissent avec un ensemble de paradigmes permettant de générer de vastes espaces fonctionnels souples et partiellement structurés, et d'autre part dans la famille des méthodes de l'intelligence artificielle qu'ils enrichissent en permettant de prendre des décisions s'appuyant davantage sur la perception que sur le raisonnement logique formel.

I.3.2- Structure des neurones biologiques [9] :

Le neurone est une cellule composée d'un corps cellulaire et d'un noyau. Le corps cellulaire se ramifie pour former ce que l'on nomme les dendrites. Celles-ci sont parfois si nombreuses que l'on parle alors de chevelure dendritique ou d'arborisation dendritique. C'est par les dendrites que l'information est acheminée de l'extérieur vers le soma, corps du neurone. L'information traitée par le neurone chemine ensuite le long de l'axone (unique) pour être transmise aux autres neurones. La transmission entre deux neurones n'est pas directe. La jonction entre deux neurones est appelée la synapse (voir figure (I.8)).

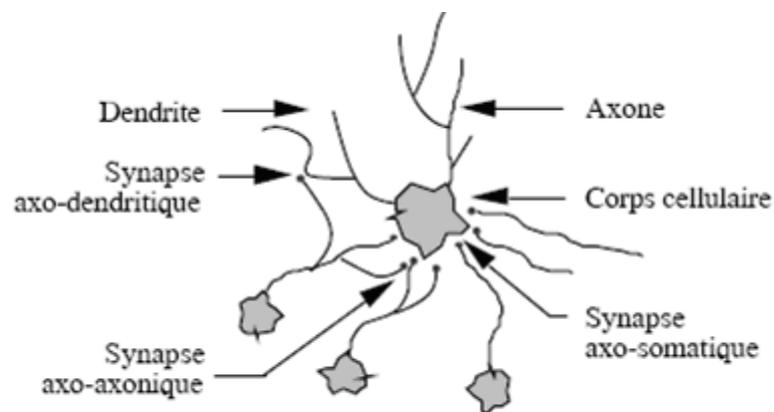


Figure.I.8- Structure d'un neurone biologique

I.3.3- Les neurones artificiels [10]:

Les réseaux de neurones biologiques réalisent facilement un certain nombre d'applications telles que la reconnaissance des formes, le traitement de signal, l'apprentissage par l'exemple, la mémorisation et la généralisation. Ces applications sont pourtant, malgré tous les efforts déployés en algorithmique et en intelligence artificielle, à la limite des possibilités actuelles. C'est à partir de l'hypothèse que le comportement intelligent émerge de la structure et du comportement des éléments de base du cerveau que les réseaux de neurones artificiels se sont développés. Les réseaux de neurones artificiels sont des modèles, à ce titre ils peuvent être décrit par leurs composants, leurs variables descriptives et les interactions des composants. La figure (I.9) montre le modèle d'un neurone artificiel.

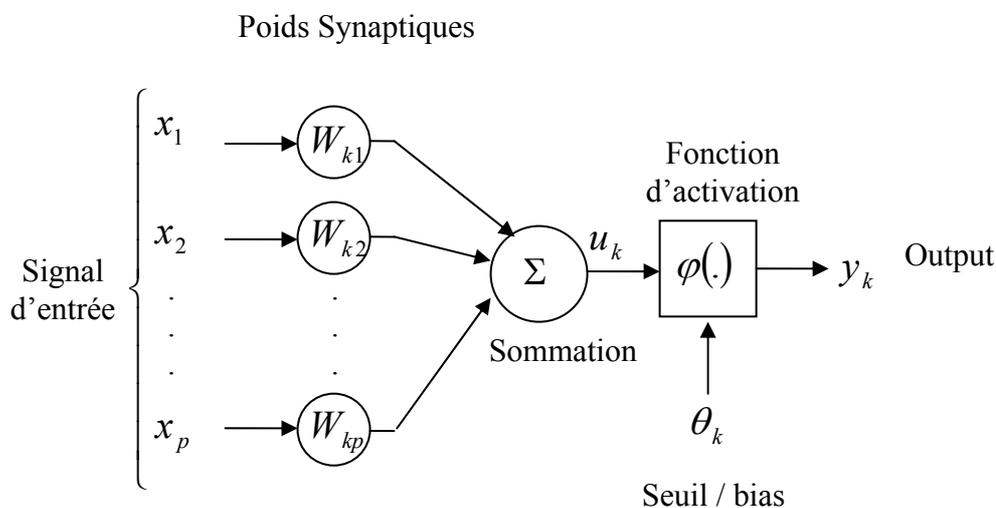


Figure.I.9- Modèle non linéaire d'un neurone artificiel

Chaque neurone artificiel est un processeur élémentaire, il reçoit un nombre de variable d'entrées en provenance de neurones Amonts. A chacune de ces entrées est associée un poids (W) abréviation de poids représentatif de la force de connexion. Chaque processeur élémentaire est doté d'une sortie unique, qui se ramifie ensuite pour alimenter un nombre variable de neurones avals. A chaque connexion est associée un poids synaptique. Cette structure élémentaire est appelée perceptron.

I.3.4- L'apprentissage :

L'apprentissage est vraisemblablement la propriété la plus intéressante des réseaux neuronaux. Donc c'est la phase de développement d'un réseau de neurones durant laquelle le comportement du réseau est modifié jusqu'à l'obtention du comportement désiré. L'apprentissage neuronal fait appel à des exemples de comportement. Dans le cas des réseaux de neurones artificiels, on ajoute souvent à la description du modèle l'algorithme d'apprentissage. Le modèle sans apprentissage présente en effet peu d'intérêt. Dans la majorité des algorithmes actuels, les variables modifiées pendant l'apprentissage sont les poids synaptiques et les bias. L'apprentissage est la modification des poids du réseau dans l'optique d'accorder la réponse du réseau aux

exemples et à l'expérience. Il est souvent impossible de décider a priori des valeurs des poids des connexions d'un réseau pour une application donnée. Certains modèles de réseaux sont improprement dénommés à apprentissage permanent. Dans ce cas il est vrai que l'apprentissage ne s'arrête jamais, cependant on peut toujours distinguer une phase d'apprentissage (en fait de remise à jour du comportement) et une phase d'utilisation. Cette technique permet de conserver au réseau un comportement adapté malgré les fluctuations dans les données d'entrées. Au niveau des algorithmes d'apprentissages, il a été défini deux grandes classes selon que l'apprentissage est dit supervisé ou non supervisé. Cette distinction repose sur la forme des exemples d'apprentissage. Dans le cas de l'apprentissage supervisé, les exemples sont des couples (Entrées, Sorties associées) alors que l'on ne dispose que des valeurs (Entrées) pour l'apprentissage non supervisé.

I.3.5- Présentation du réseau ayant servi à l'identification [11, 12] :

Actuellement il n'y a pas de méthode qui permet de définir le nombre de couches ainsi que le nombre de neurones nécessaire pour identifier un système donné. De manière générale la méthode consiste à utiliser, par défaut, une couche d'entrée et une couche de sortie avec un minimum de neurones type perceptron. Après apprentissage et adaptation des poids synaptiques (W) et des biais (b) et dans le cas où l'algorithme retenu ne converge pas, il est nécessaire d'enrichir le réseau avec une ou plusieurs couches cachées et d'adapter des algorithmes d'apprentissage plus performants comme celui du gradient à coefficient d'apprentissage variable.

Notre stratégie d'identification consiste à définir le modèle neuronal du four avec les trois éléments qui le compose, à savoir son circuit de puissance à triac, sa plaque chauffante et son capteur de température. Dans notre cas nous exploitons les grandeurs réelles (entrées/sorties) du four obtenues en figures (I.6) et (I.7) comme signaux de Références nécessaires à notre base d'apprentissage.

Plusieurs architectures peuvent être envisagées, en ce qui concerne les structures qui nous semblent les plus intéressantes, et après avoir étudié plusieurs configurations nous avons retenu la structure à perceptron multicouche et celle de la fonction de base radiale.

I.3.5.1- Structure a perceptron multicouche (PMC) [13, 14]:

Les perceptrons sont les réseaux de neurones artificiels les plus courants, ils correspondent aux réseaux de type 'feedforward' ou à propagation directe [14]. Ils sont composés de trois couches, la première correspond à la couche d'entrée, la deuxième est nommée couche cachée et la dernière est la couche de sortie. La première couche est constituée de neurones distributeurs, les autres couches sont composées de plusieurs neurones dits neurones formels, les neurones d'une couche à une autre sont reliés par les poids synaptiques comme le montre la figure (I.10).

Chaque neurone formel constitue une cellule effectuant une somme pondérée des entrées x_{ij} du neurone (j) par les poids synaptiques w_{ij} correspondant à ces entrées. Sa sortie est ensuite obtenue par l'intermédiaire de la fonction f_j dite fonction d'activation. Cette fonction est en générale croissante, monotone et bornée, les plus utilisées sont les fonctions signes, de saturations ainsi que les fonctions sigmoïdes. Sur la même figure (I.10), nous avons ajouté des termes d'entrées x_{0ij} correspondant au biais.

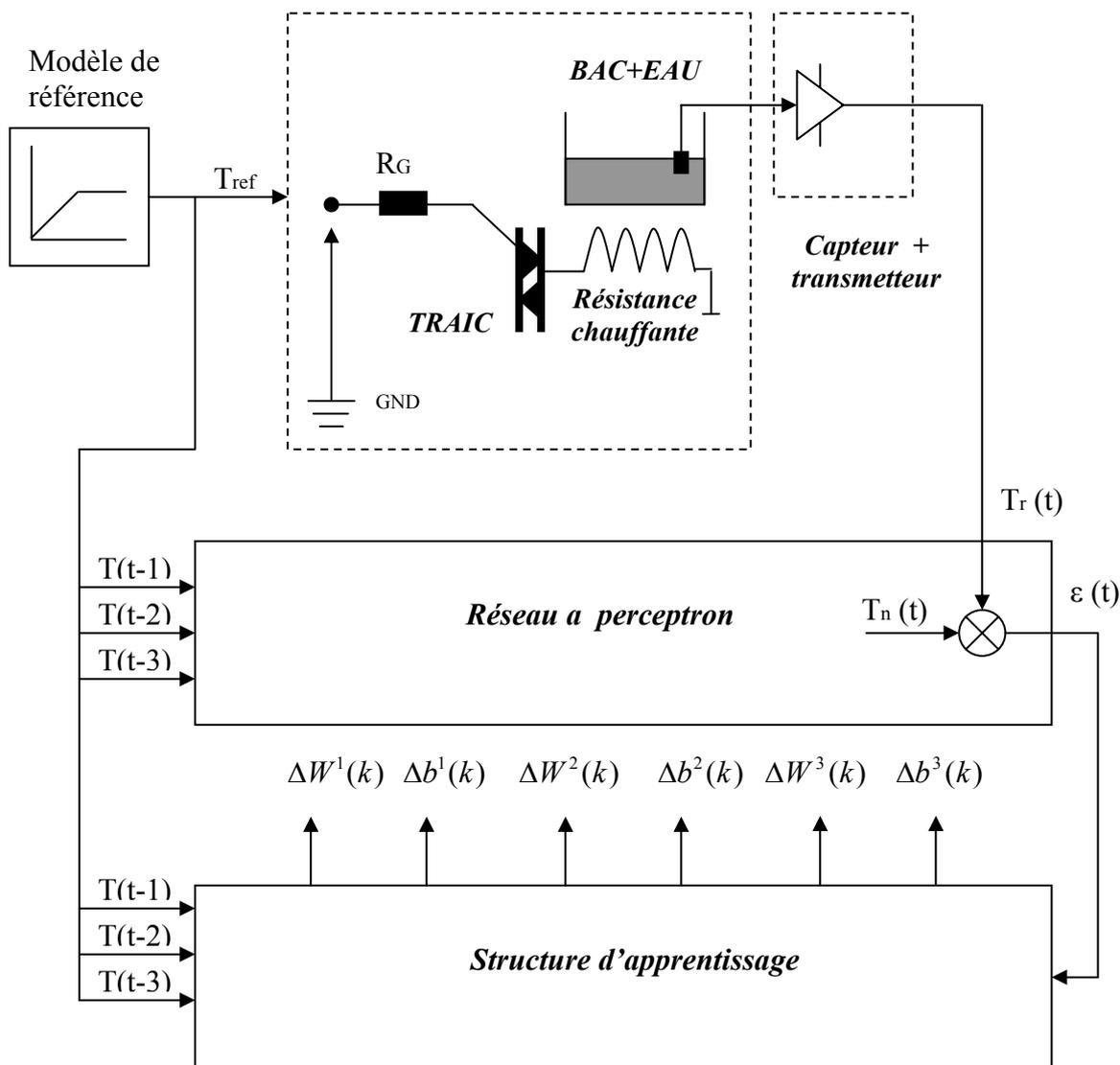


Figure.I.10- Structure a perceptron à une seule couche cachée avec apprentissage par rétro propagation

Il n'existe pas de règle pour fixer l'architecture du réseau, les neurones des couches d'entrée et de sortie sont liés respectivement au nombre d'entrées et de sorties. Ainsi, il a été prouvé récemment que les réseaux à une seule couche cachée constituent un outil d'approximation universel [15,16].

Pour notre cas, l'information se propage de la couche d'entrée vers la couche de sortie, qui fournit une réponse réelle « T_n » correspondant à la sortie désirée « T_r ». En résumé, pour enseigner une tâche à ce réseau (adaptation des poids), nous devons lui présenter un couple d'exemples (entrées / sortie) ou (U_{com}, T_r) . L'apprentissage des poids se fait par rétro-propagation de l'erreur « ε » entre la grandeur de sortie du réseau (T_n) et la grandeur désirée (T_r) (critère de minimisation). L'algorithme permettant un tel apprentissage est dit 'algorithme de rétro-propagation' de **Windrow-Hoff**, il est basé sur la méthode du gradient [10, 17,18].

Toutes ces méthodes consistent à réduire une fonction, se rapportant à l'erreur quadrature moyenne (**mean square error**).

Cet algorithme d'apprentissage permet de déterminer les variations des poids synaptiques $\Delta W^1(k)$ et les bias $\Delta b^1(k)$. Il peut être exprimé par les relations suivantes :

$$\Delta W_{j,i}^m(n) = \eta \varepsilon_j(n) \frac{\delta F_m[U_j^m(n)]}{\delta U_j^m(n)} [X_i(n)]^T \quad (\text{I.3})$$

$$\Delta B_{j,i}^m(n) = \eta \varepsilon_j(n) \frac{\delta F_m[U_j^m(n)]}{\delta U_j^m(n)} \quad (\text{I.4})$$

$X_i(n)$: représente le vecteur d'entrée du neurone (i) de la couche (m), pour notre cas, avec 3 couches, m peut prendre les valeurs de 1 à 3.

L'équation de mise à jour de ces poids synaptiques et biais s'effectue sur la base des relations suivantes :

$$W_{j,i}^m(n+1) = W_{j,i}^m(n) + \Delta W_{j,i}^m(n) \quad (\text{I.5})$$

$$B_j^m(n+1) = B_j^m(n) + \Delta B_j^m(n) \quad (\text{I.6})$$

Le calcul des grandeurs d'activation des unités d'entrées s'exprime symboliquement par [19, 20, 21] :

$$Net_j^1(n) = \sum_{i=1}^p W_{j,i}^1(n) U_{ab,i}^1(n) + B_j^1(n) \quad (\text{I.7})$$

$$Y_j^1(n) = F_1[Net_j^1(n)] \quad (\text{I.8})$$

Pour les couches cachées d'indice $m=2$ nous pouvons les exprimer de manière analogue :

$$Net_j^m(n) = \sum_{i=1}^p W_{j,i}^m(n) Y_j^{m-1}(n) + B_j^m(n) \quad (\text{I.9})$$

$$Y_j^m(n) = F_m[Net_j^m(n)] \quad (\text{I.10})$$

1.3.5.2- Résultats et comparaisons :

Après avoir fixé la structure de notre réseau, nous avons utilisé le logiciel **MATLAB** (partie réseaux de neurones) en adoptant comme algorithme d'apprentissage celui du gradient. Pendant le processus d'apprentissage nous avons utilisé le signal issu du capteur AD590 comme donnée de référence. Les résultats de simulation nous ont permis de construire la courbe de réponse $T_n(t)$ générée par le réseau représenté en figure (I.11).

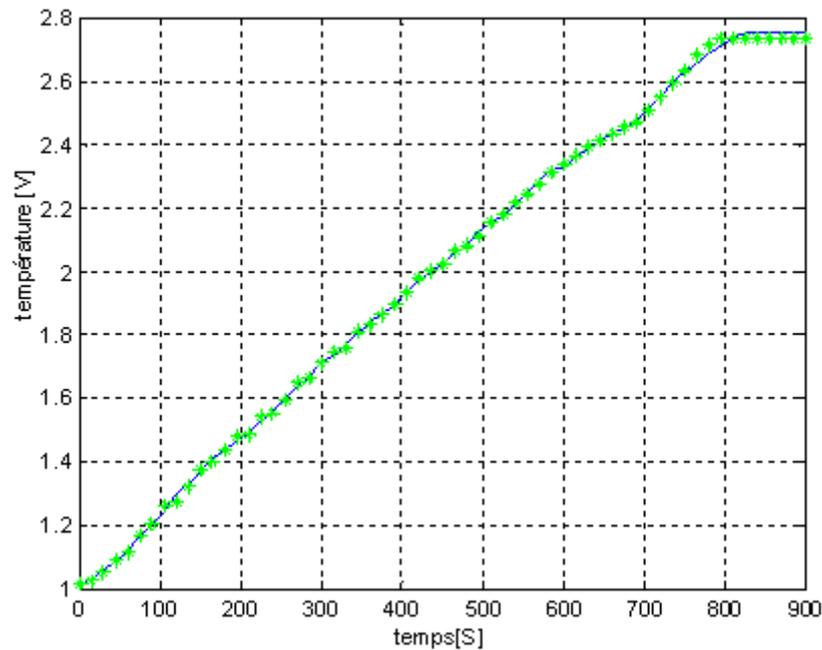


Figure.I.11- Courbes de réponse du système réel et celle du modèle neuronal

- représente la courbe générée par le réseau.
- représente la courbe de la température réelle du four.

Après analyse, nous constatons que la différence entre la température réelle du four (T_r) ainsi que son homologue (T_n) générée par le réseau est relativement négligeable.

Nous avons également représenté la variation de l'erreur d'apprentissage $\varepsilon(t)$ en fonction du nombre d'itération (n) (voir figure I.12).

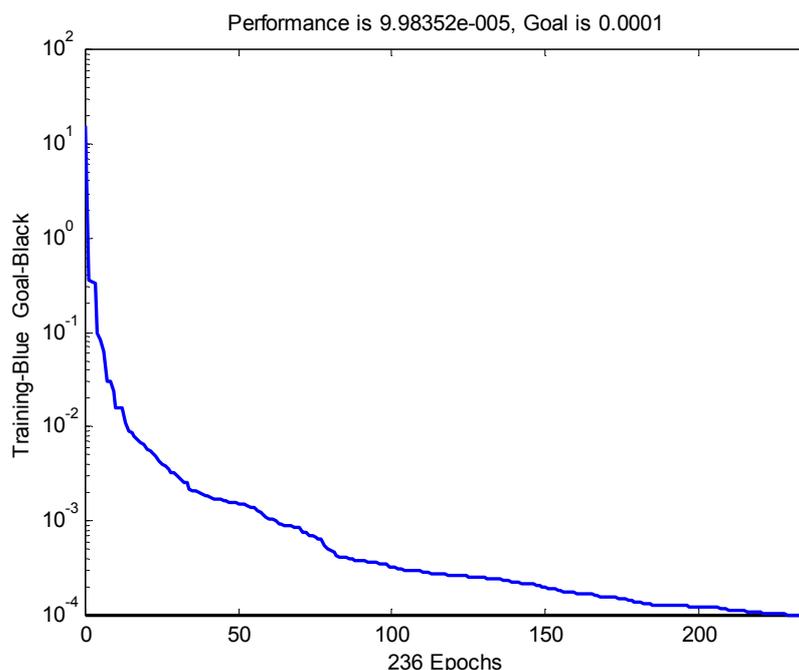


Figure.I.12- Variation de l'erreur de l'identification en fonction du nombre d'itération

Le tableau suivant montre les différentes étapes d'apprentissage :

N° d'itération / 400	Erreur quadrature / seuil	Gradient
0/400	15.809/0.0001	14.6151/1e-006
10/400	0.0158711/0.0001	0.179924/1e-006
20/400	0.00568779/0.0001	0.0875026/1e-006
30/400	0.00299064/0.0001	0.0681867/1e-006
40/400	0.0018617/0.0001	0.0344848/1e-006
50/400	0.00153567/0.0001	0.0183225/1e-006
60/400	0.00104859/0.0001	0.0212604/1e-006
80/400	0.000494468/0.0001	0.0339989/1e-006
90/400	0.00038374/0.0001	0.0143063/1e-006
100/400	0.000318386/0.0001	0.0213553/1e-006
110/400	0.000292289/0.0001	0.00763232/1e-006
130/400	0.00024901/0.0001	0.00829549/1e-006
140/400	0.00022552/0.0001	0.00860273/1e-006
150/400	0.000197788/0.0001	0.00824619/1e-006
160/400	0.000172586/0.0001	0.00593488/1e-006
170/400	0.000156988/0.0001	0.00426981/1e-006
180/400	0.000137372/0.0001	0.00428826/1e-006
200/400	0.00012302/0.0001	0.00424171/1e-006
210/400	0.000114072/0.0001	0.00346085/1e-006
220/400	0.000106301/0.0001	0.00531501/1e-006
236/400	9.98352e-005/0.0001	0.00183352/1e-006

Tableau.I.1- Tableau des différentes étapes d'apprentissage

I.3.5.3- Structure a fonction de base radiale (RBF) [22, 23,24] :

L'utilisation du réseau précédent nécessite une structure riche en perceptrons. En toute rigueur, les réseaux à RBF peuvent être aussi parcimonieux que les réseaux à perceptrons, mais à condition d'ajuster la position des centres des RBF de manière non linéaire [19], la figure (I.13) représente la structure du réseau RBF avec apprentissage par rétro propagation.

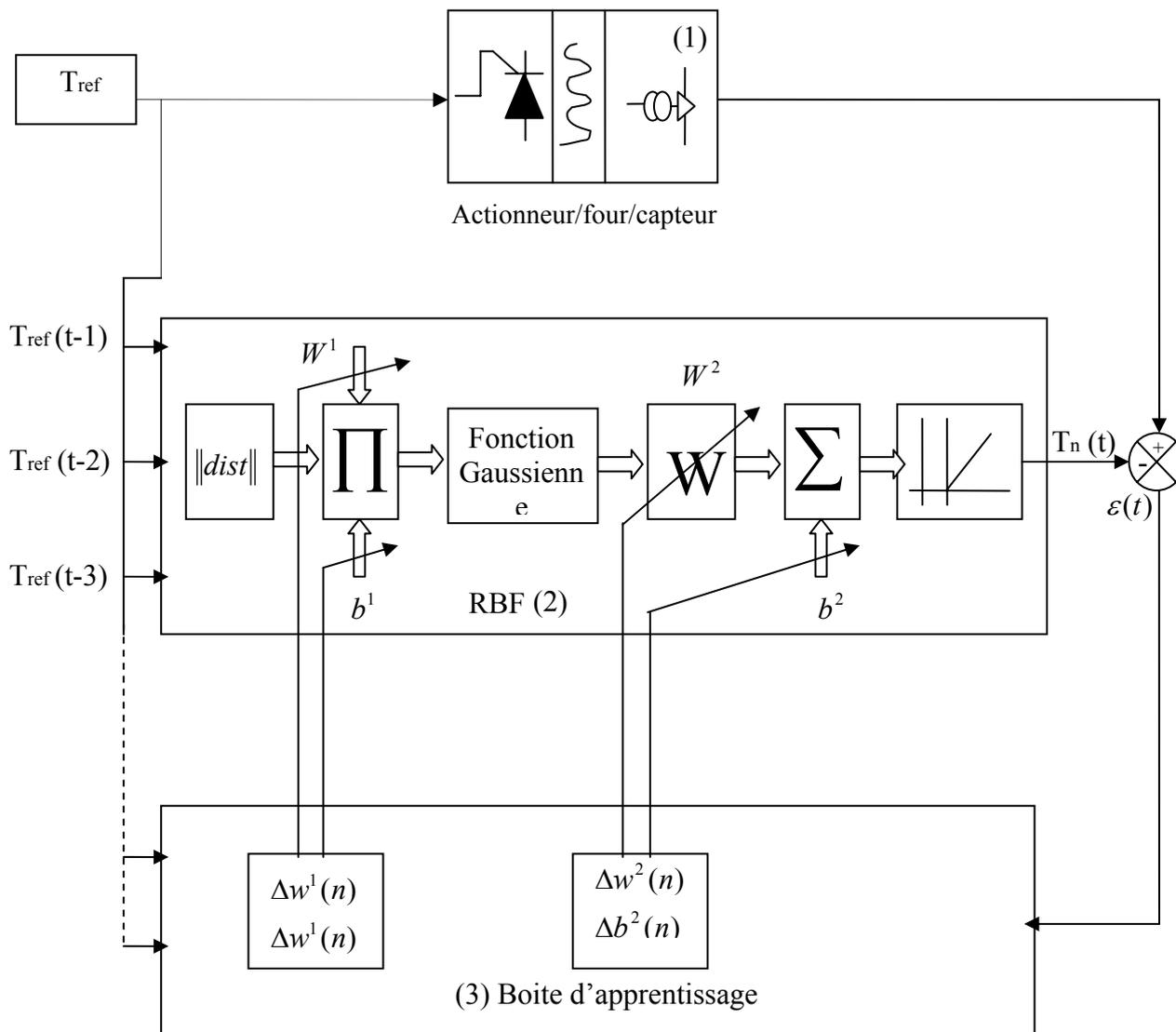


Figure.I.13- Structure du réseau RBF avec apprentissage par rétro propagation

Cette figure montre la deuxième configuration du réseau que nous avons utilisé pour l'identification de la dynamique du four. Elle est constituée des grandeurs entrées/sorties du four (bloc1), du Le réseau RBF avec ses différentes couches (bloc2) ainsi que son organe d'apprentissage illustré par le (bloc3).

La sortie de la première couche est déterminée par le produit entre la distance Euclidienne « Dist (U (k), W (k)) » et le bias $B_1(k)$. La sortie de cette dernière est obtenue en utilisant une fonction d'activation Gaussienne.

L'algorithme d'apprentissage que nous avons utilisé est celui de la descente du gradient [11, 12, 25], cet algorithme consiste à réduire une fonction, se rapportant à la moyenne des carrés des erreurs (*mean square error* $\varepsilon(k)$ / MSE).

Il permet la mise à jour de la matrice $Z(k)$ constituée des paramètres suivants :

$$Z(k) = [w(k), \sigma(k), c(k), b(k)] \quad (\text{I.11})$$

Où :

$W(k)$, $B(k)$, $C(k)$, $\sigma(k)$ correspondent respectivement aux poids synaptiques, bias, centre, et largeur de la fonction d'activation

La variation $\Delta z(k)$ ainsi que sa mise à jour $z(k+1)$ sont données par les relations ci-dessous suivantes :

$$\Delta z(k) = -\mu_z \frac{\partial \varepsilon(k)}{\partial z} \quad (\text{I.12})$$

$$z(k+1) = z(k) - \mu_z \frac{\partial \varepsilon(k)}{\partial z} \quad (\text{I.13})$$

1.3.5.4- Résultats et comparaisons :

La figure (I.14) montre les variations réelles de la température du four ainsi que celle générée par le réseau RBF.

La figure (I.15) représente l'évolution de l'erreur d'identification $\varepsilon(k)$ en fonction du nombre d'itérations "k".

Après analyse, nous constatons que la différence entre la température réelle " T_r " ainsi que son homologue " T_n " générée par le réseau RBF est relativement négligeable. Le listing des programmes de simulation sous MATLAB est présenté en Annexe 1.

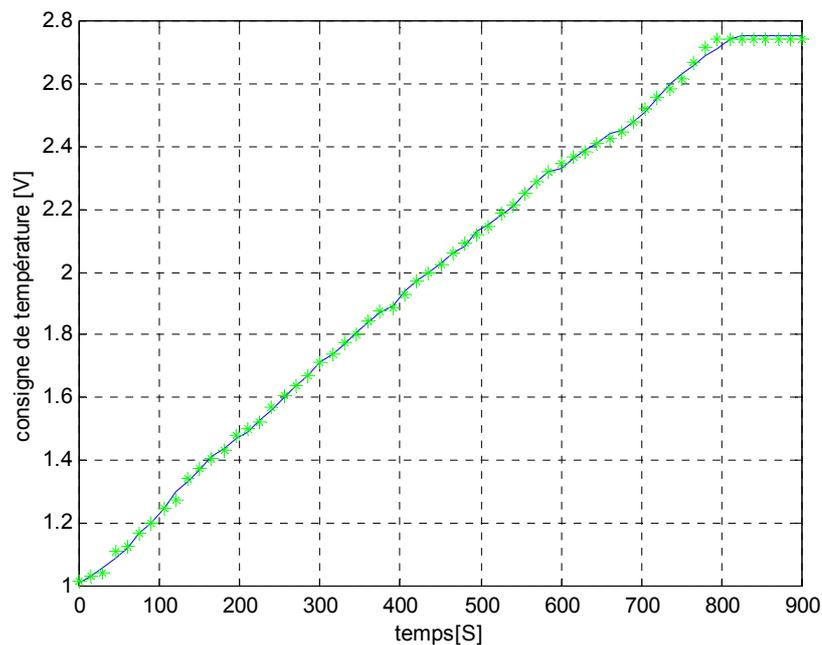


Figure.I.14- Courbes de réponse du système réel et celle du modèle neuronal

- représente la courbe générée par le réseau.
- représente la courbe de la température réelle du four.

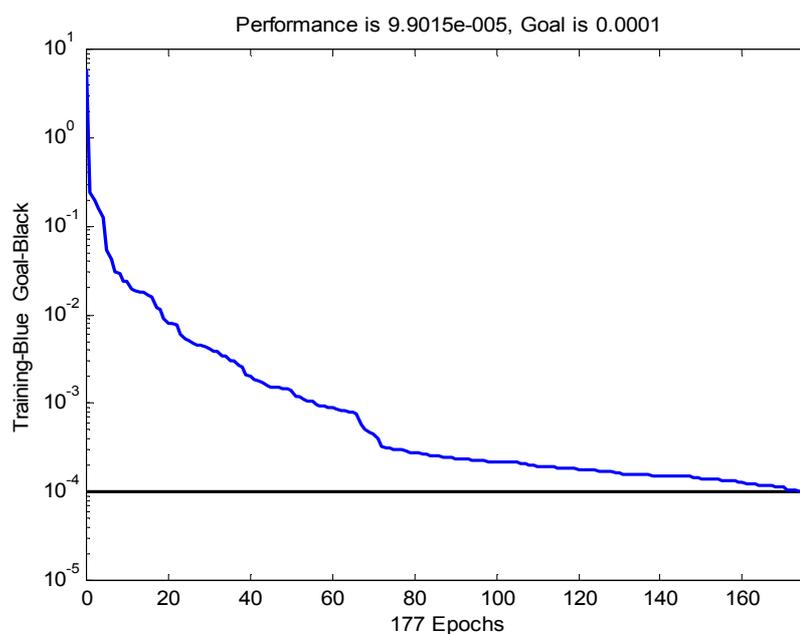


Figure.I.15- Vecteur de l'erreur d'identification

CONCLUSION :

Dans ce chapitre Nous avons identifié la dynamique du four on utilisant deux différentes architecture des réseaux de neurones tel que l'architecture a perceptron multicouches et celle utilisant une fonction a base radiale.

A l'issu de cette identification nous avons obtenu les informations suivantes :

➤ Structure a perceptron :

1. Nombre d'itérations : **236.**
2. Nombre de couches : **3.**
3. Nombre de neurones : **21.**

➤ Structure RBF :

1. Nombre d'itérations : **177.**
2. Nombre de couches : **2.**

La comparaison des deux réseaux nous a permet de conclure que la structure RBF est plus performante et utilise moins de neurones.

Chapitre II

Etude et réalisation de la carte d'interface électronique

INTRODUCTION :

Dans le chapitre précédent, nous avons élaboré le modèle neuronal du four électrique avec les trois organes qui le compose (actionneur, plaque chauffante et capteur- transmetteur). Leur alimentation est assurée par un bloc de puissance à Triacs, commandé directement par une logique de contrôle. Néanmoins, une telle commande ne donne pas les performances désirées. Dans les différentes réalisations externes pour ce type de processus, il suffit de générer une tension de commande proportionnel a la température voulu et relever la grandeur température a travers un voltage. La solution que nous avons adopté consiste a développer une carte d'interface (entrées/sorties) basée sur des circuits bien connus, que sont les unités de conversion numérique analogique DAC et analogique numérique ADC. L'ensemble de cette structure devra être piloté à travers le port série du Micro-ordinateur.

Dans ce chapitre, on s'intéresse à la structure générale de la carte électronique (entrées/sorties) qui sera l'interface analogique entre le software et le processus que nous souhaitons piloter.

La première partie de ce chapitre est consacrée à la présentation et réalisation de la circuiterie électronique permettant la transformation des signaux entrées/sorties du port série en grandeurs binaires TTL sur 8 bits. Pour obtenir les signaux nécessaires, nous prévoyons deux variantes.

La deuxième partie concerne l'élaboration de schéma de base pour exploiter les unités de conversion DAC et ADC. Ces dernières sont connectées au circuiterie d'adaptation que nous avons cité plus haut. Nous prévoyons également dans cette réalisation des variantes qui permettent d'élargir la gamme de mesure de la grandeur température ainsi que divers circuits de protection en cas de défaillance éventuelle de certains composants électroniques.

Nous prévoyons également des essais de l'ensemble de cette carte électronique avant son couplage avec le software.

II.1- Structure générale de la carte entrée-sortie analogique :

Les schémas synoptiques de la carte électronique sont représentés en figures (II.1.a), (II.1.b) et (II.1.c). Au niveau de ces figures, nous envisageons la réalisation avec deux variantes.

Cette configuration comporte essentiellement les éléments suivants :

- Adaptateur des signaux RS232 en TTL (bloc1).
- Conversion format série / parallèle (bloc2).
- Circuit de conversion numérique / analogique (bloc3).
- Conversion courant / voltage (bloc4).
- Conversion format parallèle / série (bloc5).
- Unités de conversion analogique / numérique (bloc6).
- Adaptation voltage et protection canal d'entrée (bloc7).

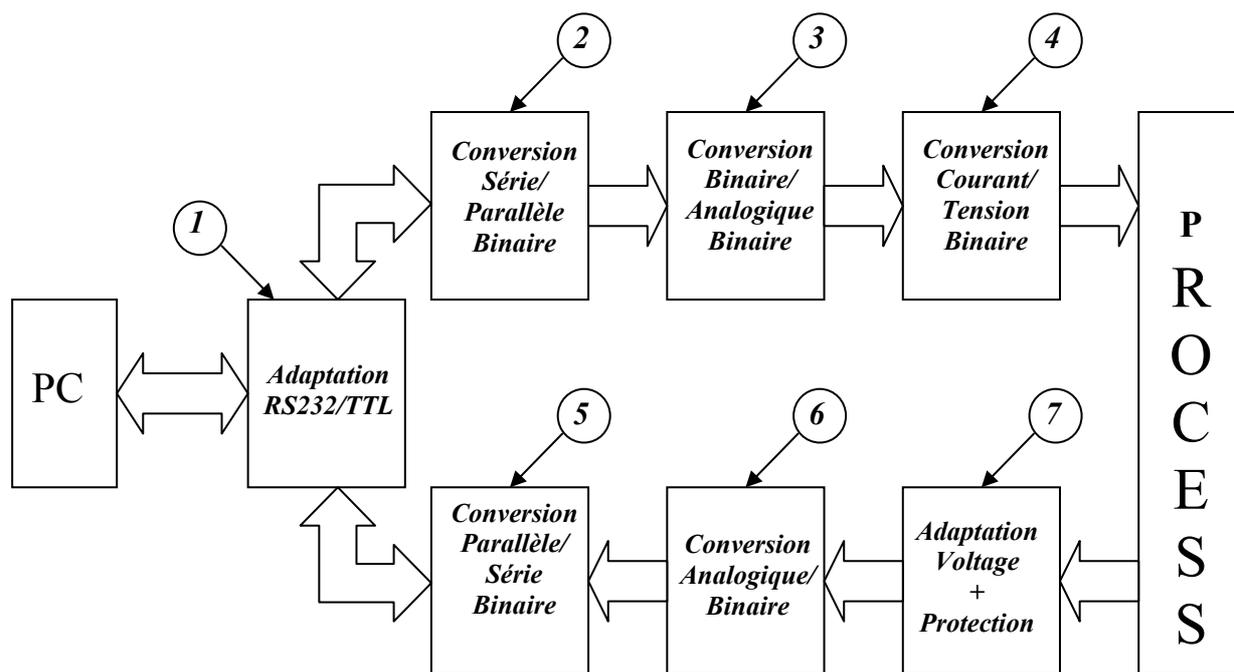


Figure.II.1.a- Schéma bloc de la carte entrée-sortie analogique

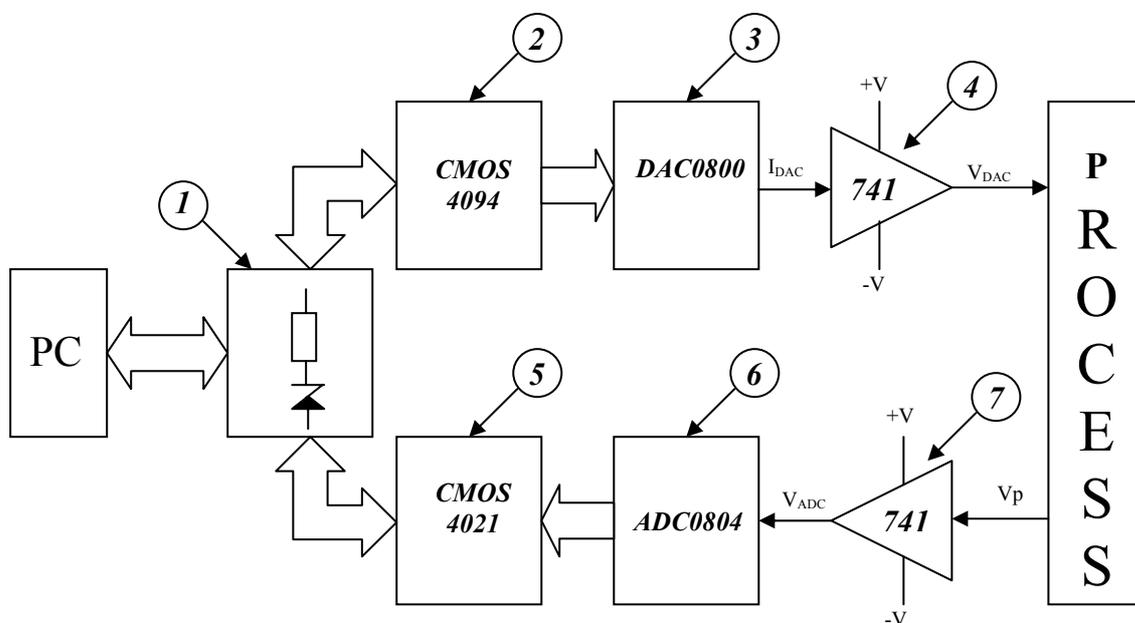


Figure.II.1.b- Schéma bloc des composants de la carte électronique (variante1)

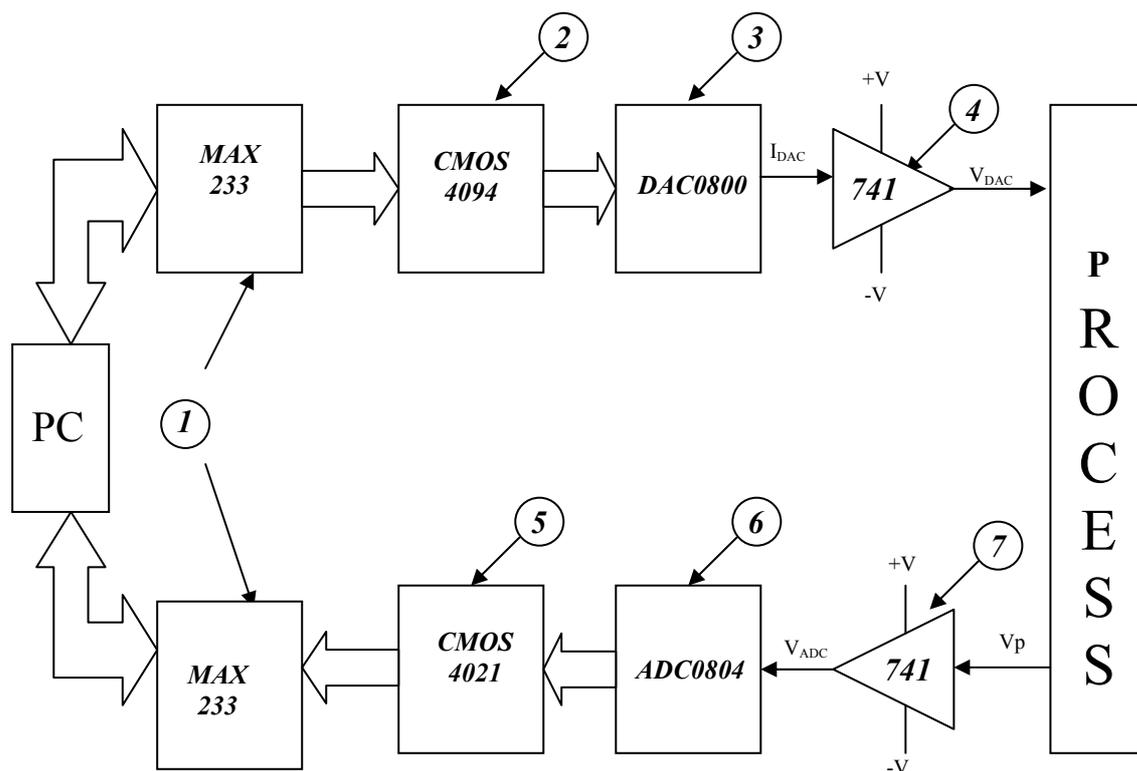


Figure.II.1.c- Schéma bloc des composants de la carte électronique (variante2)

Les signaux de base que nous utilisons sont au nombre de cinq à savoir (TXD, DTR, DCD, RTS, GND), la fonction de chaque signal pour ce type d'application sera abordée ultérieurement.

II.2- Etude et réalisation de la carte électronique de sortie analogique :

La variation de la température du four est proportionnelle à la variation de la tension continue U_{com} appliquée aux bornes du bloc de commande. Cette tension varie entre 0 et 10Volts, ce qui correspond à une variation de la température du four de la température ambiante à une valeur limite de 100°C.

Afin de générer ce signal de commande, de nature analogique et variable, à partir d'un signal numérique issue du port série, il est nécessaire d'utiliser une circuiterie électronique à base de convertisseur numérique analogique (DAC) de hautes performances, associé à un registre à décalage piloté par un logiciel de contrôle implémenté sous Windows. L'évolution de l'électronique et de l'informatique nous permet la réalisation de ce type de circuit.

II.2.1- Configuration et schéma du circuit de sortie binaire :

Les sorties du PC (signaux RTS, TXD, DTR) pour piloter le canal de sortie sont de niveaux +12Volts et -12Volts pour présenter des niveaux binaires [31].

Cependant, les circuits de conversion série- parallèle utilise des niveaux de tension TTL soit 0 et 5Volts (signaux tolères par le DAC). Cette première variante est confiée a une résistance de 10KΩ couplée avec une diode ZENER disposant d'une tension de seuil de 5.1Volts, dans ce cas, les niveaux de tension obtenues sont de -0.6Volts pour un niveaux logique 'bas' et 5.1Volts pour un niveaux logique 'haut'.

Le schéma utilisé est représenté par la figure (II.2) :

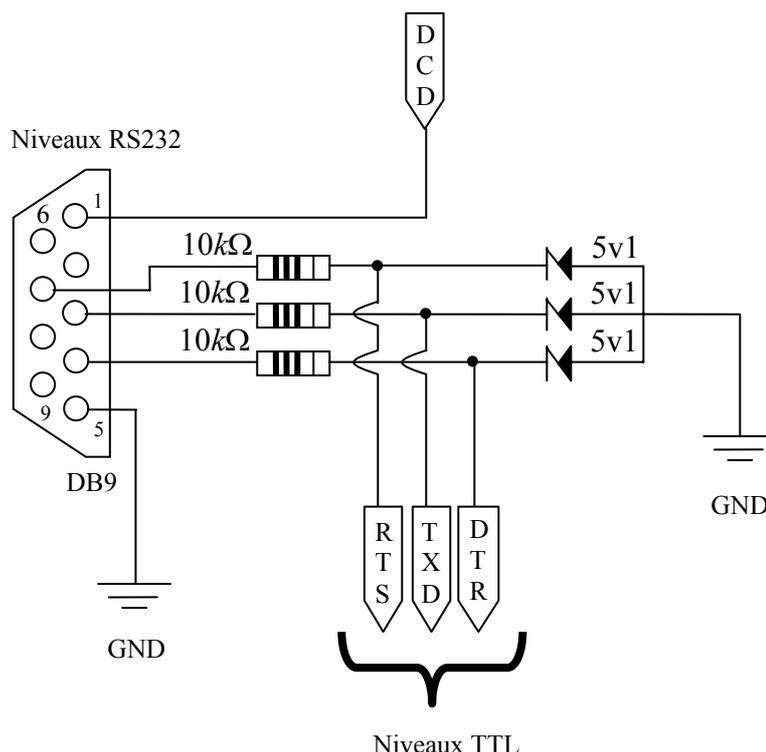


Figure.II.2- Schéma de branchement des diodes Zener

II.2.2- Circuit adaptateur MAX233 :

La solution adoptée pour cette deuxième variante, a savoir la conversion au standard TTL des signaux RS232 (inacceptable pour les registres a décalage), consiste a utiliser un circuit intégrer sous la dénomination MAX233 (circuit fabriquer par la société MAXIM) dont la fiabilité n'est plus a démontrer. Il permet d'obtenir une conversion dans les deux sens RS232/TTL et TTL/RS232.

Sa structure interne est représentée à la figure (II.3).

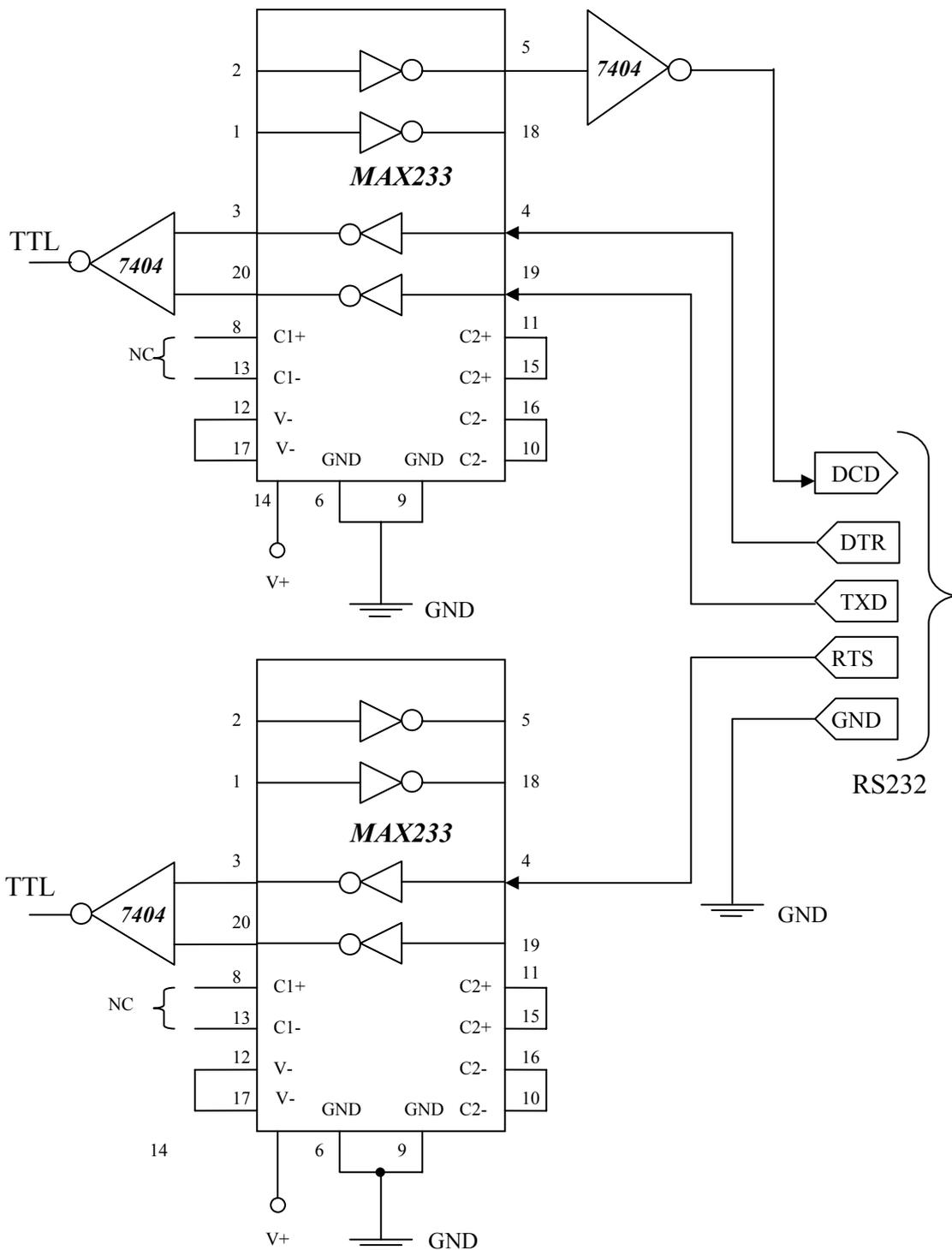


Figure.II.3- Identification et branchement du circuit MAX233

II.2.3- Circuit de conversion série/parallèle :

Pour ce type de processus, le signal de commande délivré par le micro-ordinateur est de nature série sur 8 bits, tandis que le convertisseur numérique analogique DAC08EN ne fonctionne qu'avec des signaux parallèles. Donc, L'utilisation du port série pour la commande nécessite en premier lieu l'utilisation des convertisseurs série / parallèle tel que le HCF4094BE.

Le (HCF4094BE) est un registre à décalage a huit étapes sériées (voir figure II.4), ayant des unités de stockage liées à chaque étape afin d'enregistrer les données issues du port série, qui se déplacent par la suite vers le bloc de sortie parallèle.

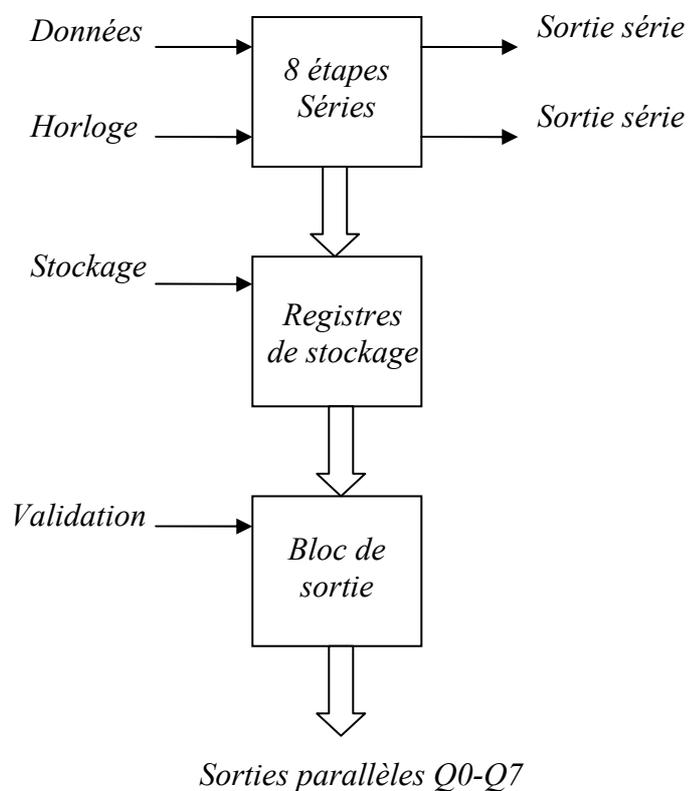


Figure.II.4- Schéma bloc de fonctionnement du CMOS4094

Les données issues via la broche TXD du port série sont décalées lorsque le signal d'horloge (pin 3) est de niveau haut, ceci engendre le déplacement des bits vers les éléments de stockage du registre. La validation des entrées et sorties est obtenue à l'aide des broches 1 (RTS) et 15 (ENABLE) du registre CMOS4094.

Le HCF4094BE est un circuit intégré monolithique fabriqué suivant la technologie CMOS. Leur schéma de branchement partiel est montré par la figure (II.5) :

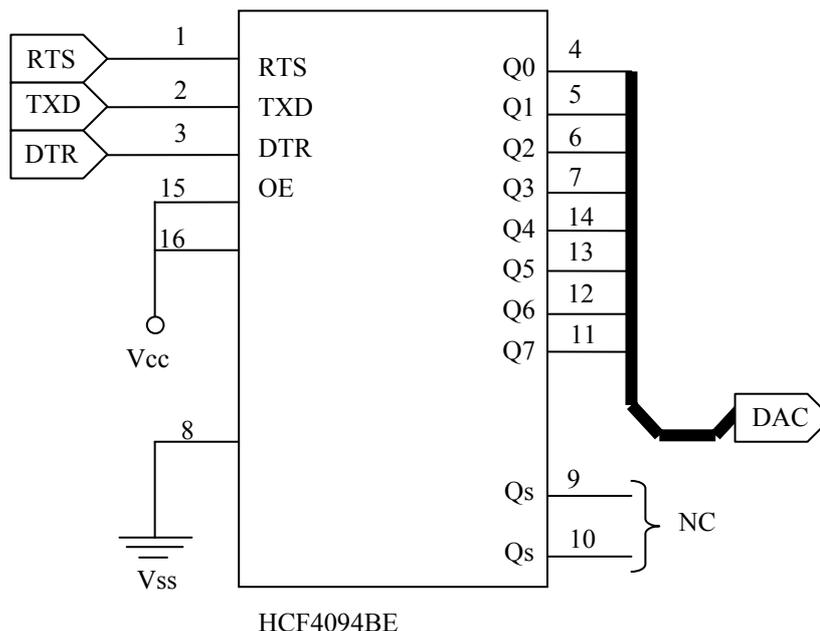


Figure.II.5- Schéma de branchement du HCF4094BE

Les fonctions des principales broches sont définies de la manière suivante :

- Les sorties parallèles Q_0 à Q_7 sont reliées directement avec le convertisseur numérique analogique DAC ou la broche 11 correspond au LSB, tandis que la broche 4 représente le MSB.
- Le signal d'horloge (pin3) est contrôlé par la sortie DTR du port série.
- le pin2 est connecté avec la sortie TXD (sortie des données séries) du port série
- Le signal qui permet le transfert (pin1) est connecté avec la sortie RTS du port série afin de valider la sortie (STROBE).
- Le signal chip select (pin15) est relié avec le signal Vcc afin d'activer le circuit de manière continue.

NB : les caractéristiques de ce registre à décalage de huit bits ainsi que sont tableau de fonctionnement sont résumés en Annexe2.

II.2.4- Schéma de branchement du convertisseur numérique analogique [33] :

Après étude et élaboration du circuit de sortie binaire, nous étudions maintenant le circuit de conversion DAC (bloc3 de la figureII.1.a). Celui ci nous permettra de générer une tension au moyen de données binaires.

Les applications de ce dernier sont multiples. Ce DAC que nous avons utilisé est référencier sous la dénomination DAC08EN par la société **NATIONAL SEMICONDUCTOR**.

Ce boîtier dispose d'une maille dans laquelle l'utilisateur fait circuler un courant de référence, que l'on notera I_{ref} (figure II.6).

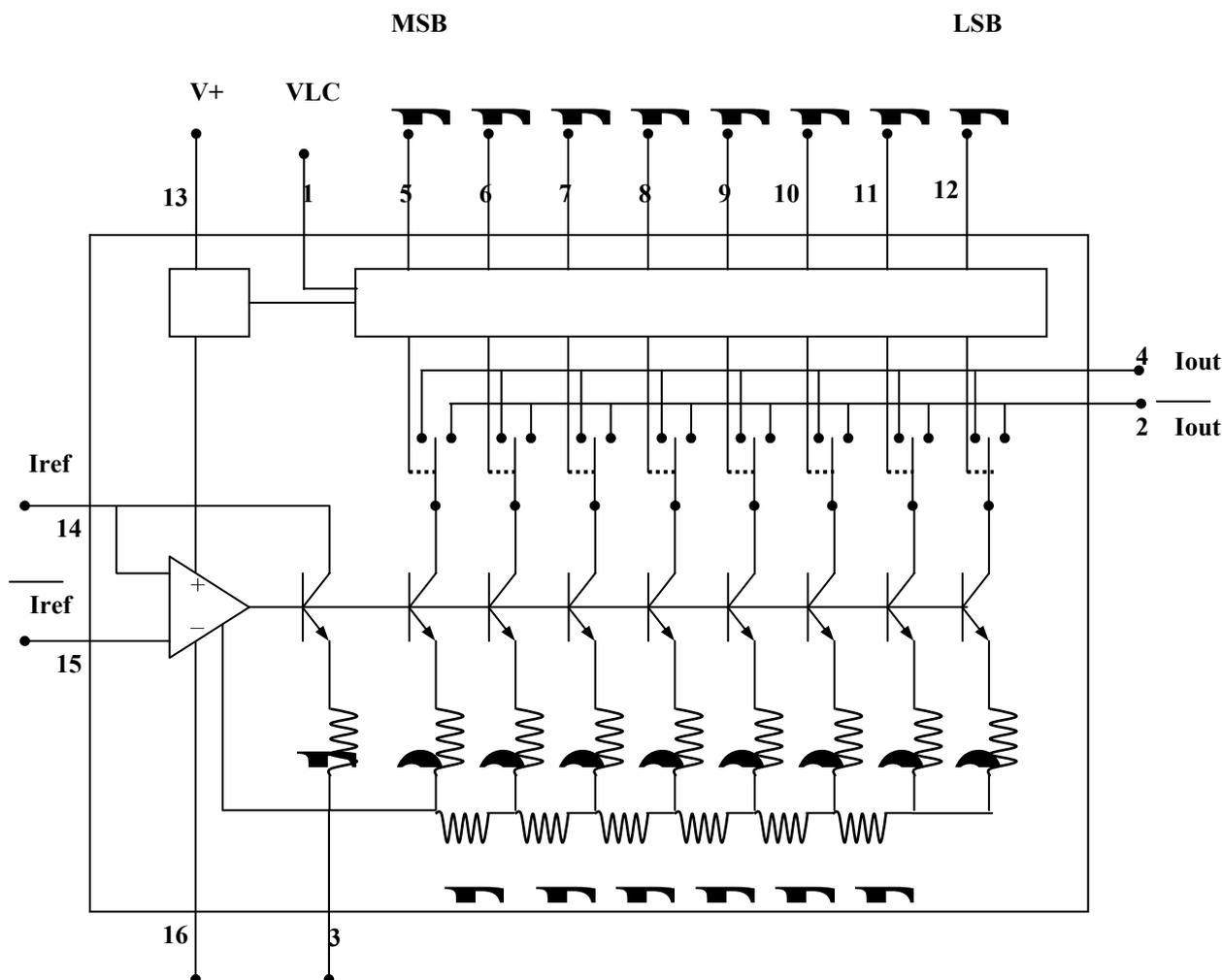


Figure.II.6- Structure interne du DAC08EN

Les signaux logiques (B0 à B7) font commuter les interrupteurs soit sur I_{out} soit sur $\overline{I_{out}}$ ($\overline{I_{out}}$ est le complément de I_{out}) ce qui nous fournit a la sortie deux courants ($I_{out}, \overline{I_{out}}$).

De manière générale, ce circuit de conversion permet de générer un courant I_{out} en fonction des données binaires (B0 à B7) a son entrée. Le courant maximum est de 2mA pour une entrée pleine échelle sur 8 bits.

Le brochage ainsi que l'ensemble des composants nécessaires à son fonctionnement sont présentes en figure (II.7).

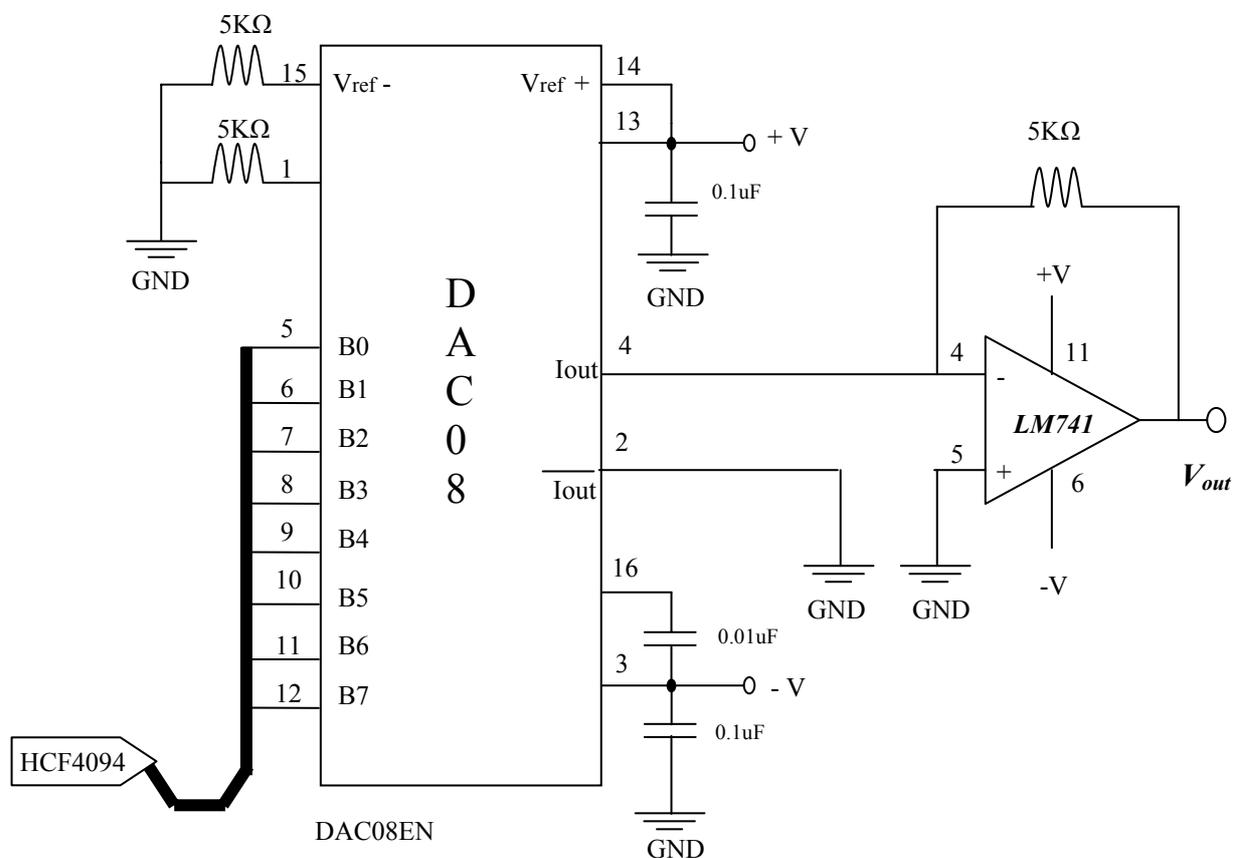


Figure.II.7- Schéma de branchement réel du DAC08EN avec l'ensemble des composants nécessaire

Ce circuit converti une donnée numérique de 8 bits a une grandeur analogique en 150ns, il nécessite des tensions de référence de +10Volts et -10Volts ainsi qu'un amplificateur opérationnel LM741 afin de transformer le courant I_{out} en voltage exploitable par le process.

Les valeurs des composants passifs (résistances, capacités) sont fixées pour un courant de référence de 2mA selon la recommandation du fabricant [42]. Pour déterminer le pas (voltage par bit ou résolution), nous avons effectuées des testes sur banc d'essai (digit-disigner).

Les résultats de mesures sont résumés au niveau du tableau (II.1) :

Tableau II.1 :

N	B7	B6	B5	B4	B3	B2	B1	B0	V_{out}
0	0	0	0	0	0	0	0	0	0
1	0	1	0.03						
2	0	0	0	0	0	0	1	0	0.07
4	0	0	0	0	0	1	0	0	0.14
8	0	0	0	0	1	0	0	0	0.29
16	0	0	0	1	0	0	0	0	0.59
32	0	0	1	0	0	0	0	0	1.19
64	0	1	0	0	0	0	0	0	2.4
128	1	0	4.8						
129	1	0	0	0	0	0	0	1	4.84
130	1	1	0	0	0	0	1	0	1.88
132	1	0	0	0	0	1	0	0	4.96
255	1	8.6							

Tableau. II.1- Résultats de testes pratiques du DAC08EN

Après analyse de ces résultats nous constatons qu'ils correspondent à ceux donnés par le fabricant pour une alimentation de l'amplificateur LM741 avec $\pm 10V$.

Les caractéristiques de l'unité de conversion DAC08EN ainsi que son tableau de fonctionnement sont résumés en Annexe2.

II.2.5- Schéma général du canal de sortie analogique :

Les figures (II.8.a) et (II.8.b) donnent la configuration générale de la carte de sortie analogique avec respectivement la variante utilisant le circuit MAX233 ou l'équivalent en diodes Zener - résistances.

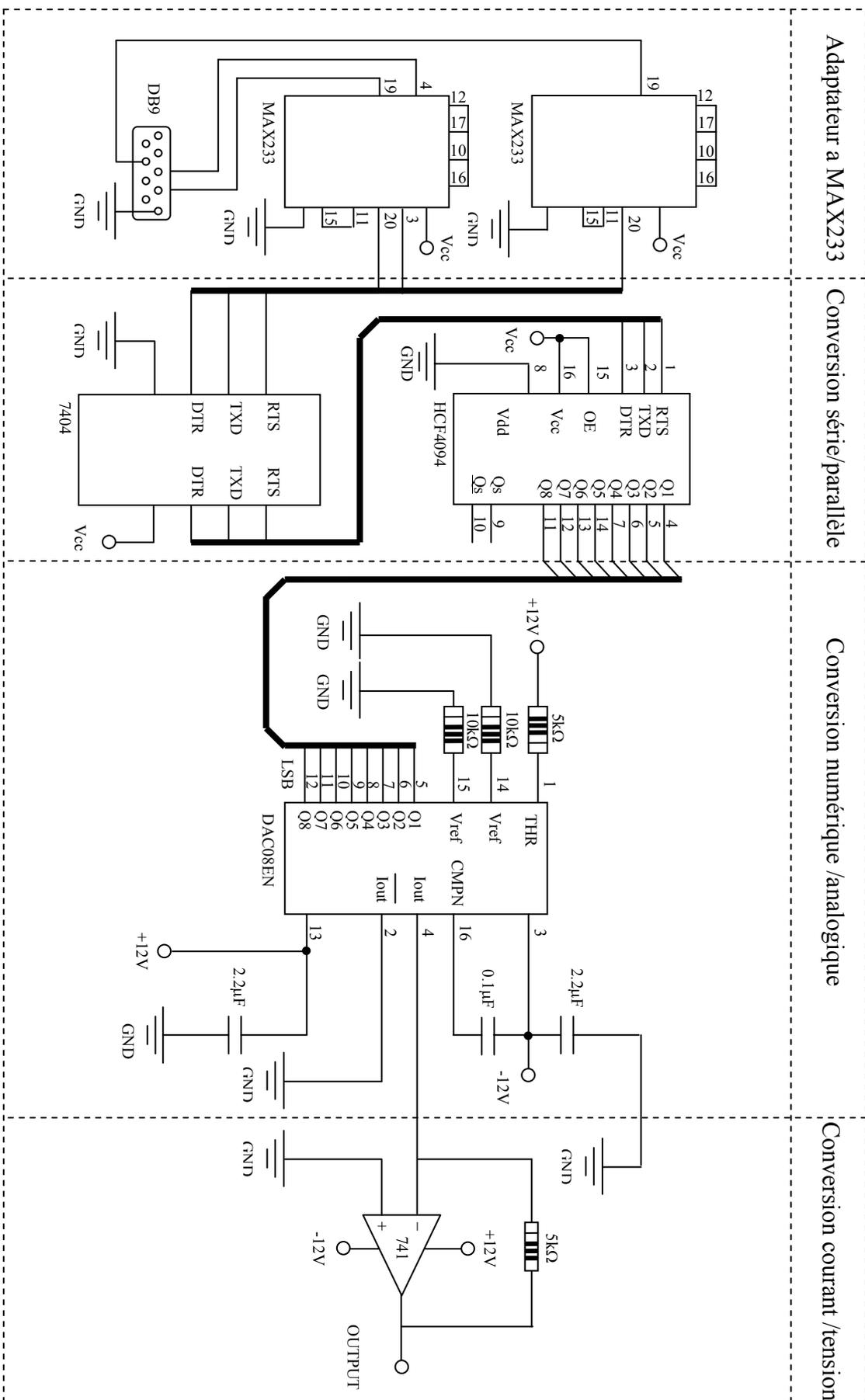


Figure II.8.a- Schéma fonctionnel de la carte de sortie (avec Max233)

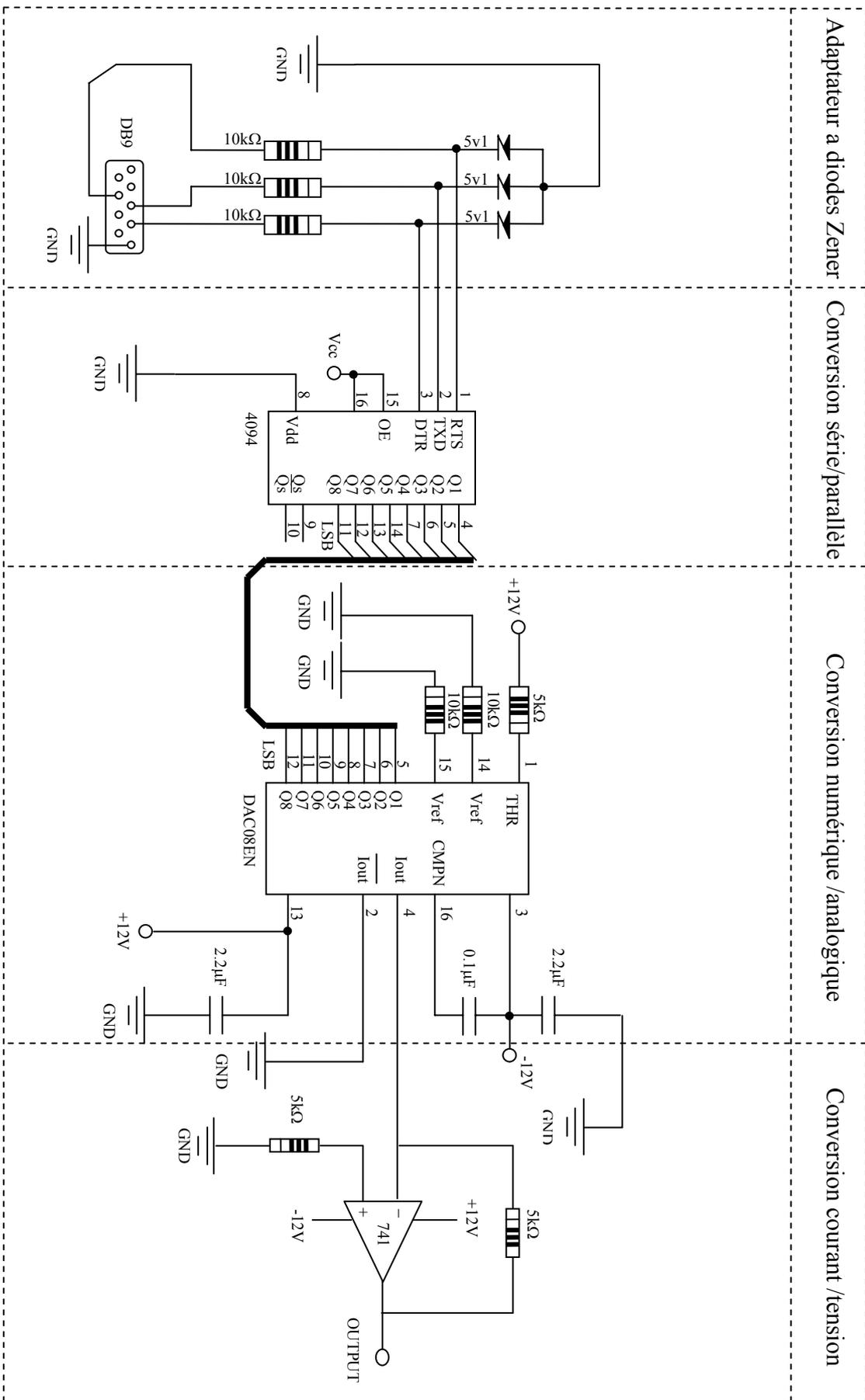


Figure.II.8.b- Schéma fonctionnel de la carte de sortie (avec diodes ZENER)

II.3- Etude et réalisation de La carte d'acquisition analogique :

II.3.1- Configuration et schémas :

Afin de nous pouvoir lire la valeur réelle de température du four (grandeur analogique) sur l'interface graphique réalisée sous Microsoft VB6.0, il est nécessaire d'utiliser une circuiterie électronique a base de convertisseur analogique numérique (ADC) associé a un circuit d'adaptation et de circuit de conversion parallèle série tel que le HCF4021BE.

Les signaux RTS et DTR sont de niveau RS232, tandis que le signal DCD délivré par le convertisseur parallèle série est de niveau TTL, ce qui ne correspond pas au niveau RS232 du port série. Et comme il a été démontré dans le paragraphe (II.2.1) de ce chapitre, la solution adoptée consiste à utiliser des circuits intégrés nommés MAX233.

Le schéma de principe pour cette entrée est présenté en figure (II.9).

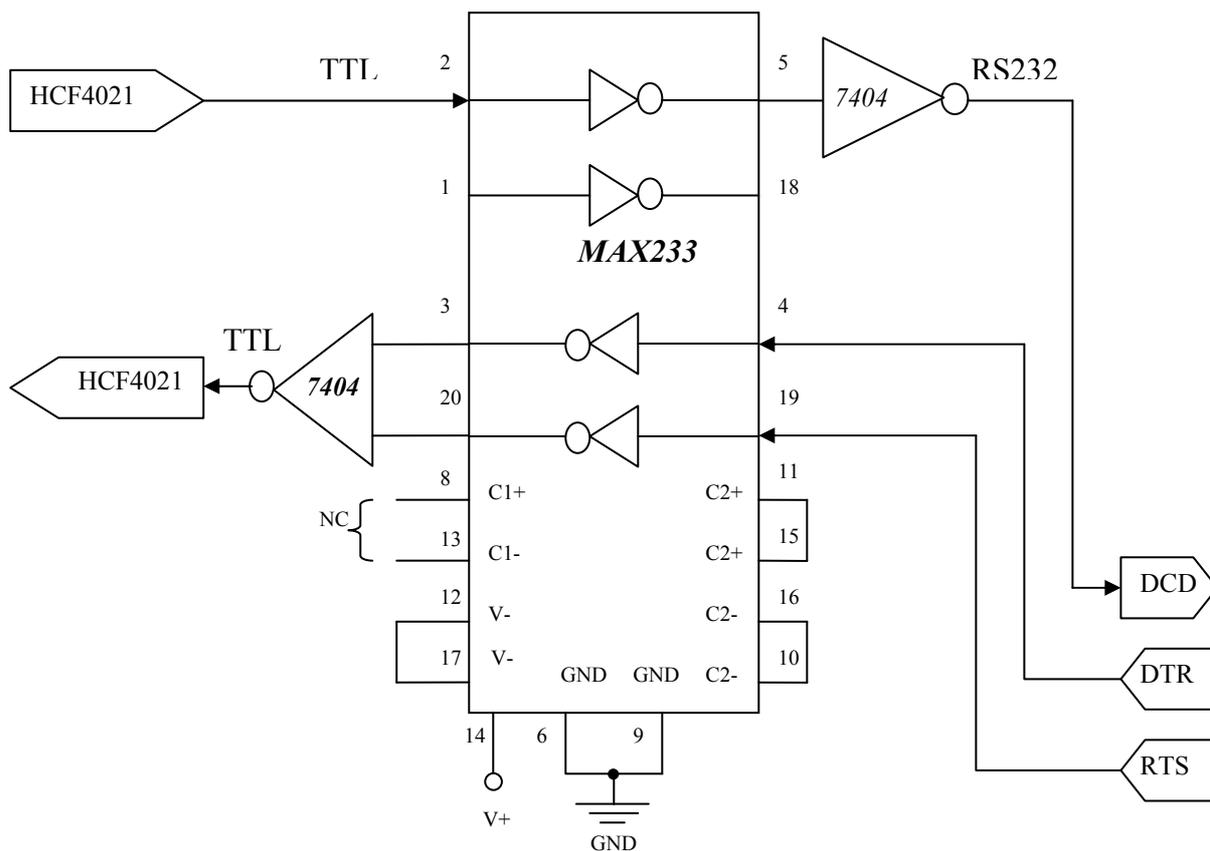


Figure.II.9- Schéma de branchement du MAX233-CMOS4021

II.3.2- Circuit de conversion parallèle série :

Le HCF4021BE est un circuit intégré de type CMOS. Ce dispositif est un registre à décalage de 8 entrées parallèles et une sortie série, dont la cadence de conversion est contrôlée par le signal d'horloge DTR (pin10). La sortie des données est disponible au niveau du pin 3.

Le verrouillage de cette sortie est obtenu après 8 fronts montants du signal d'horloge à l'aide d'un signal STROBE (RTS). L'entrée série est synchronisée par le signal DTR, tandis que l'entrée parallèle est asynchrone. Dans ce dispositif, l'entrée est commandée par le signal Entrée pin9. Les données sont décalées de manière sérielle pendant la transition positive du signal.

Le schéma de connexion du registre à décalage CMOS4021 au DAC est illustré par la figure (II.10) :

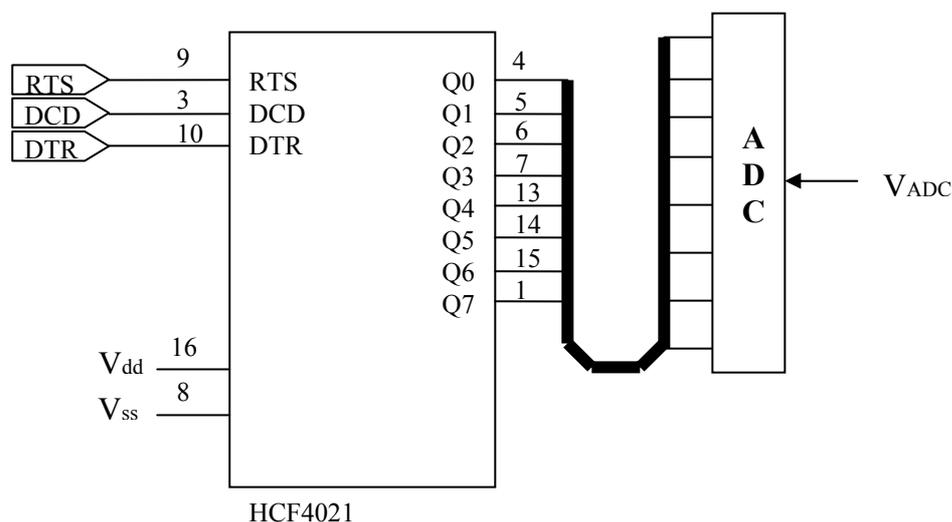


Figure.II.10- Schéma de branchement du CMOS4021-DAC

La configuration des pins est comme suite :

- Les entrées parallèles du circuit CMOS4021 sont connectées aux sorties parallèles de l'unité de conversion « ADC ».
La concordance des bits doit être respectée sachant que le bit le moins significatif (LSB) correspond au pin4, tandis que le bit le plus significatif (MSB) correspond au pin1 [42].
- Le signal d'horloge (pin10) est engendré par la sortie DTR du port série.
- le pin3 est connecté avec la sortie DCD (entrée des données séries) du port série.
- Le signal STROBE qui permet le stockage (pin9) est connecté avec la sortie RTS du port série.

II.3.3- principe de la conversion analogique numérique :

La conversion analogique numérique de la tension d'entrée est réalisée par le circuit intégré ADC0804LCN. Ce type de convertisseur est l'un de ceux qu'on retrouve le plus fréquemment. Il possède des circuits plus complexes qu'un convertisseur à rampe numérique, mais son temps de conversion est beaucoup plus court. En outre, leur durée de conversion est fixe et ne dépend pas de la valeur de l'entrée analogique.

Le montage de base de ce convertisseur est semblable à celui de la figure (II.11). Toutefois, ce convertisseur n'utilise pas de compteur pour alimenter l'entrée du convertisseur N/A mais plutôt un registre. La logique de contrôle modifie le contenu du registre bit par bit jusqu'à ce que la donnée qui s'y trouve soit l'équivalent numérique du signal analogique VA (compte tenu de la résolution du convertisseur).

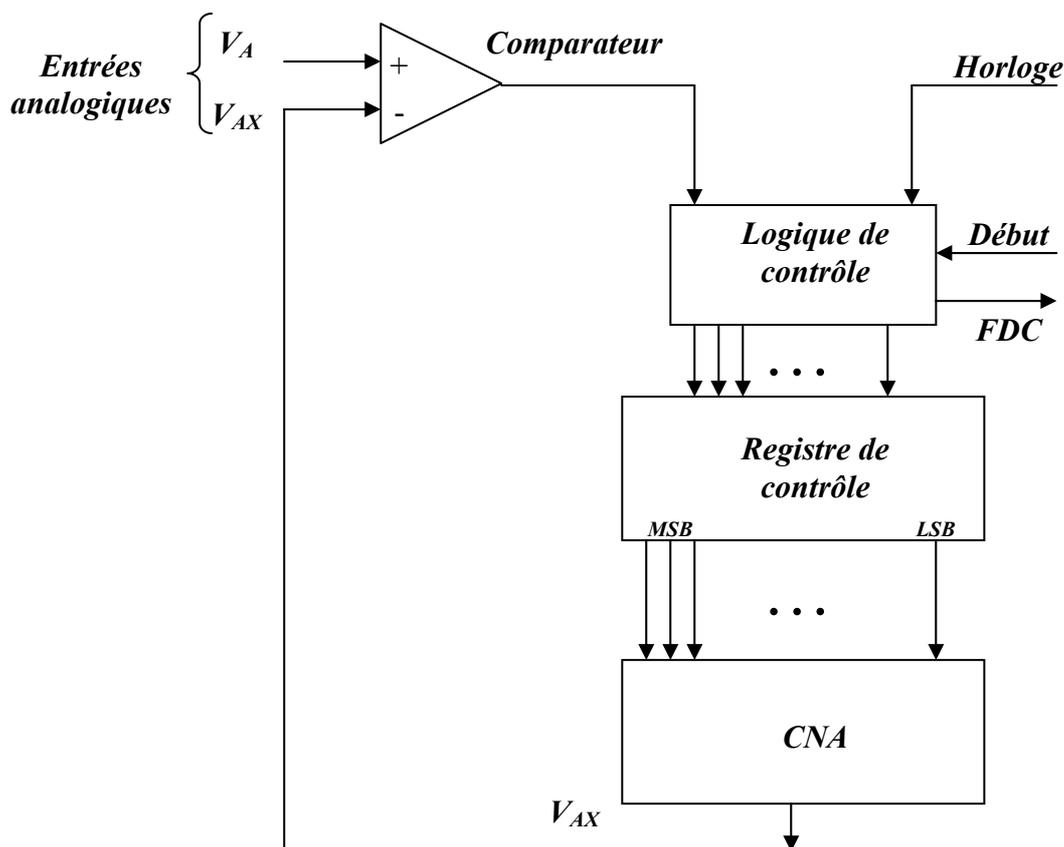


Figure.II.11- Schéma bloc fonctionnel simplifié du ADC0804

Le déroulement de ce processus est décrit au moyen d'un organigramme de la figure (II.12).

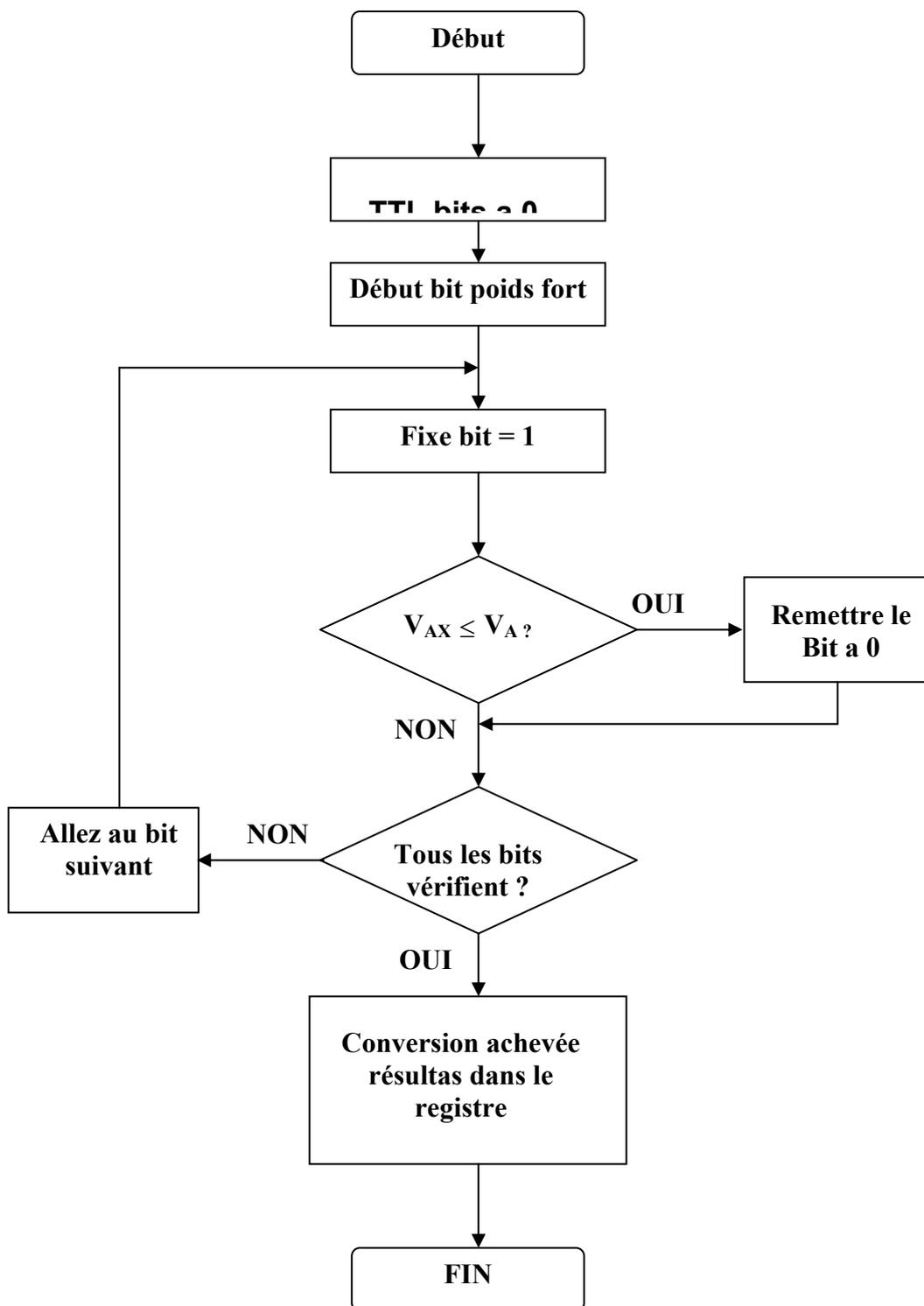


Figure.II.12- Organigramme de fonctionnement du ADC0804

La figure (II.13) reproduit le brochage de l'unité de conversion ADC0804, Il se présente sous forme d'un circuit intégré CMOS de 20 broches.

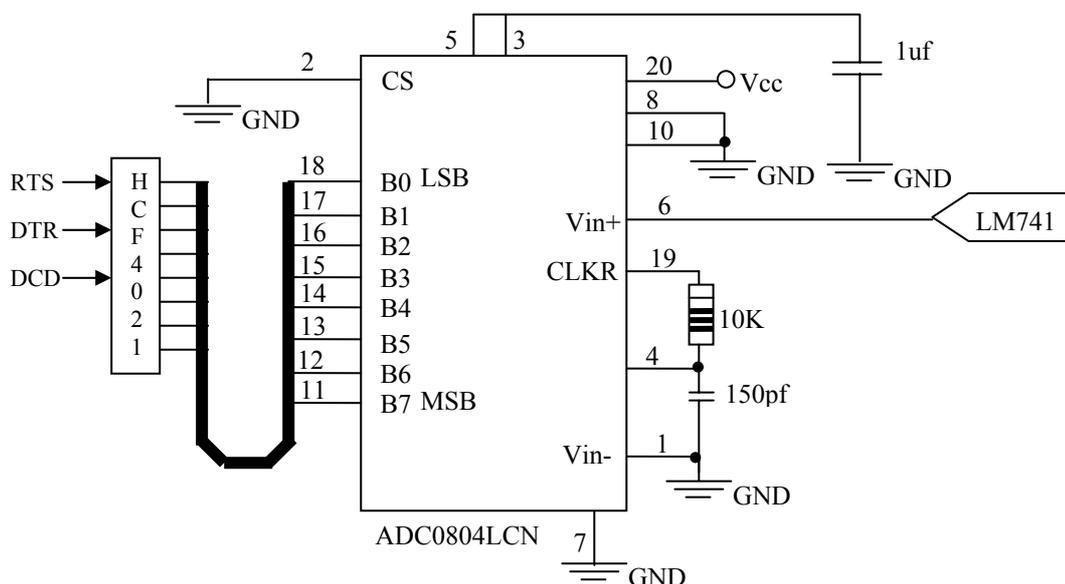


Figure.II.13- Schéma de branchement du ADC0804

Les pins et ses caractéristiques les plus importantes sont les suivantes:

- Deux entrées analogiques: $V_{IN} (+)$ et $V_{IN} (-)$ pour permettre une entrée différentielle. On veut dire par là que l'entrée analogique convertie est la différence entre les tensions sur ces broches [entrée analogique = $V_{IN} (+)$ - $V_{IN} (-)$]. Dans le cas des mesures non différentielles, l'entrée à convertir est appliquée à $V_{IN} (+)$, tandis que l'entrée $V_{IN} (-)$ est connectée à la masse analogique. En fonctionnement normal, le convertisseur a recours à une tension de référence de $V_{CC} = +5$ V et dans ce cas la tension analogique peut parcourir la plage de 0 à 5 V pleine échelle.
- Conversion de la tension analogique en une sortie numérique de 8 bits. Les sorties numériques sont du type à tampon trois états et le résultat est disponible sur les bornes 11 à 18 avec une résolution de $5V/255$ soit 16.6 mV/bit.
- Il doit être branché à un oscillateur interne dont la fréquence est $f = 1/(1,1 RC)$, R et C sont deux composants extérieurs. pour obtenir Une fréquence d'horloge nominale de 606 kHz il suffit donc de connecter un condensateur de 150 pF entre la borne 4 et la masse et une résistance de 10kΩ entre les bornes 4 et 19. Avec cette fréquence d'horloge la durée de conversion est égale de 100 µS.
- Les broches 5 et 3 correspondent respectivement aux fonctions de démarrage de la conversion et de la fin de conversion du signal analogique disponible en pin6.

- Ce circuit nécessite une alimentation de 5Volts a la broche 20. Les masses sont distinctes pour les signaux numériques et les signaux analogiques. La broche 8 est la masse analogique connectée à un point de référence commun du circuit analogique qui fournit le signal à convertir. La broche 10 agit comme masse numérique à laquelle se rapportent tous les éléments numériques du système. La masse numérique est toujours parasitée en raison de la rapidité des changements de courant qui ont lieu quand les éléments numériques basculent d'un état vers l'autre. Bien qu'il ne soit pas indispensable de séparer ces deux masses, deux masses distinctes isolent le signal analogique de la masse numérique parasitée et empêche le basculement du comparateur analogique interne au CAN.

Pour déterminer les caractéristiques du ADC0804 et vérifier sa linéarité nous avons effectué des testes sur banc d'essai (digit-disigner). Les résultats de mesures sont résumés en tableau (II.2) suivant :

TableauII.2 :

Vin [V]	B7 (LSB)	B6	B5	B4	B3	B2	B1	B0 (MSB)
0	0	0	0	0	0	0	0	0
0.5	0	1	0	1	1	0	0	0
0.6	1	1	1	1	1	0	0	0
0.7	0	0	1	0	0	1	0	0
1	0	0	1	0	1	1	0	0
2	0	1	1	1	0	1	1	0
3	1	0	0	1	1	0	0	1
4	1	1	0	1	0	0	1	1
4.2	0	0	1	0	1	0	1	1
4.5	1	1	0	0	0	1	1	1
4.6	1	0	0	1	0	1	1	1
4.8	1	0	1	0	1	1	1	1
5	1	1	1	1	1	1	1	1

Tableau .II.2- Résultats de testes pratiques de l'ADC0804

II.3.4- Circuit d'adaptation de la tension issue du capteur [43, 58]:

Afin d'adapter les signaux du convertisseur avec les grandeurs du capteur de température, nous devons élaborer un circuit adaptateur. Notre convertisseur permet de recevoir une tension V_{in} de 5Volts au maximum, tandis que le capteur AD590 avec son circuit de conditionnement délivre un voltage compris entre 2.5 Volts et 10Volts correspondant respectivement à la température ambiante et la température maxi du four. Pour remédier a ce problème, nous avons proposé un montage en diviseur de tension a base d'un amplificateur opérationnel de type LM741.

Le schéma de branchement de ce circuit est représenté en figure (II.14).

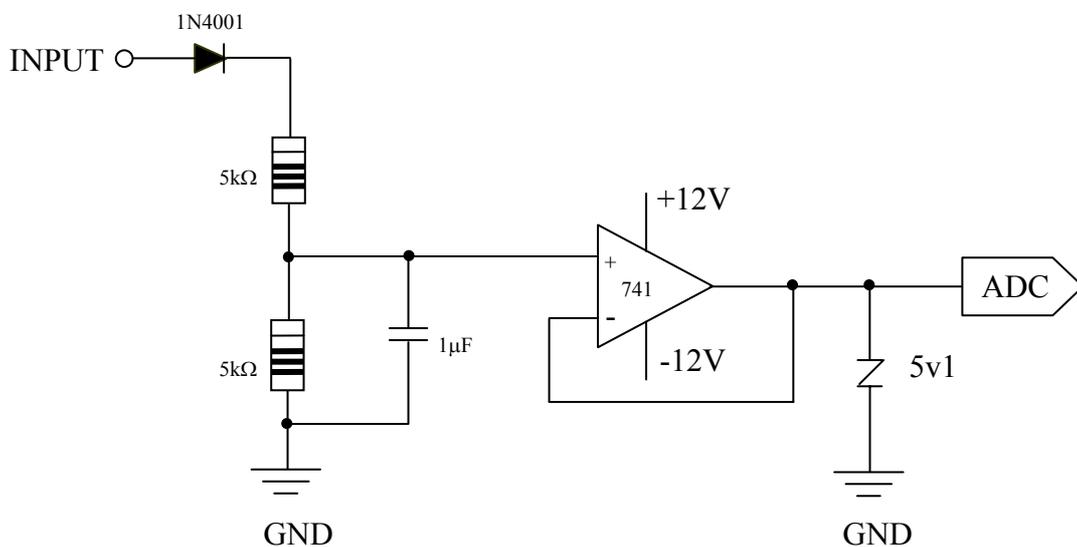


Figure.II.14- Schéma de branchement circuit d'adaptation tension du capteur

Pour protéger l'unité de conversion ADC contre les surtensions, nous avons ajouté un composant stabilisateur a 5.1Volts. Au niveau de l'entrée nous complétons la protection contre les inversion de tension a l'aide d'une diode a semi conducteur de type 1N4001.

II.3.5- Schéma général du canal d'acquisition analogique :

Les figures (II.15.a) et (II.15.b) donnent la configuration générale de la carte de sortie analogique avec respectivement la variante utilisant le circuit MAX233 ou l'équivalent en diodes Zener - résistances.

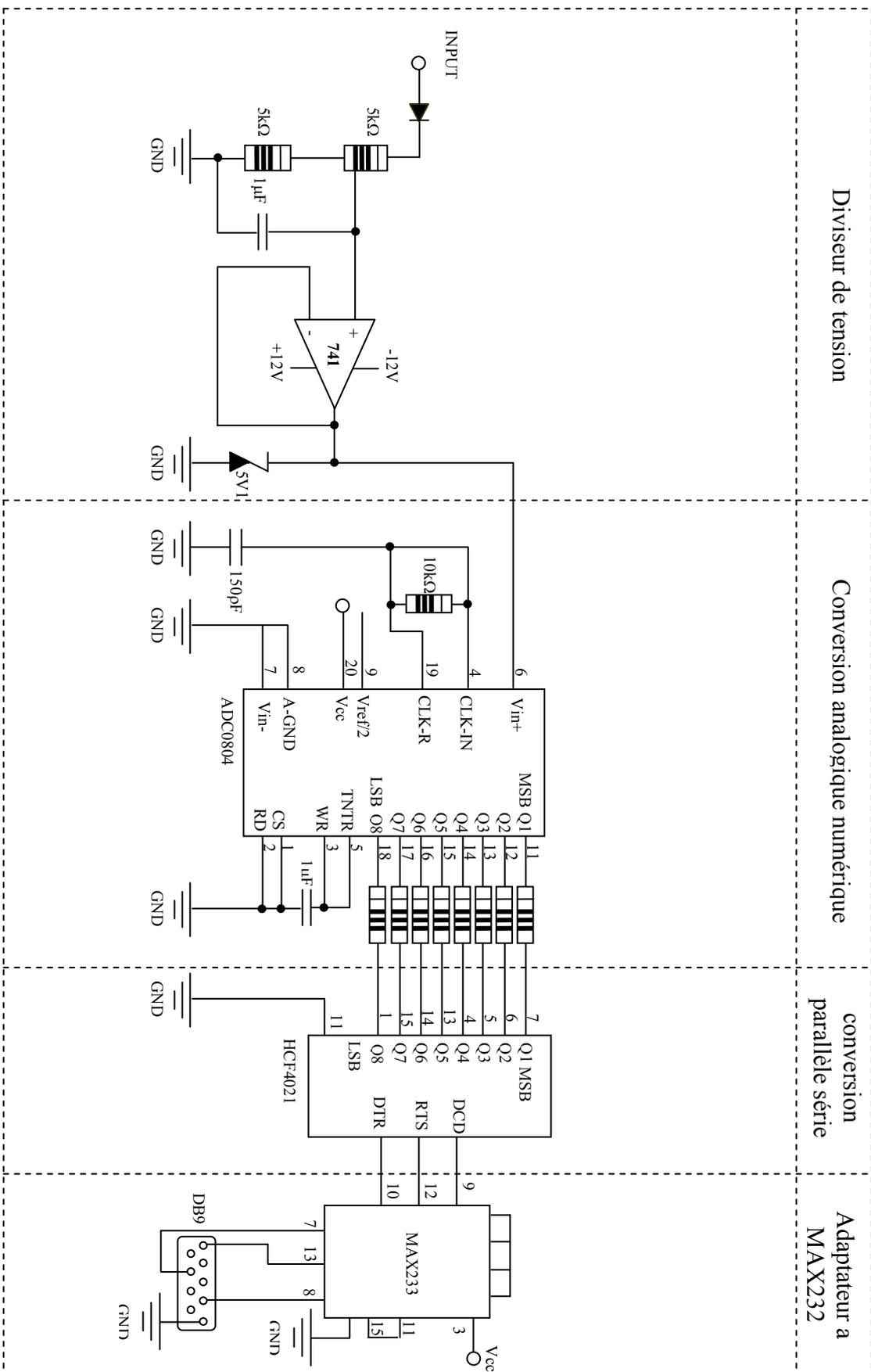


Figure II.15.a- Schema réel de la carte d'acquisition avec conversion RS232/TTL par le circuit MAX233

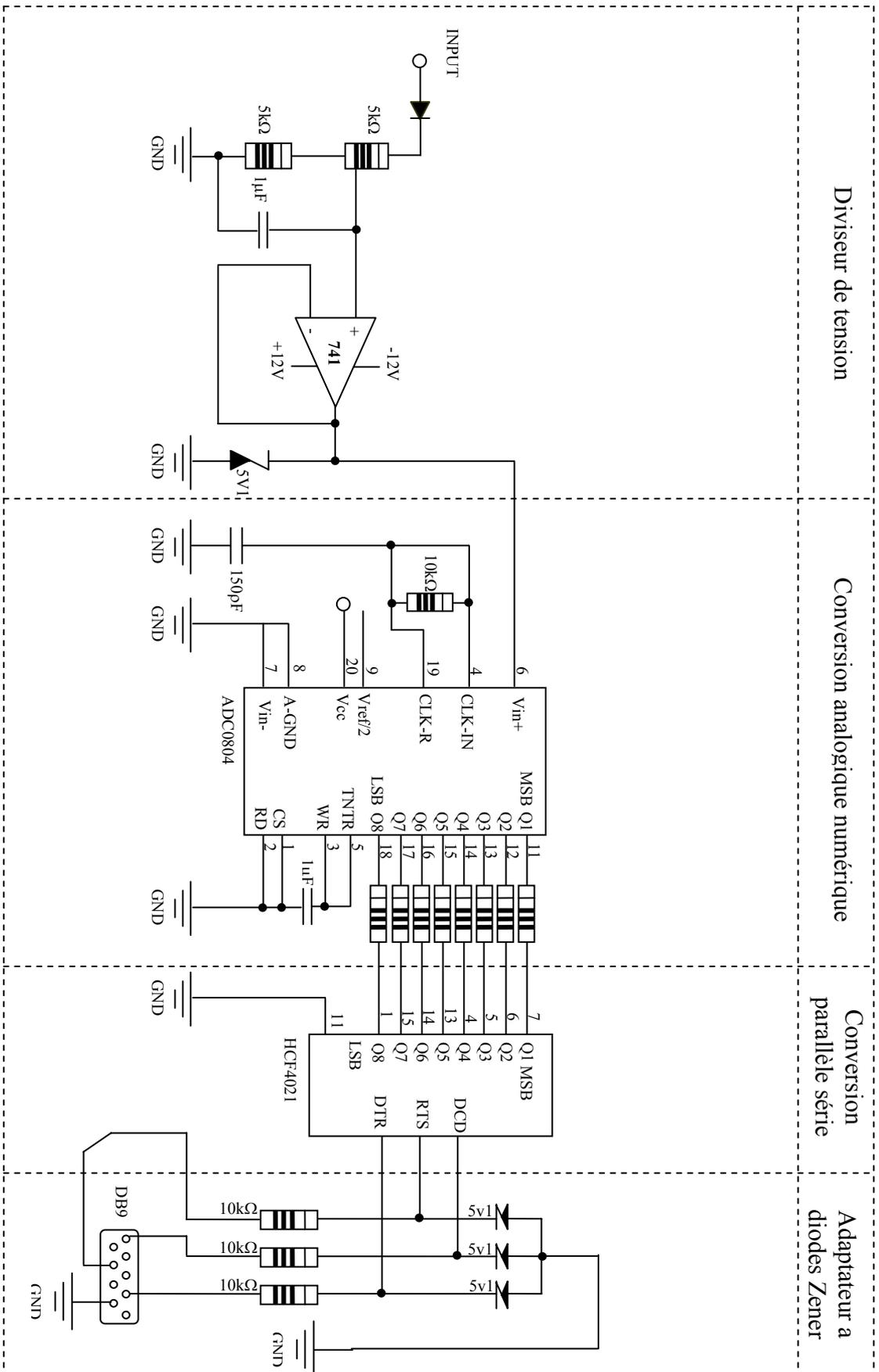
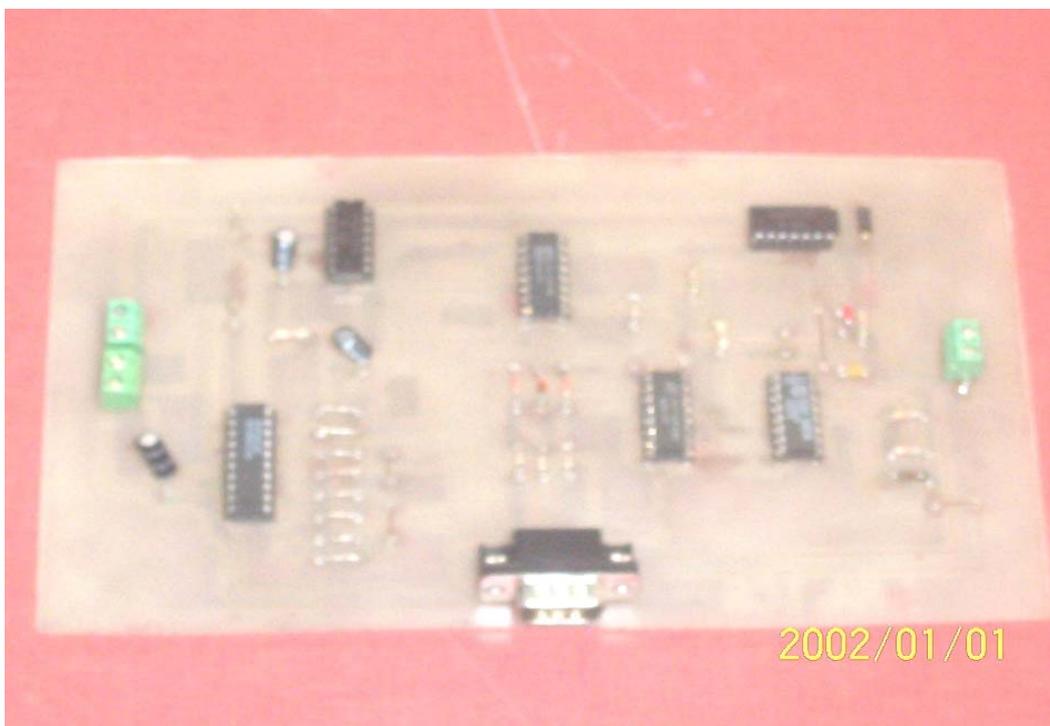


Figure.II.15.b- Schéma réel de la carte d'acquisition avec conversion RS232/TTI par diodes ZENER

II.4- Schéma général de la carte entrée/sortie :

Après étude et réalisation des deux cartes d'entrée et de sortie analogiques, nous avons utilisé le logiciel **EAGLE** avec la version 4.15 pour dessiner le schéma complet du circuit imprimé qui englobe ces deux cartes (figure II.16).



FigII.16- photo réel du circuit imprimé de la carte d'interface analogique

Les figures (II.17.a) et (II.17.b) donnent la configuration générale de la carte d'interface analogique avec respectivement la variante utilisant le circuit MAX233 et l'équivalent en diodes Zener - résistances.

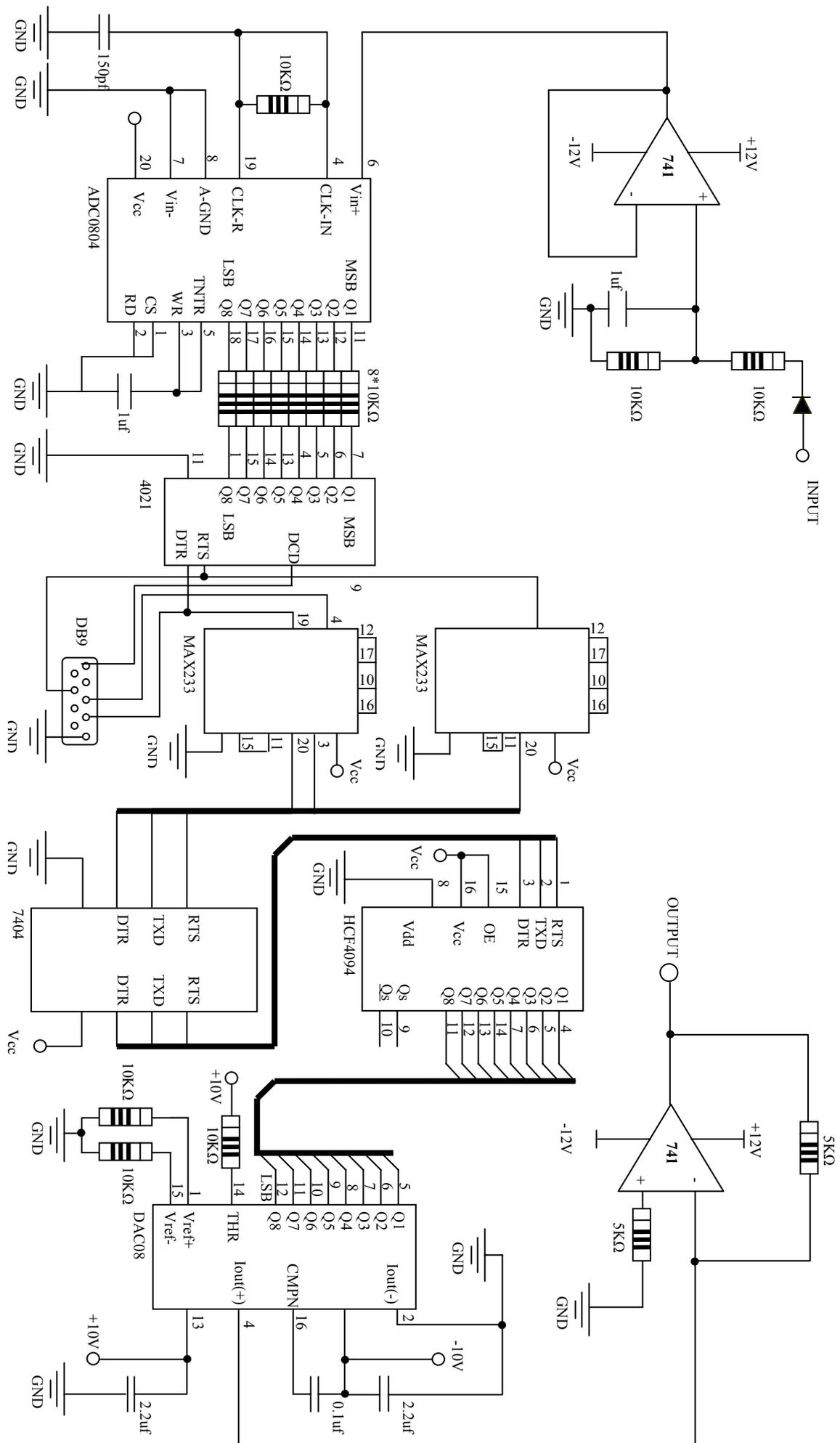


Figure. II.17.a- Schéma général de la carte entrée/sortie analogique (avec circuit MAX233)

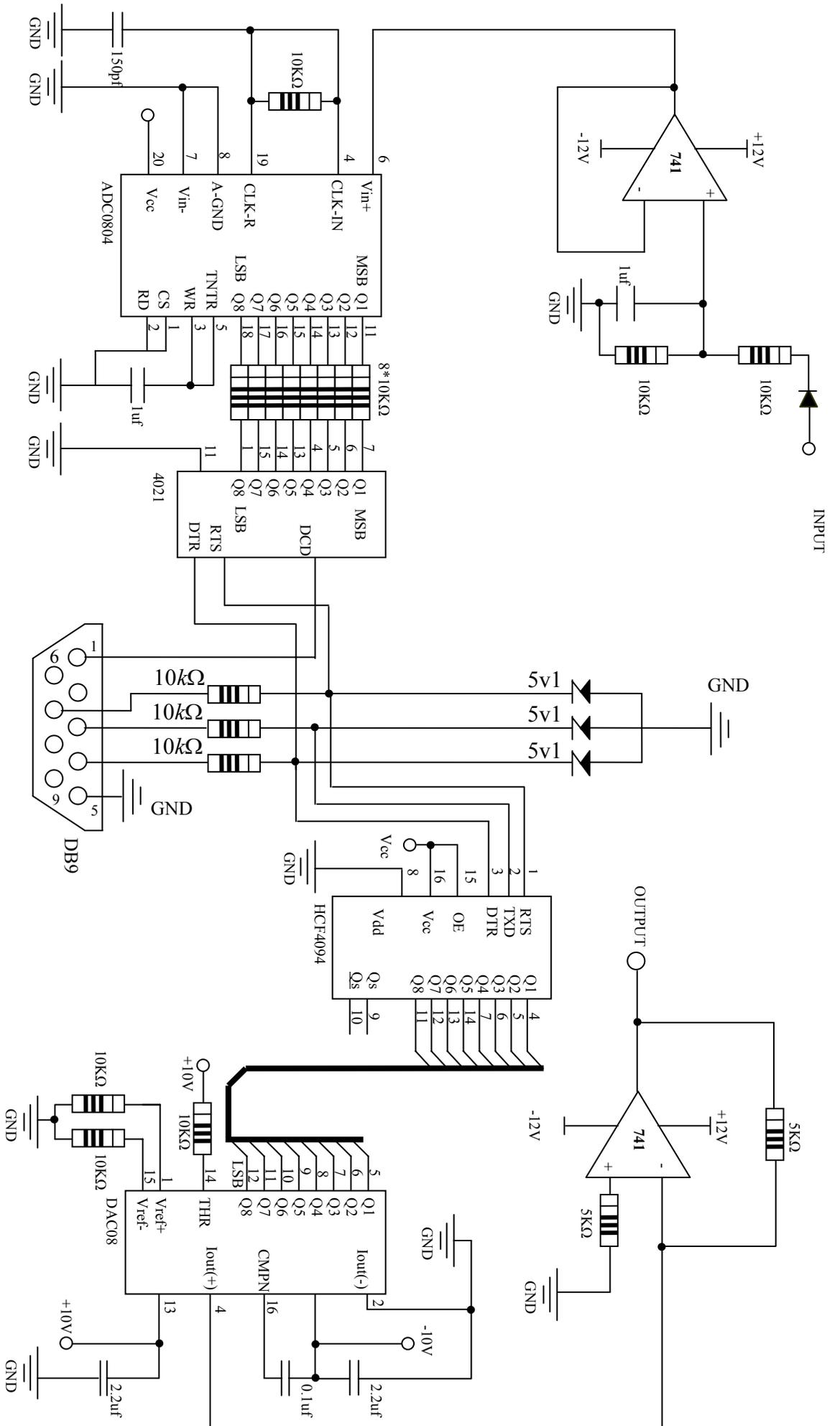


Figure II.17-b- Schéma générale de la carte entrée/sortie analogique (avec diodes Zener)

II.5- Etude et réalisation du circuit de puissance pour la plaque chauffante [65, 66] :

Dans cette section, nous étudions le circuit de puissance nécessaire au contrôle du deuxième process qui est constitué d'une plaque chauffante avec son capteur. Le four électrique de laboratoire que nous avons étudié en section précédente possède son propre module de puissance à Triacs, ce qui n'est pas le cas pour la plaque chauffante.

Le schéma simplifié du circuit de puissance avec son module d'entrée (DAC) et le process (plaque chauffante) sont présentés en figure (II.18).

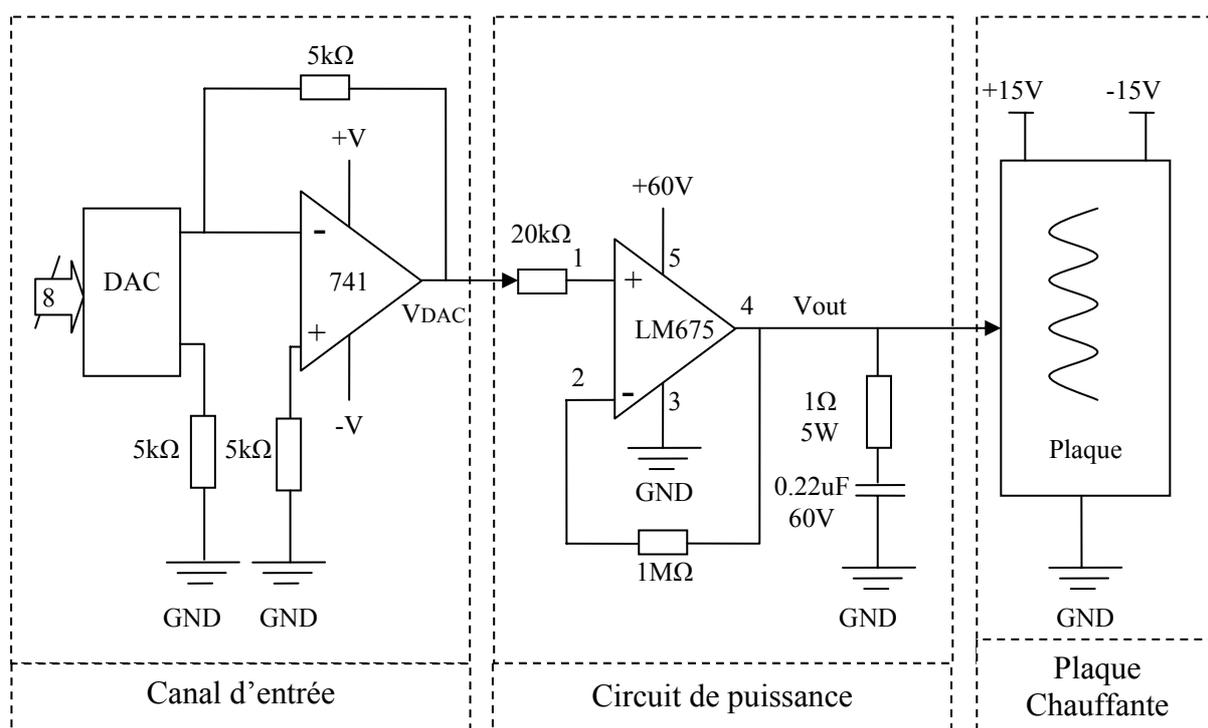


Figure.II.18- Schéma de branchement de l'amplificateur de puissance

Le composant de base pour obtenir une amplification en puissance que nous avons choisi est un circuit intégré de type LM675 destiné aussi bien aux applications en courant AC ou DC. Le LM675 est capable de délivrer un courant excédant 3A sous une tension de 60 Volts, soit une tension symétrique de $\pm 30V$.

Pour son fonctionnement normale il est nécessaire de le coupler avec des composants passives (résistances et condensateurs) selon les données indiquées par le fabricant a savoir National semiconductor ou la société Burn-Bown.

CONCLUSION :

Dans ce chapitre, nous avons étudié et réalisé la carte électronique adoptée pour le contrôle et le pilotage du four. Cette carte électronique d'interface est constituée par des convertisseurs numérique analogique et analogique numérique, associées à des registres à décalage ainsi que des circuits d'adaptation et de protection.

Pour vérifier le fonctionnement de cette circuiterie électronique, nous avons effectué des essais sur digit-designer où les signaux d'entrées numériques nécessaires sont simulés à l'aide de switches générant des voltages de niveau TTL ou CMOS. Les sorties digitales sont visualisées à l'aide de LED disponibles sur le banc d'essais, pour mettre en évidence les signaux binaires de sortie. Les signaux entrées –sorties analogiques continus sont obtenus à l'aide de générateur pour la grandeur d'entrée, et oscilloscope à mémoire pour la sortie.

Cependant, au préalable nous avons testé et vérifié individuellement l'ensemble des circuits intégrés constituant cette carte d'interface. Cet essai nous a permis de confirmer le bon fonctionnement et la fiabilité de la carte électronique avant son couplage au port du micro-ordinateur.

Chapitre III

Implémentation du programme de commande du four électrique

INTRODUCTION :

Après avoir étudié et réalisé la carte d'interface électronique, assurant la jonction entre le process à commandé et l'ordinateur. Nous abordons dans cette section la partie software de contrôle, permettant un contrôle de la carte électronique d'interface pour un réglage de la température du four ainsi que la plaque chauffante, utilisant un langage orienté objet tel que Visual basic6.0 sous Windows. Ce programme informatique a pour fonction de générer la référence de la température, la comparaison avec la grandeur réelle et enfin l'élaboration de l'algorithme de réglage approprié.

Au niveau de ce dernier chapitre, Nous étudions différentes stratégies de commande du four à savoir en boucle ouverte, mais également avec une boucle de mesure, puis avec feedback ou nous proposons un réglage non linéaire, mais également adaptatif. Ainsi, nous présenterons les différentes stratégies de commande suivantes :

- Commande en boucle ouverte avec feedback mesure.
- Commande avec contrôleur PI linéaire avec saturation.
- Commande avec contrôleur à hystérésis ON/OFF avec zone morte.
- Commande avec contrôleur PI et anti - windup.
- Commande adaptative.

Une comparaison entre ces différentes commandes permettra de sélectionner la meilleure stratégie pour ce type de procédé industriel.

III.1- Présentation du port de communication du PC :

Les ports séries (également appelés RS-232, nom de la norme à laquelle ils font référence) représentent les premiers modèles d'interfaces des PC [8, 54]. Le terme série désigne un envoi de données via un fil unique (les bits sont envoyés les uns à la suite des autres) selon le protocole nommé RS232.

La communication série se fait de façon asynchrone, cela signifie qu'aucun signal de synchronisation (appelé horloge) n'est nécessaire, donc les données peuvent être envoyées à intervalle de temps arbitraire. En contrepartie, le périphérique doit être capable de distinguer les caractères (un caractère à une longueur de 8 bits) parmi la suite de bits qui lui est envoyée. C'est la raison pour laquelle dans ce type de transmission, chaque caractère est précédé d'un bit de début (appelé bit START) et d'un bit de fin (bit STOP). Ces bits de contrôle, nécessaires pour une transmission série (pour 10 bits envoyés, 8 servent à coder le caractère, 2 servent à assurer la réception).

Nous avons choisi ce type de port, compte tenu de son avantage par rapport au port parallèle du PC. En effet le port série permet une communication entre l'ordinateur et le procédé pour des distances pouvant atteindre 20 mètres environ. Cependant la vitesse de transmission maximum est d'environ de 103000 bits/seconde.

Les ports série sont généralement intégrés à la carte mère, c'est pourquoi des connecteurs présents à l'arrière du boîtier, et reliés à la carte mère par une nappe de fils, permettent de connecter un élément extérieur. Les connecteurs séries possèdent généralement 9 broches et se présentent sous la forme suivante (figure III.1) :

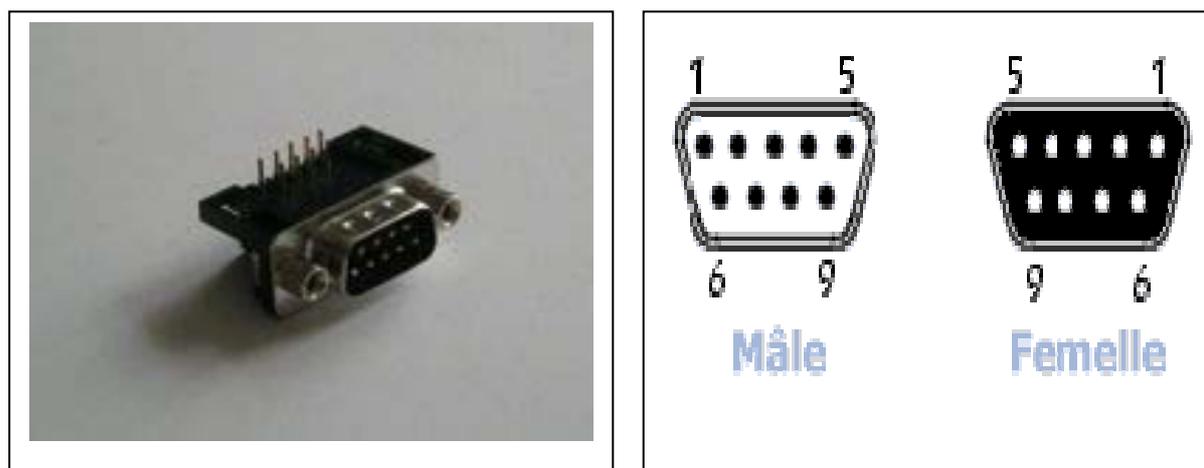


Figure.III.1- Connecteur DB9 Male et femelle

La répartition des broches est donnée selon le tableau (III.1) :

Broches	Signal	désignation	Description	signal
1	Data Carrier Detect	DCD	Détection de porteuse	Entrée
2	Receive Data	RD	Réception de données	Entrée
3	Transmit Data	TXD	Emission de données	Sortie
4	Data Terminal ready	DTR	Terminal de données prêt	Sortie
5	Signal Ground	SG	Masse de signal	GND
6	Data Set Ready	DSR	Données prêtes	Entrée
7	Request To Send	RTS	Requête d'émission	Sortie
8	Clear To Send	CTS	Prêt pour l'émission	Entrée
9	Ring Indicator	RI	Indicateur d'appel	Entrée

Tableau.III.1- Répartition des différents signaux du connecteur DB9

La répartition des signaux par rapport a la carte électronique d'interface s'effectué selon le tableau (III.2) ci-dessus :

Désignation broche	Fonction au niveau de la carte
DCD	Lecture température via ADC
TXD	Consigne température via DAC
DTR	Signal d'horloge pour conversion série - parallèle
RTS	Validation registres CMOS 4094 et 4021
GND	Masse digitale

Tableau.III.2- Répartition des différents signaux utilisés pour la carte d'interface

III.2- Commande en boucle ouverte avec feedback mesure :

Dans cette première phase, nous allons examiner une commande par PC, ou l'utilisateur introduit la consigne de température au niveau du software. La variation de la température en temps réel est relevée et affichée sur l'interface graphique que nous proposons.

III.2.1- Schéma synoptique et structure de la commande :

Le principe de la commande avec boucle de mesure est présenté en figure (III.2). En effet nous retrouvons le calculateur numérique (1) assuré par un micro-ordinateur qui fournit la valeur de la consigne température $T_{ref}(k)$. La partie hardware (2) permettant les conversions numérique / analogique et analogique / numérique des signaux, et en fin le four électrique (3) équipé par des résistances électriques disposées en sole de l'enceinte apportant l'énergie calorifique. La puissance nominale des résistances est modulée grâce à un bloc de puissance de type gradateur, permettant de faire varier la puissance électrique dissipée, par variation de son angle de retard à l'amorçage. Celle-ci est contrôlée par une tension de commande continue (U_{com}) comprise entre 0 et 10Volts, par conséquent, la variation de la tension efficace (U_{eff}) appliquée aux bornes des résistances électriques. Un capteur transmetteur de type AD590 (4) et son circuit de conditionnement permettent de mesurer la température réelle du four.

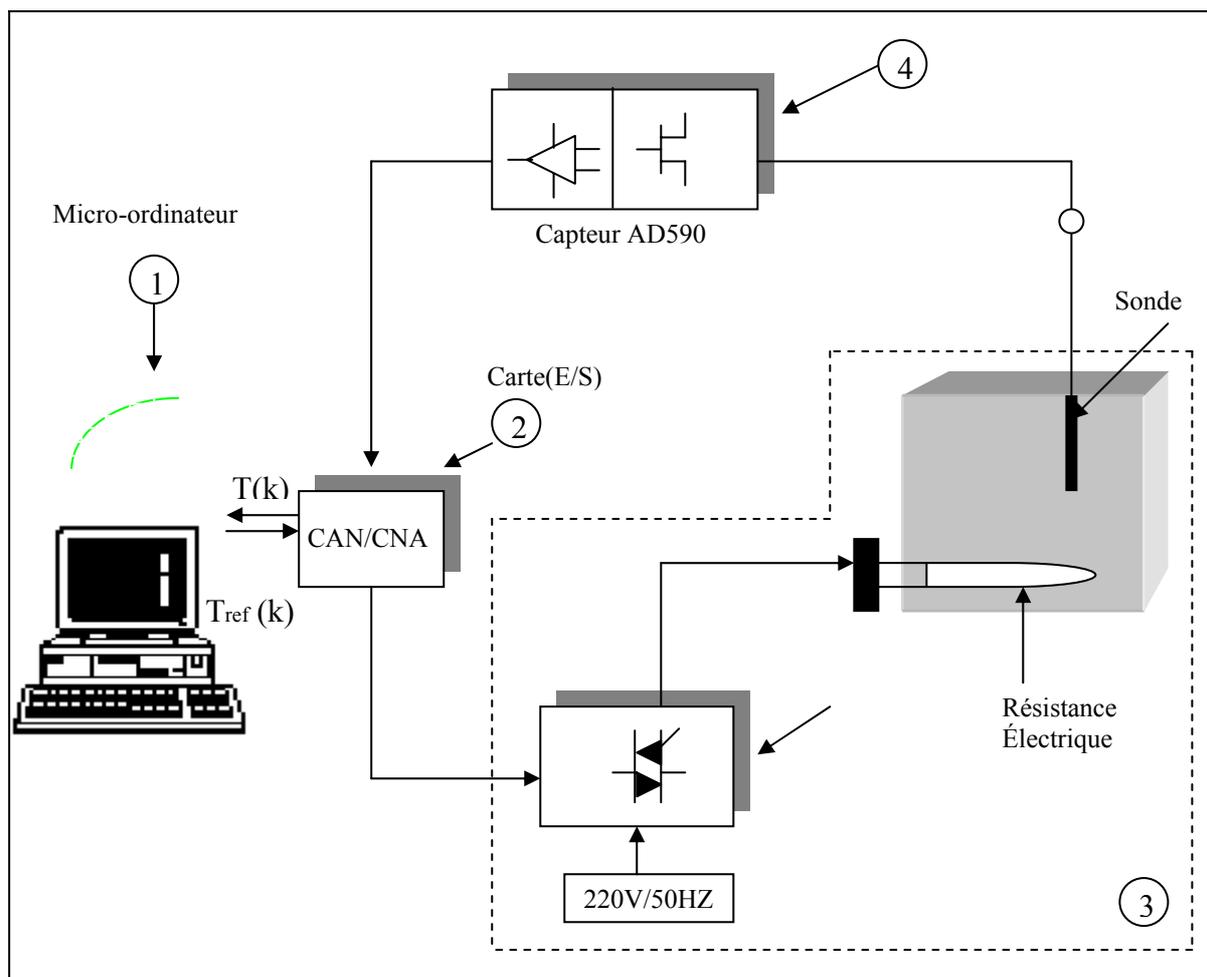


Figure.III.2- Schéma synoptique de la commande en boucle ouverte avec feedback

III.2.2- Schéma bloc général de la commande avec consigne et boucle de mesure :

Le schéma synoptique simplifié de cette structure est représenté par la figure (III.3) :

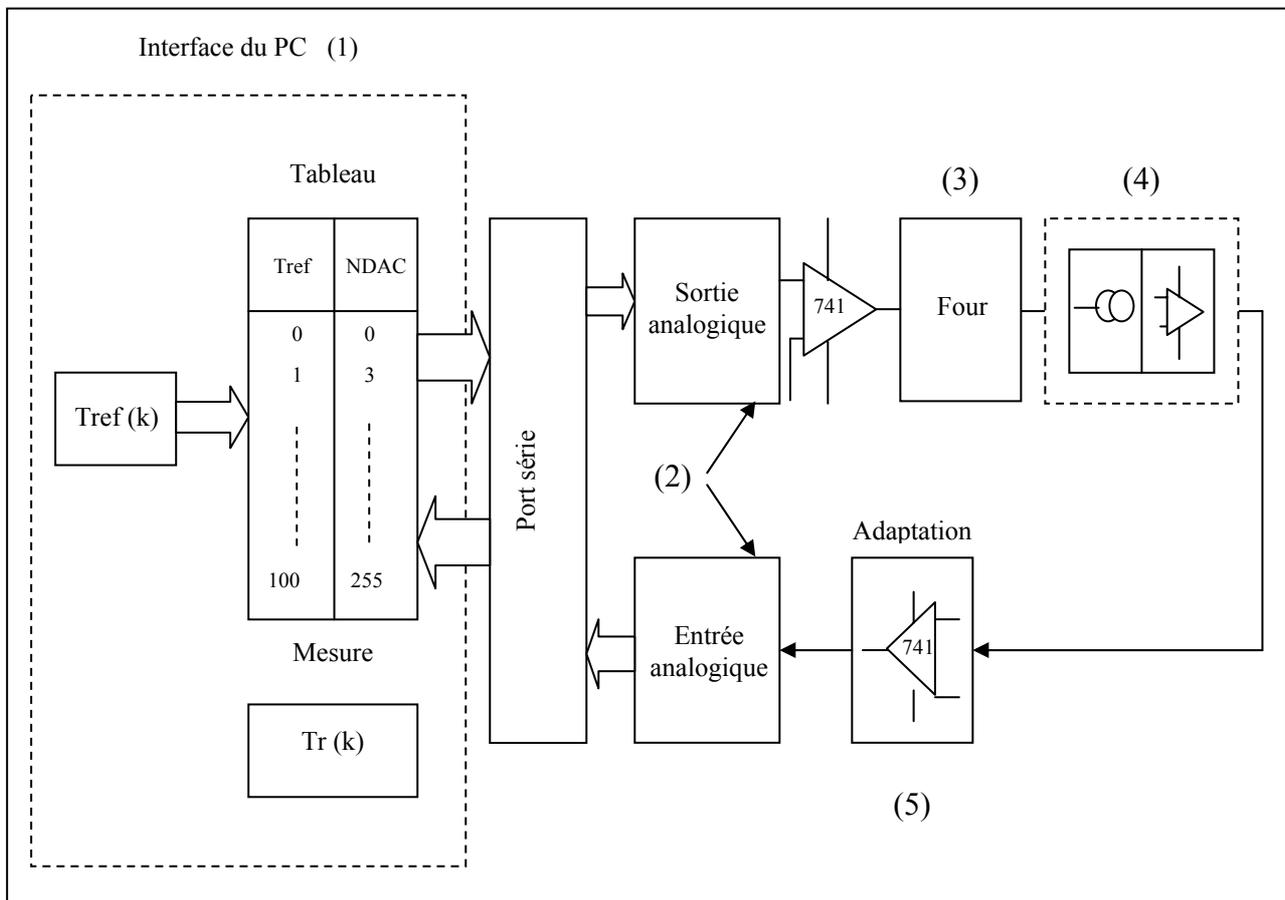


Figure.III.3- Structure de la commande avec boucle de mesure

La première commande que nous proposons permet de générer le signal de référence température $T_{ref}(k)$ avec une boucle de mesure de température réelle $T_r(k)$. Cette configuration comporte une partie software assurée par un PC (bloc1), les circuits de conversion (2), le four électrique (3). Nous avons également le capteur de température (4) avec son circuit de conditionnement et enfin le circuit d'adaptation des signaux (5) que nous avons étudié et présenté en section (2) précédente.

III.2.3- Implémentation du Software de contrôle [37, 57, 59] :

Le software que nous proposons permettra un contrôle de la carte électronique (E/S) analogique. Ce programme informatique a pour fonction de générer le signal de référence de température $T_{ref}(k)$. Cette dernière est comprise entre 0 et 10Volts pour une valeur de température comprise entre 0 et 100°C. Il permet également une mesure et affichage de température réelle $T_r(k)$ à des périodes d'échantillonnage que nous fixons à travers le software.

Pour illustrer cette partie software, la figure (III.4) présente l'organigramme simplifié décrivant la logique de commande du four.

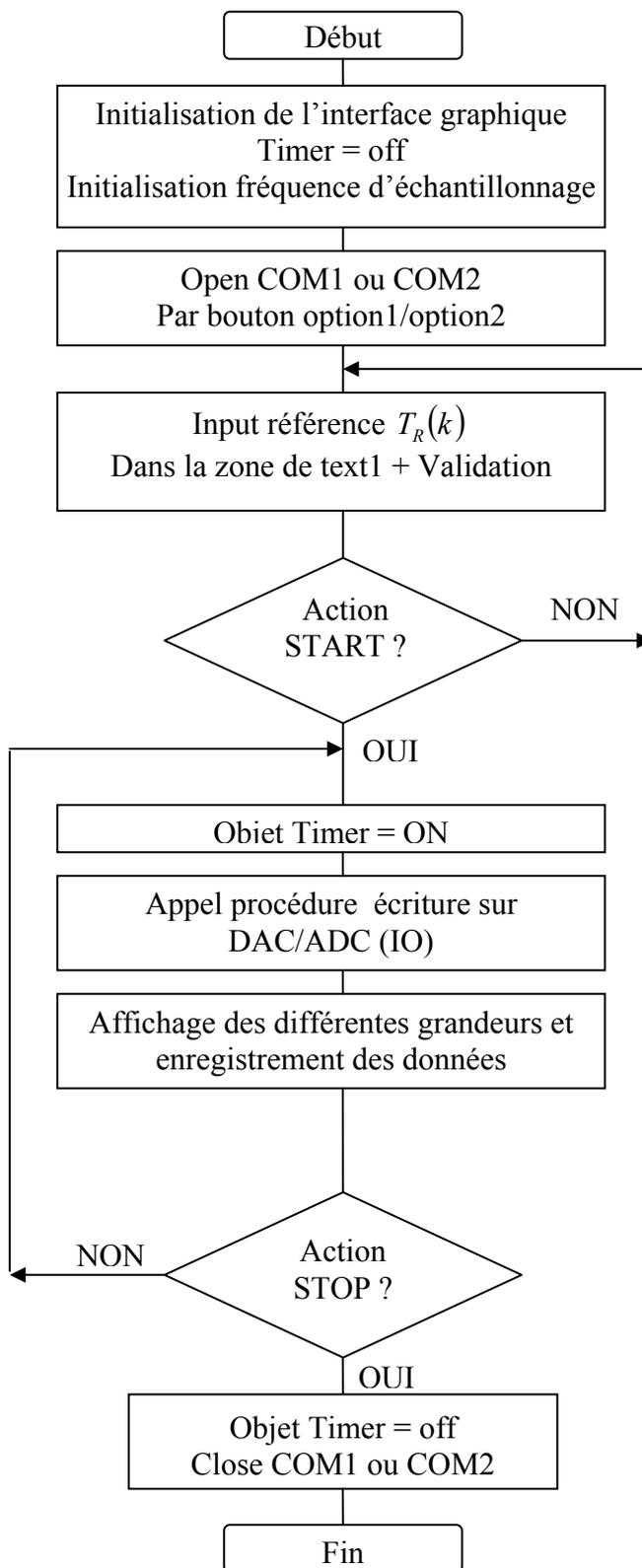


Figure.III.4- Organigramme simplifier du programme de commande en boucle ouverte

Cet organigramme comporte les étapes suivantes :

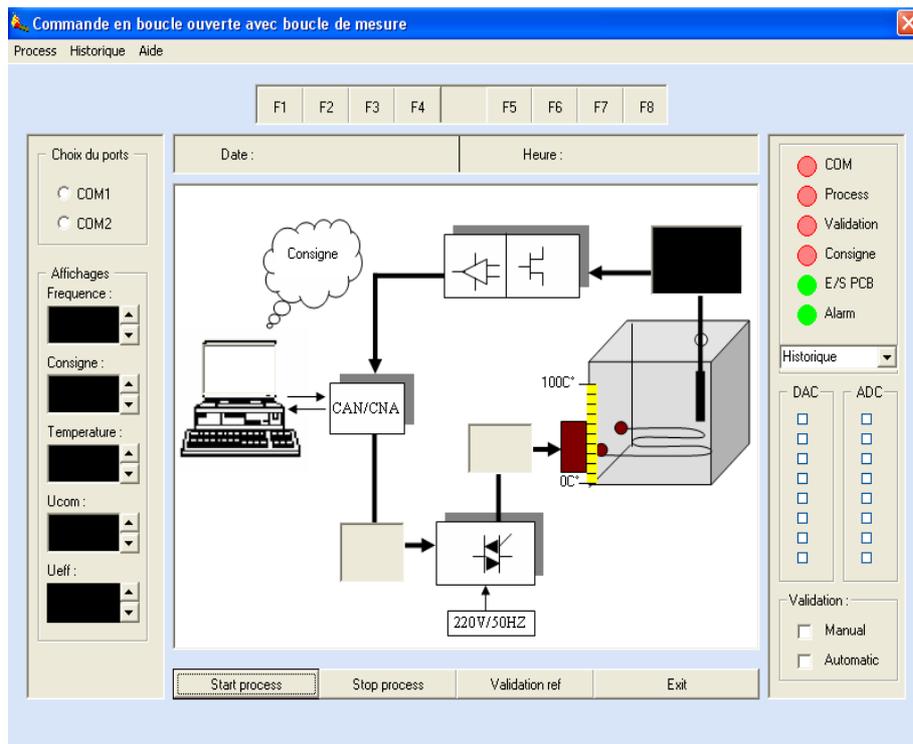
1. Initialisation de l'interface graphique avec l'objet Timer en mode (OFF) et affichage des fenêtres relatives a la référence et lecture de la température du four. Ce programme informatique permet la saisi de la valeur de consigne température T_{ref} (k) et déterminer la grandeur binaire N_{DAC} sous forme de tableaux (voir figure III.3).
2. Réglage de la fréquence d'échantillonnage a l'aide d'une barre de défilement horizontale 'Hscrollbar'. Cette fréquence d'échantillonnage réglable est comprise entre 1 et 1000 ms selon le souhait de l'utilisateur.
3. Choix et sélection du port serie COM1 ou COM2.
4. Introduction de la consigne température a l'aide de l'objet 'Text-box' de Visual basic 6.0 sous windows.
5. Choix du type de validation a l'aide de l'objet 'Check-box'.

L'exécution du programme en mode cyclique est obtenue soit a l'aide d'un bouton de commande 'START' soit par le menu 'process' permettant de :

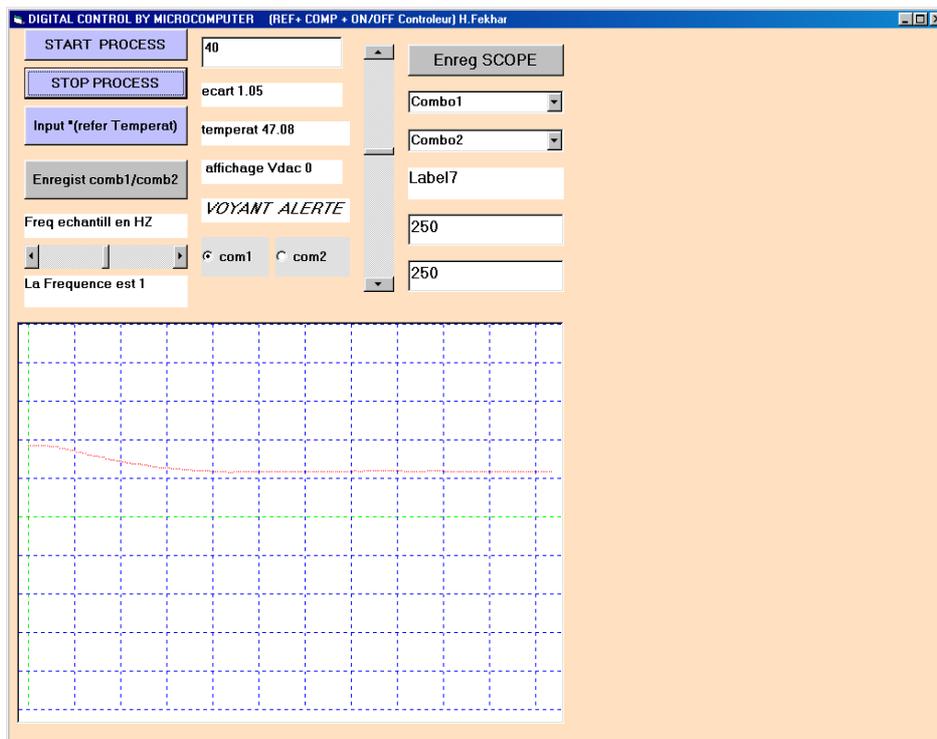
- Valider l'objet « Timer » en mode (ON). Cet objet comporte l'ensemble des programmes Visual basic ou sont implémentés les opérations de mise à l'échelle de la tension de commande (U_{com}). Les conversions série / parallèle et parallèle / série ainsi que les paramètres, relatives au protocole de communication RS232.
- Changer la couleur des différentes SHAPE ce qui nous donne un affichage de l'état de l'ensemble du système.
- L'affichage des différentes valeurs réelles de température du four, tension de commande (U_{com}) est obtenu à l'aide des objets labels.
- L'enregistrement des donnés par l'objet 'comboBox'.
- Tracer la courbe de température en fonction du temps.

L'interface graphique de pilotage que nous avons élaboré, constitue a vrai dire un tableau de bord ou l'utilisateur actionne des boutons virtuels a l'aide de simple (click) de la souris. Ceci étant possible a l'aide d'un langage orienté objet tel que Visual basic 6.0 sous Windows (voir figures (III.5.a) et (III.5.b)).

NB : Dans ce mémoire, on utilise des fonctions d'adressage pour la sortie série qui se trouvent dans les bibliothèques de fonctions de Windows installées avec le système. Le fichier « Kernel32.dll » met à notre disposition les outils nécessaires pour déclarer les signaux cités en section (III.2). Pour accéder à ces lignes séries du PC nous avons inclus un module dans le programme Visual basic ou nous déclarons l'ensemble des lignes du port « COM ». Le format de déclaration est obtenue a l'aide de fichier système de Windows notée "kernel32.dll".



FigIII.5.a- Interface graphique de la commande en boucle ouverte feedback



FigIII.5.b- Enregistrement de la variation de la température réelle du four

III.2.4- Résultats et interprétations :

L'exécution du programme pour une période d'échantillonnage $T_e = 10\text{ms}$, nous a permis de relever la courbe de réponse $T_r(k)$ à l'aide d'un oscilloscope numérique, pour une trajectoire $T_{\text{ref}}(k)$.

Nous constatons que le four électrique possède une dynamique relativement lente soit environ de 100 secondes par échelon comme l'indiquée la figure (III.6) ci-dessous.

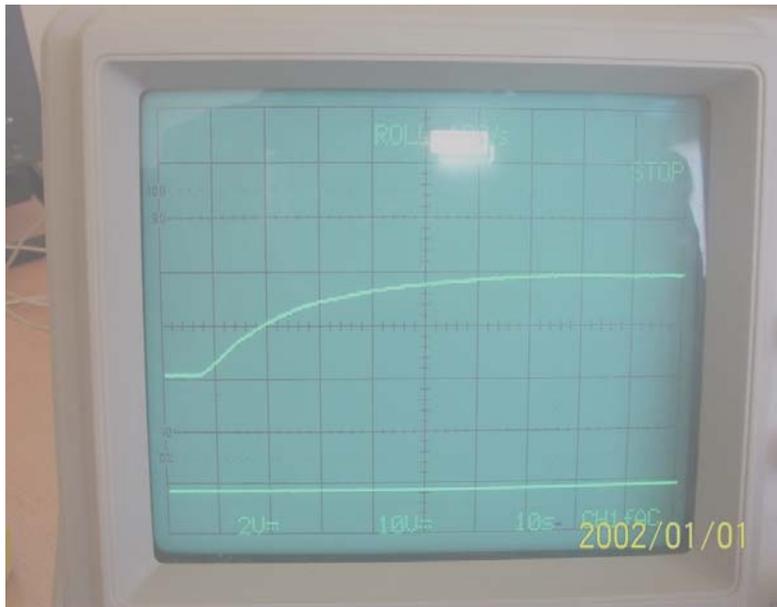


Figure.III.6- L'évolution de la température du four en fonction du temps

Nous remarquons également la présence d'une erreur en régime statique. Nous avons effectué également différentes testes pour ce mode de commande en boucle ouverte avec différentes quantités de matière a chauffée dans le bac du four (eau). Dans ce dernier cas, nous constatons que le temps de réponse du four augmente avec le volume d'eau introduit au niveau du bac.

Ce chapitre nous a permis également de confirmer que le software que nous avons implémente sous Visual basic 6.0 permet de piloter correctement la carte électronique d'interface process que nous avons réaliser et présenter en section précédente.

III.3- Commande en boucle fermée :

Après analyse des performances de la structure de contrôle en boucle ouverte et acquisition, nous constatons qu'il est nécessaire de concevoir une commande avec boucle de réglage afin d'améliorer la dynamique du four. Dans ce sous chapitre nous étudions les stratégies de commande suivantes :

- Une commande avec contrôleur proportionnel intégrale (PI) linéaire couplé à un élément non linéaire de type a saturation.
- Un réglage non linéaire utilisant un contrôleur a hystérésis ON/OFF avec zone morte (deadband).
- Une commande avec contrôleur proportionnel intégrale (PI) et anti - windup.
- En fin la dernière structure est une commande adaptative.

III.3.1- Structure générale et schéma synoptique :

L'Asservissement numérique que nous avons étudié et réalisé au niveau du laboratoire est constitué d'une partie matérielle et une partie logicielle. Le schéma synoptique simplifié de cette structure est présenté en figure (III.7).

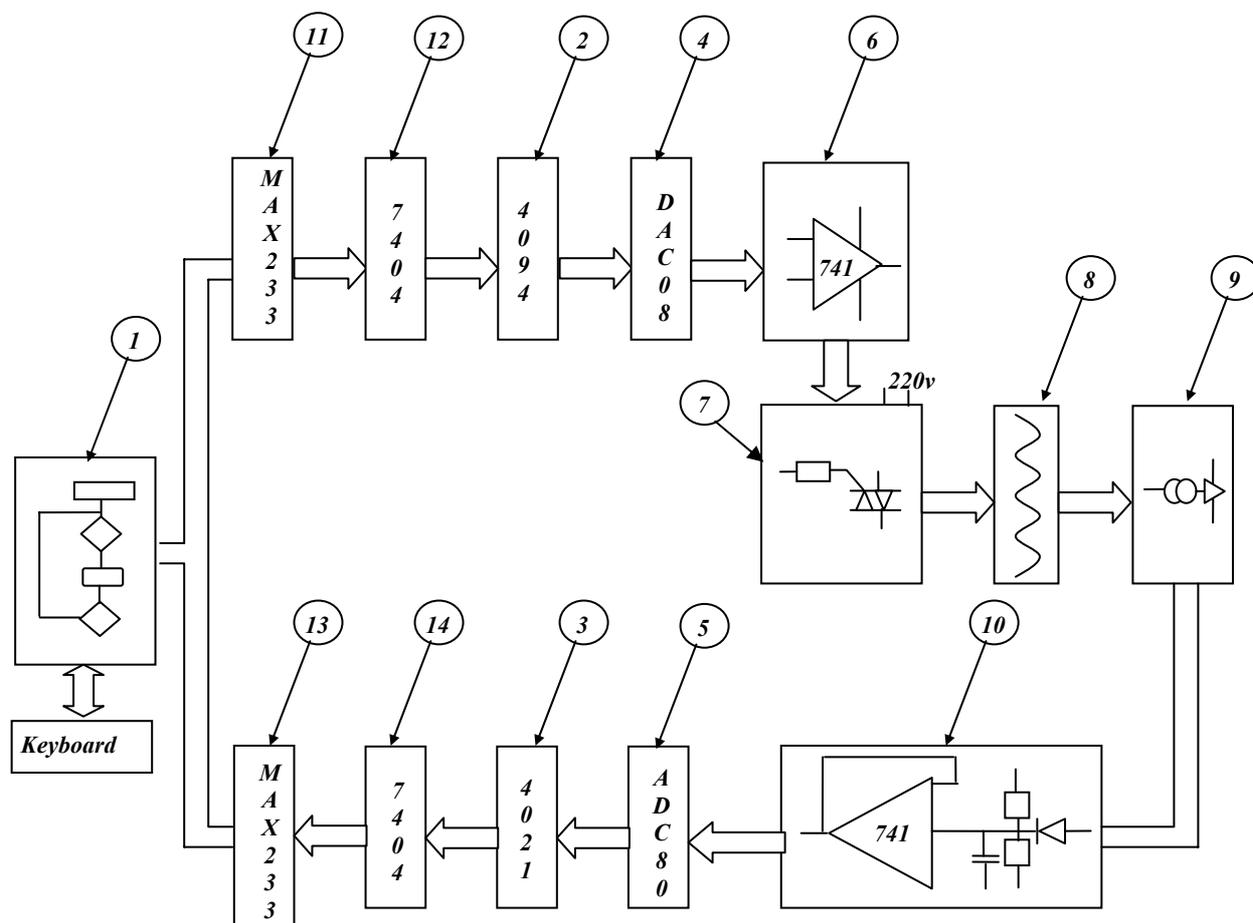


Figure.III.7- Schéma synoptique simplifié du command en boucle fermée

Cette configuration comporte une partie software assurée par un PC (bloc1), de deux circuits de conversion série/parallèle type CMOS 4094 (bloc2) et parallèle/série type CMOS 4021 (bloc3) associés à des unités de conversion numérique analogique DAC0800 (bloc5) et analogique numérique ADC0804 (bloc4). Nous avons également des circuits adaptateur courant – tension (bloc6) et de voltage (bloc10) réalisés a base d'amplificateurs de type LM741. Les blocs (11, 12, 13,14) de cette même figure ont pour rôle de transformer les signaux du port série « RS232 » en grandeurs « TTL » compatibles avec les registres a décalage CMOS4094 et CMOS4021. La partie process est constituée du module de puissance a triac (bloc7) d'une plaque chauffante (bloc8) et de son capteur de température avec conditionnement AD590 (bloc9).

III.3.2- Contrôleur PI linéaire avec limitation [11, 60,61] :

III.3.2.1- Etude et Implémentation du software de contrôle :

Le schéma fonctionnel correspondant à cette commande est présenté en figure (III.8).

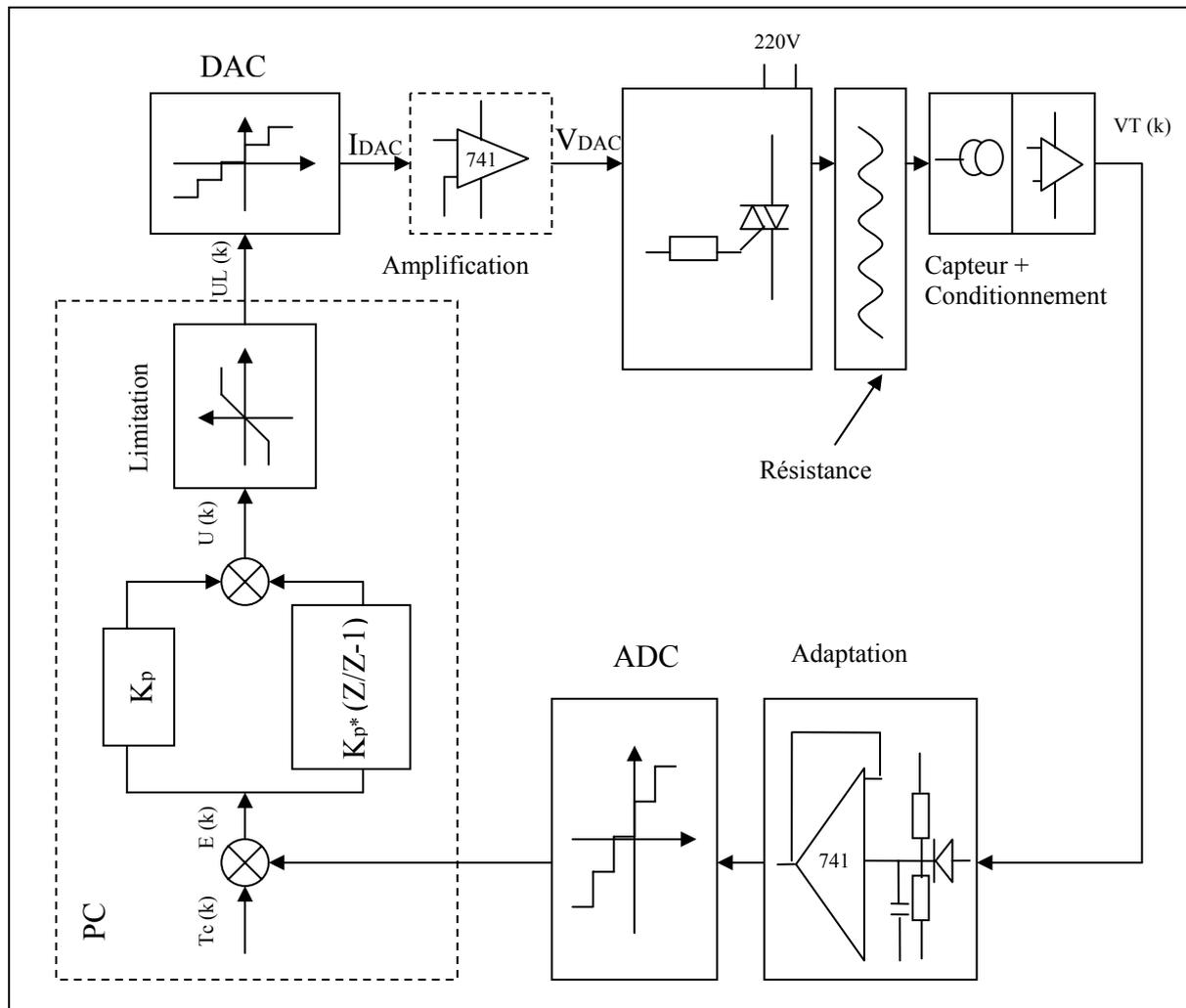


Figure.III.8- Schéma bloc de l'asservissement avec contrôleur PI linéaire et limitation

La partie matérielle (process et carte d'interface) sont ceux présentes dans le chapitre précédent. Dans ce cas nous envisageons un régulateur de type PI numérique associé à une caractéristique non linéaire afin d'éviter la saturation de l'unité de conversion DAC avec son amplificateur. Les fonctions de consigne $T_{ref}(k)$, comparaison et algorithme d'un PI sont pris en charge par l'ordinateur. Le logiciel est écrit sous Visual basic6.0, C'est un langage de programmation orienté objet qui allie la puissance de calcul avec la facilité d'utilisation de l'interface visuelle.

Dans notre cas, le correcteur est donc réalisé par un algorithme implémenté sur le micro-ordinateur. Il reçoit des informations sur l'état du procédé (actionneur + four + capteur) uniquement aux instants d'échantillonnage à travers un convertisseur analogique numérique

(ADC0804). Le résultat de calcul est transmis à un convertisseur numérique analogique (DAC08), qui élabore un signal de commande continu par morceaux (car il est constant sur toute la durée d'une période d'échantillonnage).

La forme standard de la fonction de transfert du régulateur PI continu est donnée par la relation suivante :

$$C(s) = K_p \left[1 + \frac{1}{sT_i} \right] \quad (\text{III.1})$$

S : correspond à l'opérateur de Laplace des fonctions de transfert par les systèmes continus.

La loi de commande du régulateur PI numérique peut être obtenue par discrétisation de celle d'un régulateur PI analogique. Nous obtenons donc la fonction de transfert discrète suivante :

$$C(Z) = k_p + k_i \frac{Z}{Z-1} \quad (\text{III.2})$$

Où :

Z : est l'opérateur des fonctions de transfert des systèmes échantillonnées et discrets.

L'algorithme de ce correcteur est donné par l'expression récurrente suivante :

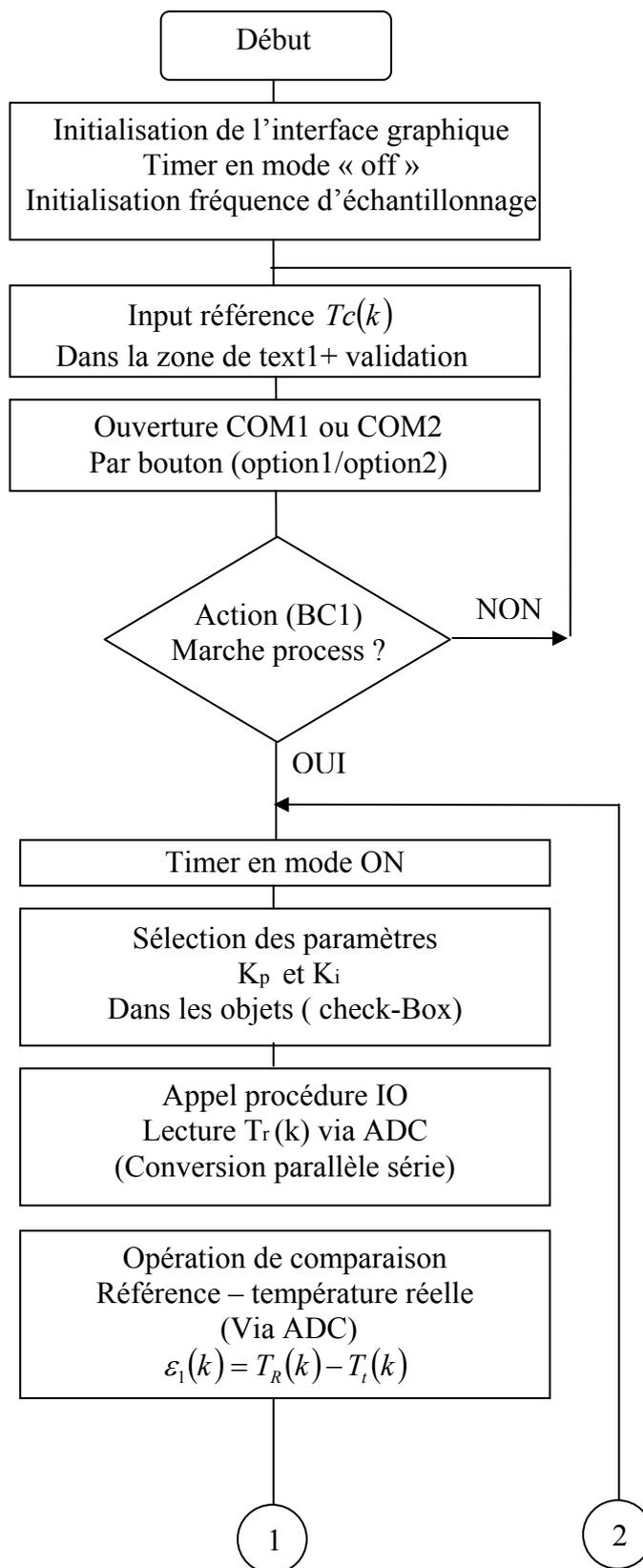
$$u(k) = k_p e(k) + k_i \sum_{i=0}^k e(i) \quad (\text{III.3})$$

L'implémentation de la composante intégrale du contrôleur est effectuée de manière récursive.

III.3.2.2- Organigramme et structure de l'interface graphique:

Le programme informatique que nous avons développé permet un contrôle linéaire avec un algorithme complémentaire afin d'inclure la caractéristique non linéaire. Pour illustrer cette

partie software, la figure (III.9) présente l'organigramme simplifié décrivant le fonctionnement du four avec cette variante.



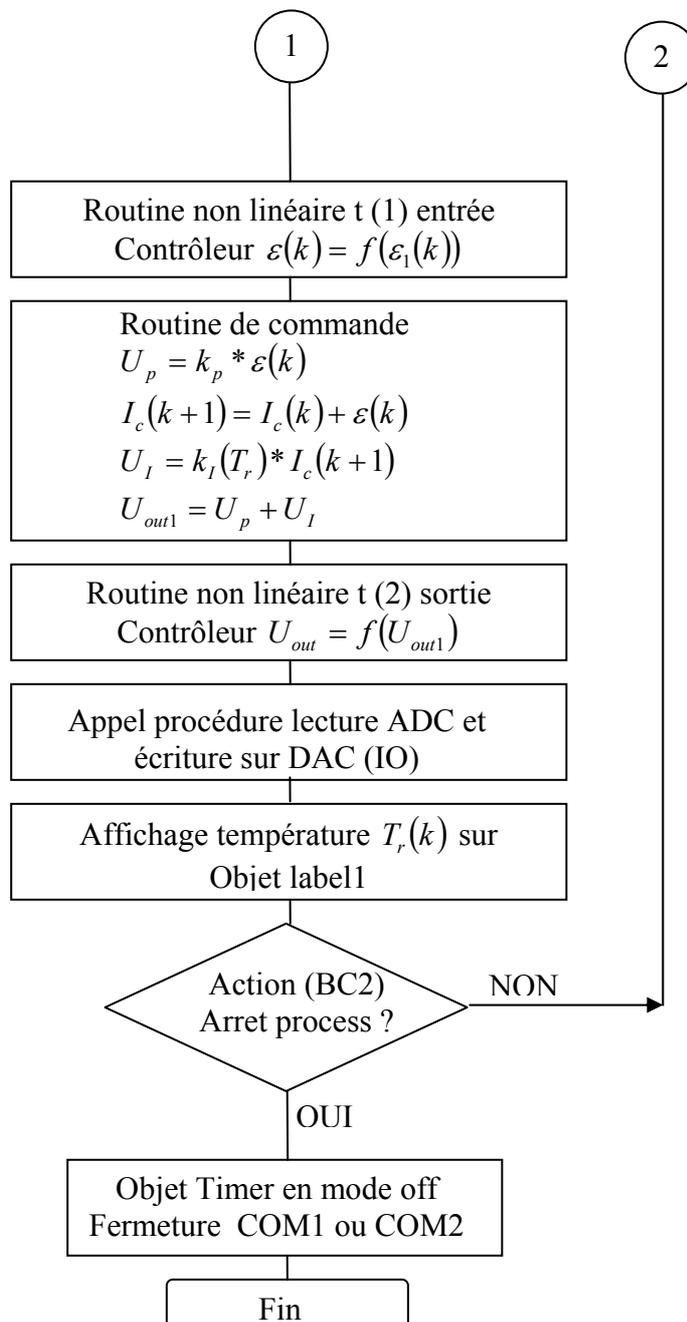


Figure.III.9- Organigramme simplifier du programme de commande du contrôleur PI avec saturation

Cet algorithme comporte les étapes suivantes :

1. Initialisation du port COM avec l'objet Timer en mode (OFF) et affichage des fenêtres relatives à la référence et lecture de la température du four (température ambiante) et Réglage de la fréquence d'échantillonnage a l'aide d'une barre de défilement horizontale 'Hscrollbar'.

2. Introduction de la consigne de température, choix de type de validation et choix de la nature du contrôleur.
3. Ouverture du port de communication COM1 ou COM2 a l'aide des objets (check box).

L'exécution du programme est obtenue a l'aide d'un bouton de commande (BC1) permettant de mettre le Timer en mode (ON). Ce module regroupe l'ensemble des programmes Visual basic ou sont implémentés les opérations de comparaisons ainsi que l'algorithme de régulateur (PI) avec saturation. Pour accéder aux lignes séries du PC nous avons inclus un module dans le programme Visual basic où nous déclarons l'ensemble des lignes du port « COM ».

L'interface graphique de pilotage pour ce mode de réglage est constituée par des boutons virtuels, zones textes, boutons d'options, labels, Timers,...etc. Ces derniers représentent les contrôles de Visual basic. Au niveau de ce tableau de contrôle virtuel, nous disposons de fenêtres pour sélectionner le type de contrôleur, introduire valeur la référence et l'affichage de température réelle, ainsi que le port série ou notre carte électronique est connectée. La fréquence d'échantillonnage est gérée par l'objet « Timer » de Visual basic, avec une valeur maximale de 1KHZ.

Les paramètres que nous devons introduire dans le logiciel sont calculés initialement a l'aide de la méthode expérimentale, en exploitons la courbe de réponse a l'échelon (Ziegler – Nichols –Takahashi), cette méthode a pour objet de détermination des paramètres du régulateur PID, associée a un processus a réponse aperiodique sans avoir a en réaliser l'identification [67].

Soit pour un contrôleur type PI, nous obtenons :

$$W_z = k_{pz} + k_{iz} \frac{z}{z-1} \quad \text{(III.4)}$$

Avec :

K_{iz} : constante de temps du régulateur PI pour le système discret.

K_{pz} : gain du régulateur PI pour le système discret.

Ils sont donnés par les relations suivantes :

$$\begin{cases} k_{pz} = k_{pc} - \left(\frac{T_e}{2}\right) k_{ic} \\ k_{iz} = k_{ic} T_e \end{cases} \quad \text{(III.5)}$$

Ou :

T_{ic} : constante de temps du régulateur PI pour le système continu.

K_{pc} : gain du régulateur PI pour le système continu.

T_e : période d'échantillonnage.

Le gain et la constante de temps du régulateur pour le système continu sont donnés par les relations suivantes :

$$\begin{cases} k_{pc} = \frac{0.9}{a T_R} \\ T_{ic} = 3.3 T_R = \frac{1}{k_{ic}} \end{cases} \quad \text{(III.6)}$$

Cependant, compte tenu de la dynamique non linéaire du four, nous effectuons un réajustement de K_p et T_i afin d'obtenir la meilleure réponse possible du four. La configuration de cette interface graphique est présentée en figure (III.10).

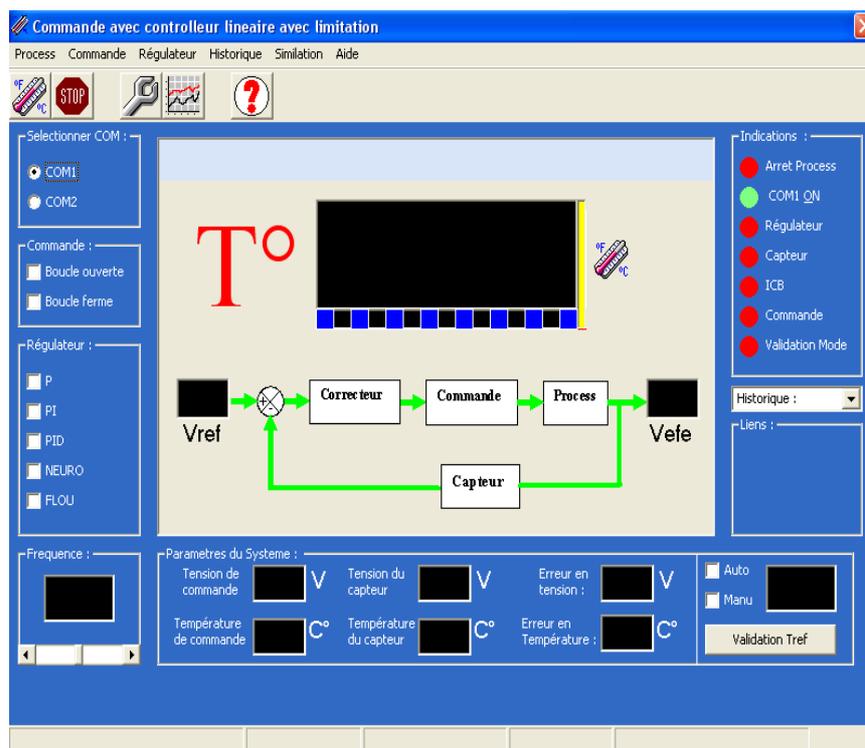


Figure.III.10- Interface graphique de la commande avec contrôleur PI avec saturation

III.3.2.3- Résultats et comparaisons :

L'exécution du programme nous a permis de construire la courbe de réponse de la plaque chauffante ainsi que le four pour une référence de 80°C avec un gain $K_p = 4$ et $T_i = 2\text{s}$ (voir figures (III.11.a) et (III.11.b)). Nous avons également testé la commande face à une perturbation. Cette action perturbatrice a été générée en refroidissant la sonde capteur à l'aide d'un ventilateur. Les variations de la température ainsi que la réaction du contrôleur sont illustrées en figures (III.11.a) et (III.11.b).

L'analyse de cet oscillogramme obtenu sur oscilloscope numérique, nous montre que l'erreur entre la consigne « T_c » et la température réelle (via le capteur AD590) diminue sans atteindre la valeur zéro. Ceci est due aux non linéarités de la dynamique du four et aux caractéristiques des amplificateurs convertisseurs utilisés aux niveaux de la carte d'interface que nous avons développée et utilisée. Nous constatons également que la baisse de température

(perturbation) est éliminée après un temps d'environ de 10 secondes pour la plaque chauffante et de 150 secondes pour le four électrique. Nous constatons également après différentes essais au laboratoire que la courbe de réponse du four change avec la référence $T_c(k)$. C'est pourquoi il est nécessaire d'implémenter d'autres algorithmes de commande afin d'améliorer les performances de notre asservissement numérique.

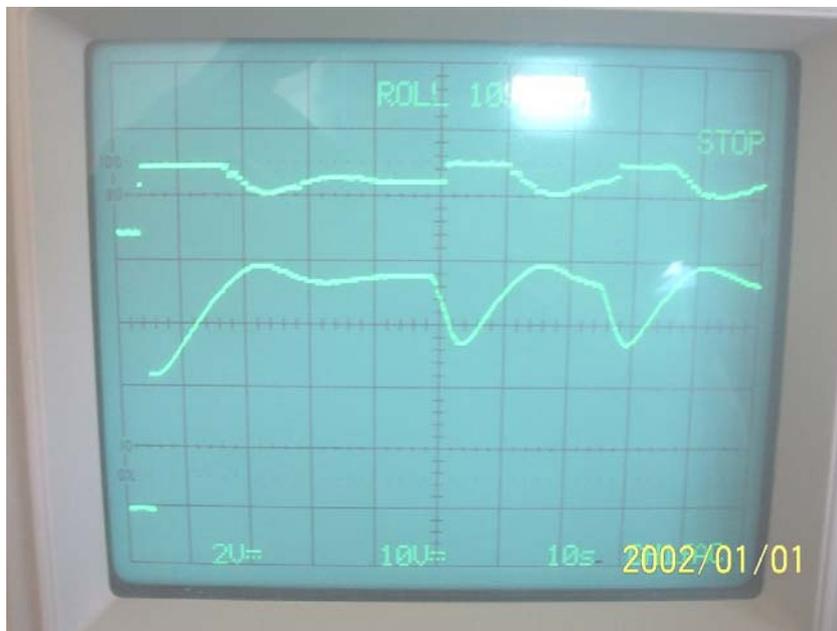


Figure.III.11.a - réponse de la plaque chauffante en fonction du temps avec le correcteur PI et limitation

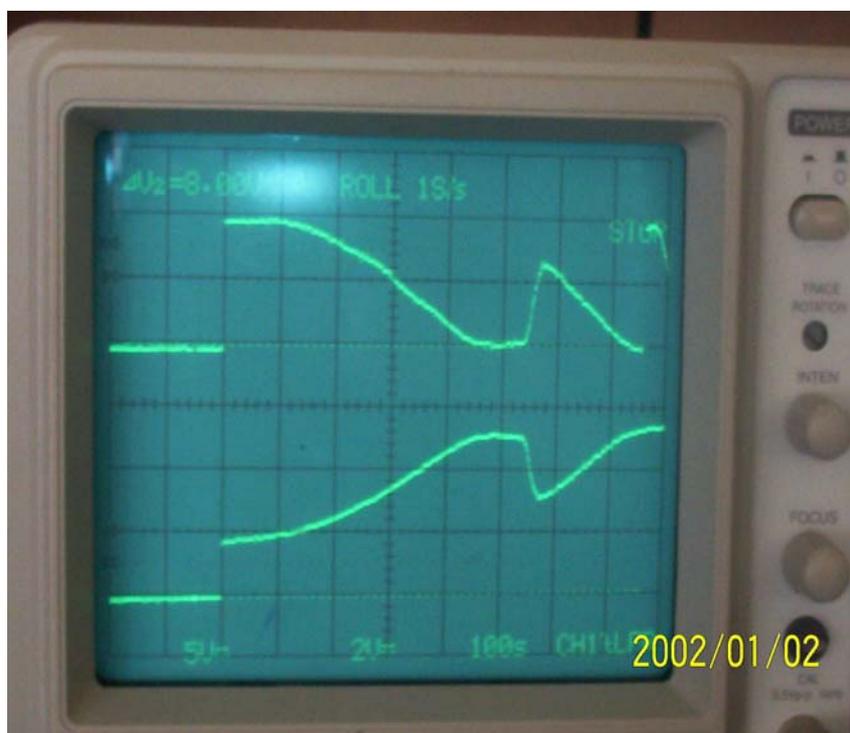


Figure.III.11.b - réponse du four en fonction du temps avec le correcteur PI et limitation

III.3.3- Réglage numérique avec contrôleur ON/OFF a hystérésis [65] :

III.3.3.1- Etude et Implémentation du software de contrôle :

Cette nouvelle configuration utilise un régulateur non linéaire de type ON/OFF avec zone morte (deadband). Ce type de réglage est utilisé dans le cas du four électrique afin de maintenir la température entre deux valeurs $\pm \Delta t$, qui sera fixée par l'utilisateur. Nous avons également utilisé une plaque chauffante avec son capteur comme deuxième process.

Le schéma bloc de la commande est présenté en figure (III.12.a). Cet ensemble est constitué de la carte d'interface (2) que nous avons décrit dans le chapitre précédent, du four électrique avec son capteur bloc (3). Le bloc (1) représente le synoptique du contrôleur avec sa référence $T_c(k)$ ainsi que le comparateur pour déterminer l'erreur de réglage. L'ensemble de ces fonctions est implémenté à l'aide de Visual basic 6.0.

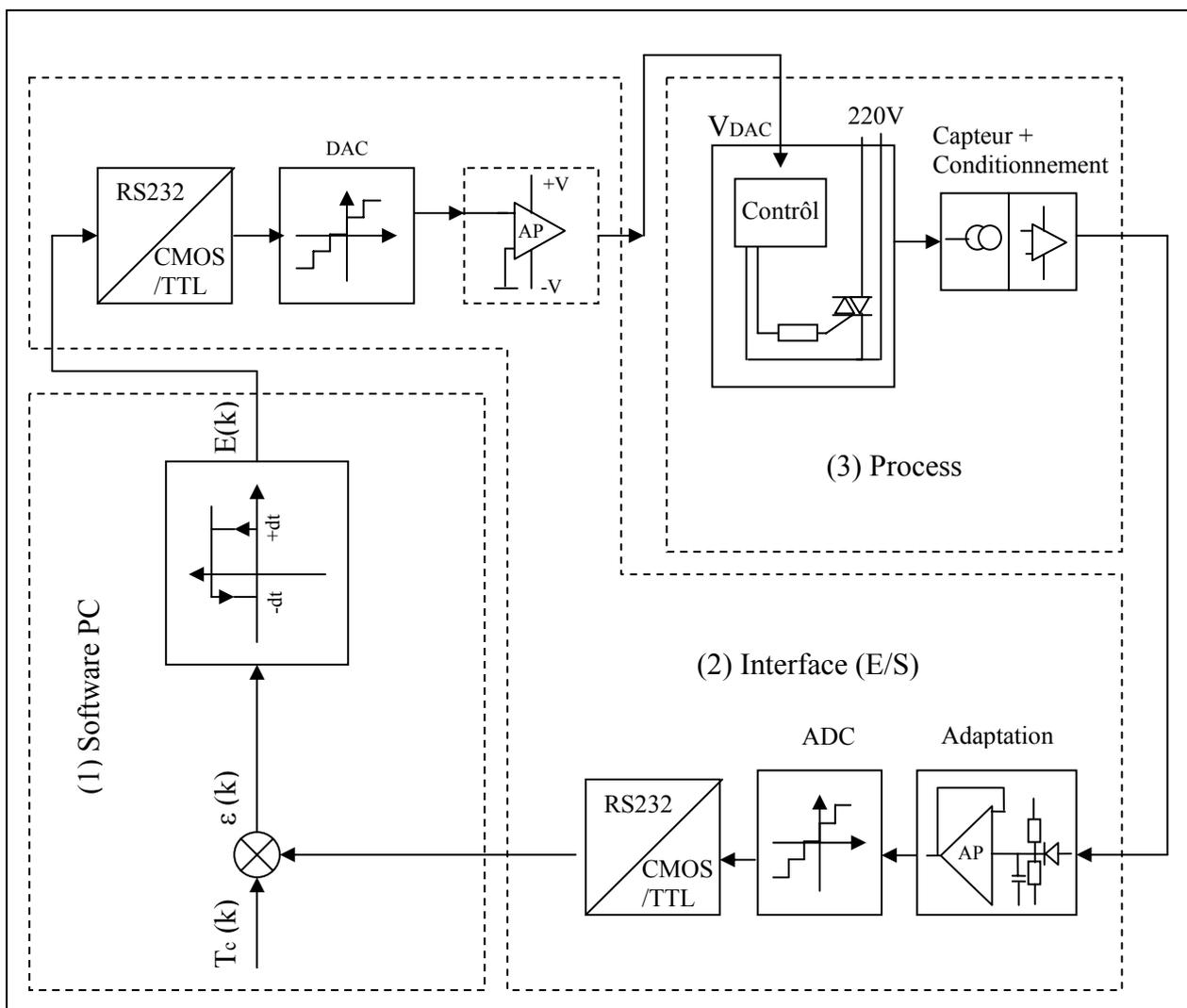


Figure.III.12.a - Schéma fonctionnel de l'asservissement numérique du four avec contrôleur ON/OFF à hystérésis

De manière analogue le schéma bloc de la commande appliquée à la plaque chauffante est présenté en figure (III.12.b). Il est constitué des même éléments à l'exception du process qui représenté par une plaque chauffante avec son amplificateur et son capteur.

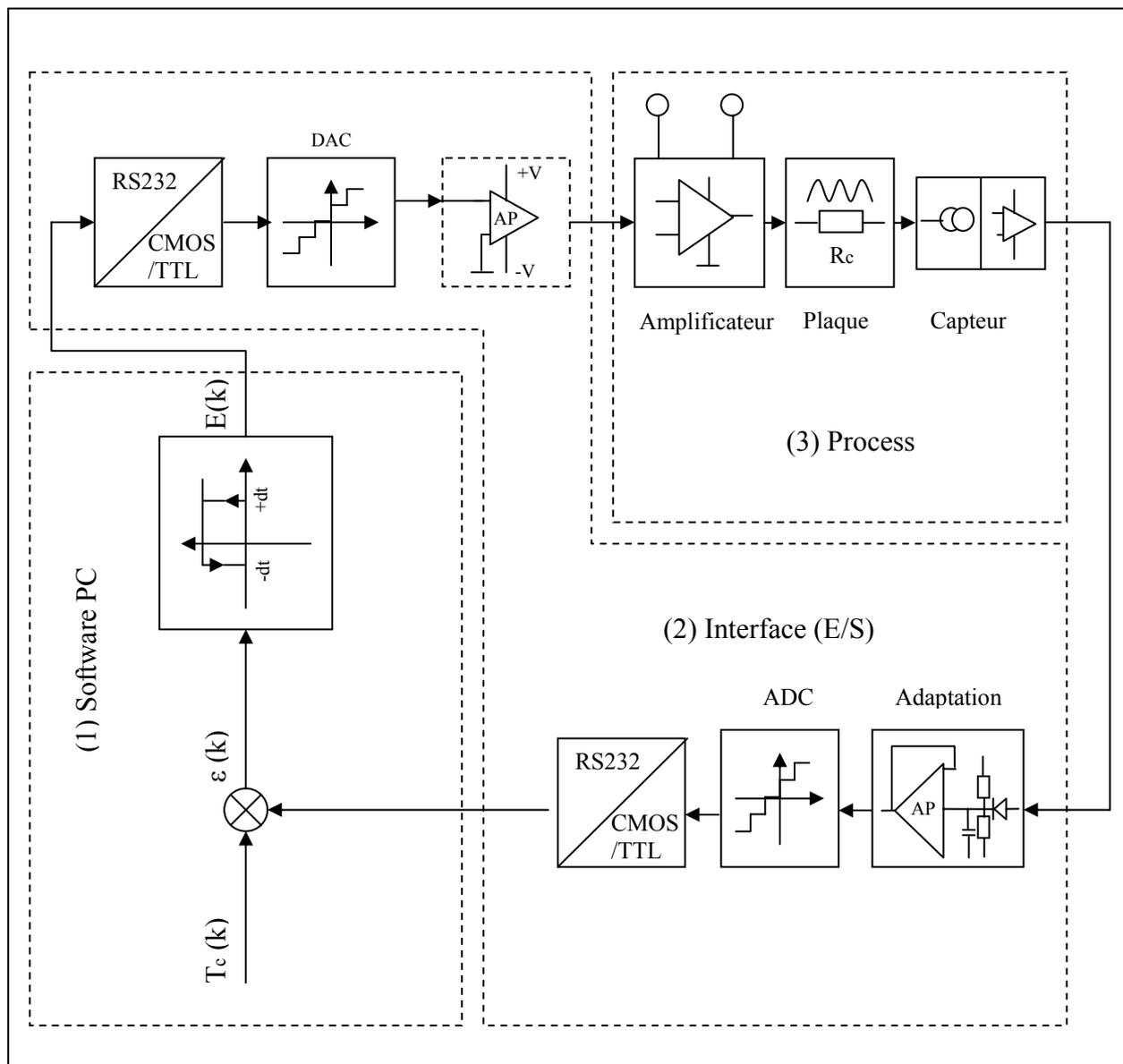


Figure.III.12.b - Schéma fonctionnel de l'asservissement numérique de la plaque chauffante avec contrôleur ON/OFF à hystérésis

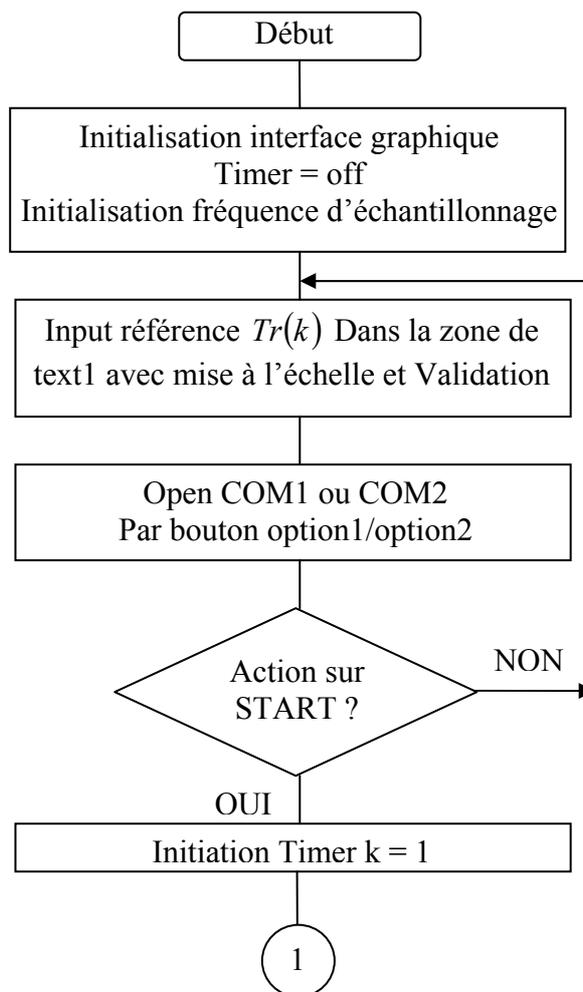
Au niveau de la partie hardware, nous utilisons la même carte d'interface connectée au port série COM1 ou COM2.

III.3.3.2- Organigramme et structure de l'interface graphique:

L'algorithme du contrôleur a hystérésis travaillant en mode poursuite s'effectue selon les étapes suivantes :

1. Calcul de l'erreur de réglage $\varepsilon(k)$.
2. Comparaison de $\varepsilon(k)$ par rapport a la zone morte $\pm \Delta t$.
3. Si $e(k) < 0$ et $e(k) > -\Delta t$ alors la sortie du contrôleur est on mode OFF ($V_{DAC}=0$).
4. Si $e(k) < 0$ et $e(k) \leq -\Delta t$ alors la sortie du contrôleur est on mode OFF ($V_{DAC}=0$).
5. Si $e(k) > 0$ et $e(k) < +\Delta t$ alors la sortie du contrôleur est on mode OFF ($V_{DAC}=0$).
6. Si $e(k) > 0$ et $e(k) \geq +\Delta t$ alors la sortie du contrôleur est on mode ON ($V_{DAC}=1$).

La figure (III.13.a) illustre l'organigramme décrivant la logique de contrôle avec ce type de contrôleur non linéaire.



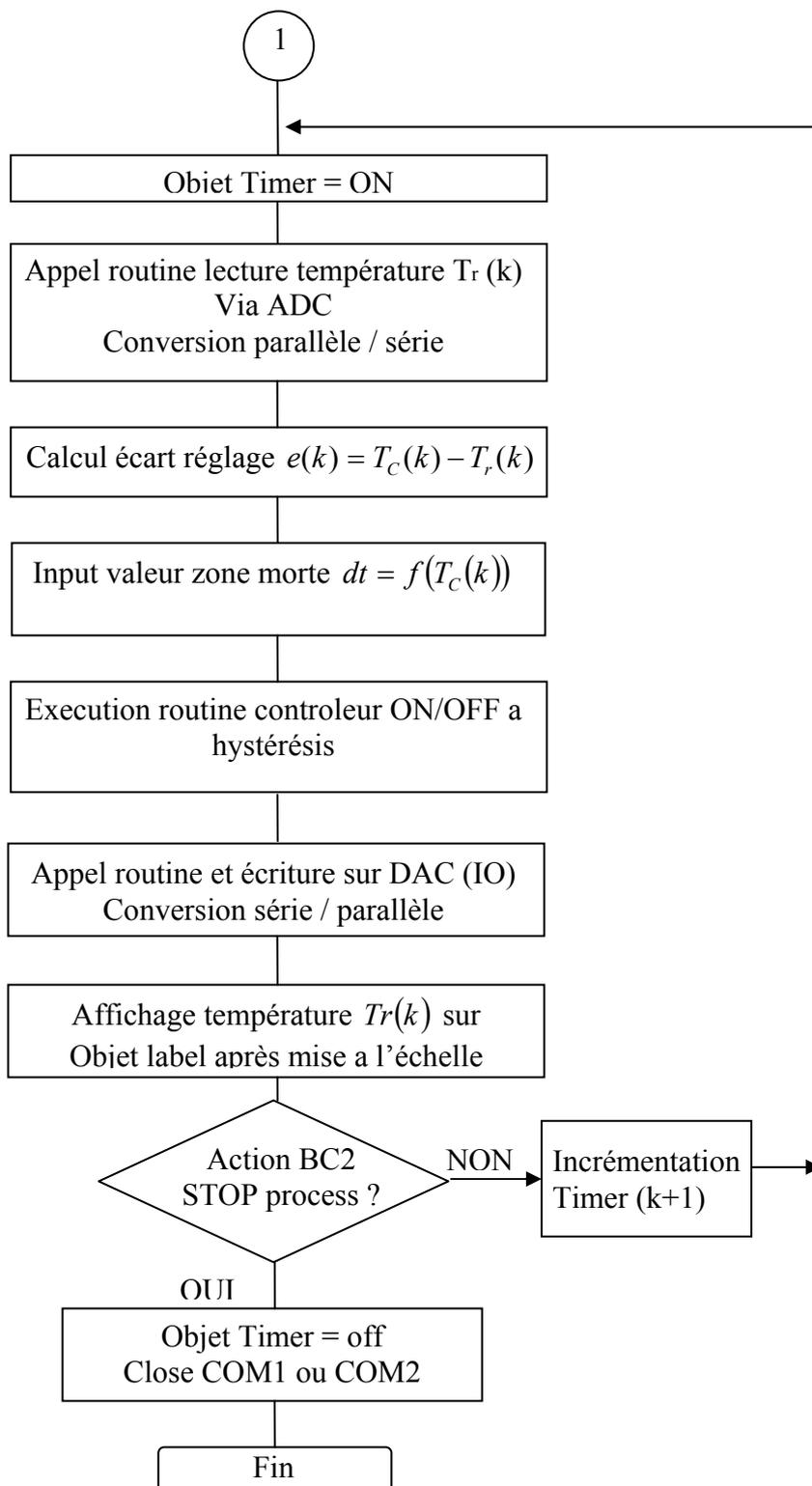


Figure.III.13.a- Organigramme de commande avec contrôleur ON-OFF a hystérésis

Cet algorithme comporte les mêmes étapes que la précédente à l'exception de la routine du contrôleur que nous utilisons dans ce cas précis.

La figure (III.13.b) illustre la logique de programmation du contrôleur ON/OFF à hystérésis à travers un organigramme simplifié :

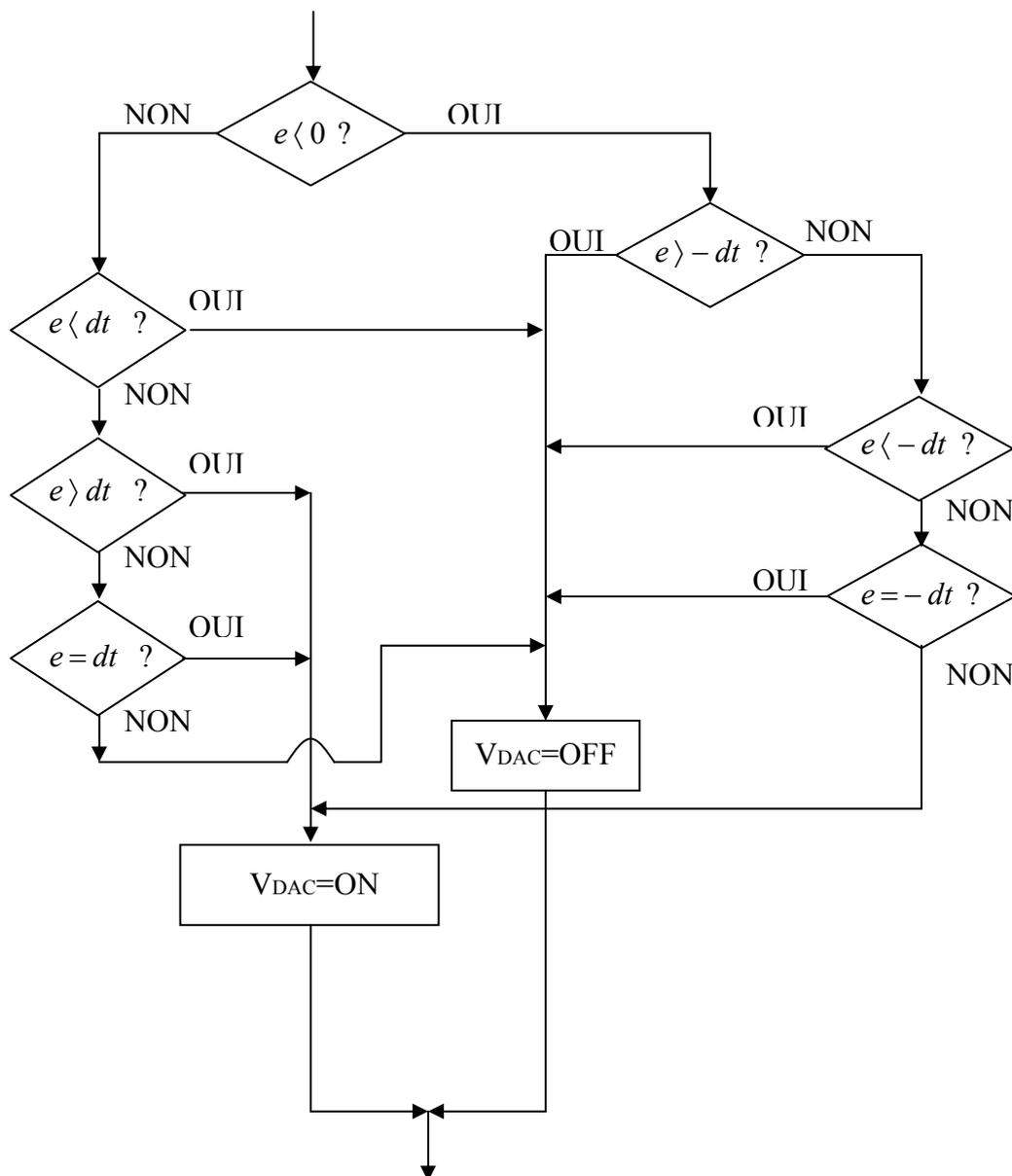


Figure.III.13.b- Organigramme de fonctionnement du contrôleur ON-OFF à hystérésis

L'interface graphique pour ce mode de réglage est constituée, comme celle-ci de la section précédente, par les contrôles de visual basic tel que les boutons virtuels, zones textes, boutons d'options, labels, Timers,...etc. La configuration de cette interface graphique est représentée par la figure (III.14) :

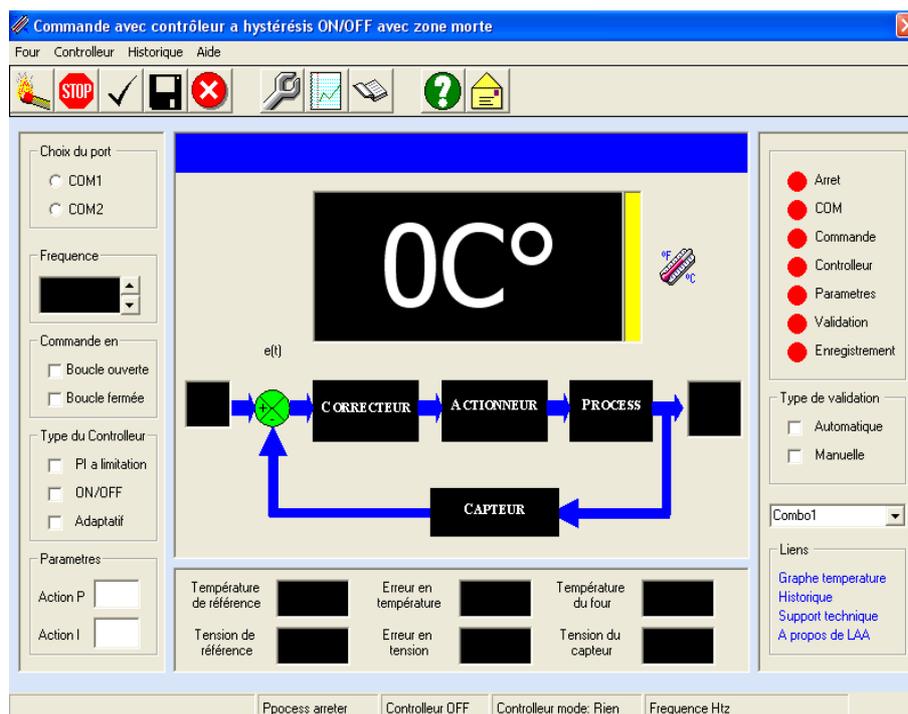


Figure.III.14- Interface graphique de la commande avec contrôleur ON/OFF a hystérésis

III.3.3.3- Résultats et évaluation des performances :

Après implémentation du programme informatique et exécution de ce dernier, nous avons enregistré les courbes de réponse pour un échelon de $T_{ref}(k) = 85$ degrés et $\pm \Delta t = 5$ degrés dans le cas de la plaque chauffante mais également au four électrique. Les courbes de réponses relatives à la plaque chauffante et le four sont portées en figures (III.15.a), (III.15.b) et (III.15.c).

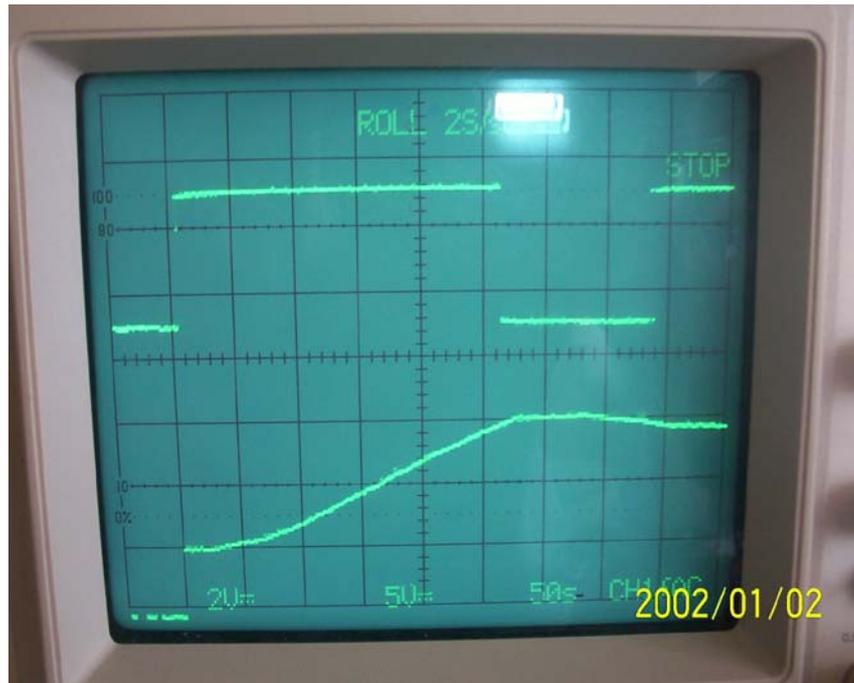


Figure.III.15.a – Courbe de réponse du contrôleur ON/OFF a hystérésis Appliqué au four

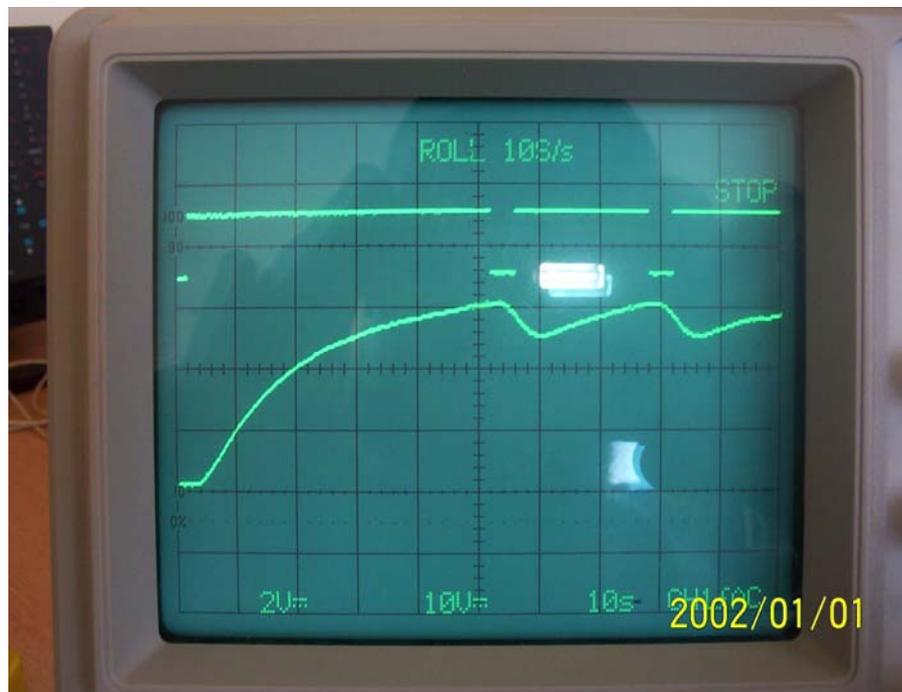


Figure.III.15.b – Courbe de réponse de la plaque chauffante avec contrôleur ON/OFF a hystérésis

La figure (III.15.b) présente l'évolution de la température via le capteur couplé avec la plaque chauffante. Nous constatons que la température augmente jusqu'à atteindre au pic d'environ de 90 degrés. En régime permanent cette dernière fluctue entre 80 et 90 degrés conformément à la zone morte $\pm \Delta t$ que nous avons fixé. Cependant nous constatons que l'écart de température atteint 10 degrés pour $dt=5$ degrés (grandeur que nous avons fixé lors de l'implémentation du programme sur PC). Ceci est du à l'inertie de la plaque chauffante dont la température baisse de manière naturelle sans équipement de refroidissement externe.

La figure (III.15.b) représente le signal du contrôleur numérique via le circuit de conversion digital - analogique. L'allure de ces signaux correspondent bien au fonctionnement d'un régulateur ON-OFF à hystérésis. En ce qui concerne les oscillogrammes de réponse concernant le four électrique de laboratoire (voir figure (III.15.b)), elle représente des allures analogues aux celles obtenue pour la plaque chauffante. Nous constatons un écart de 10 degrés pour $dt(k)=5$ degrés et le temps de réponse est d'environ de 275 Secondes.

III.3.4- Commande avec contrôleur PI et anti-windup [63, 64]:

Afin d'éviter l'emballement de la composante intégrale et la saturation de la mémoire du calculateur, nous devons utiliser une structure appelée anti-windup. Le schéma de ce correcteur est présenté en figure (III.16).

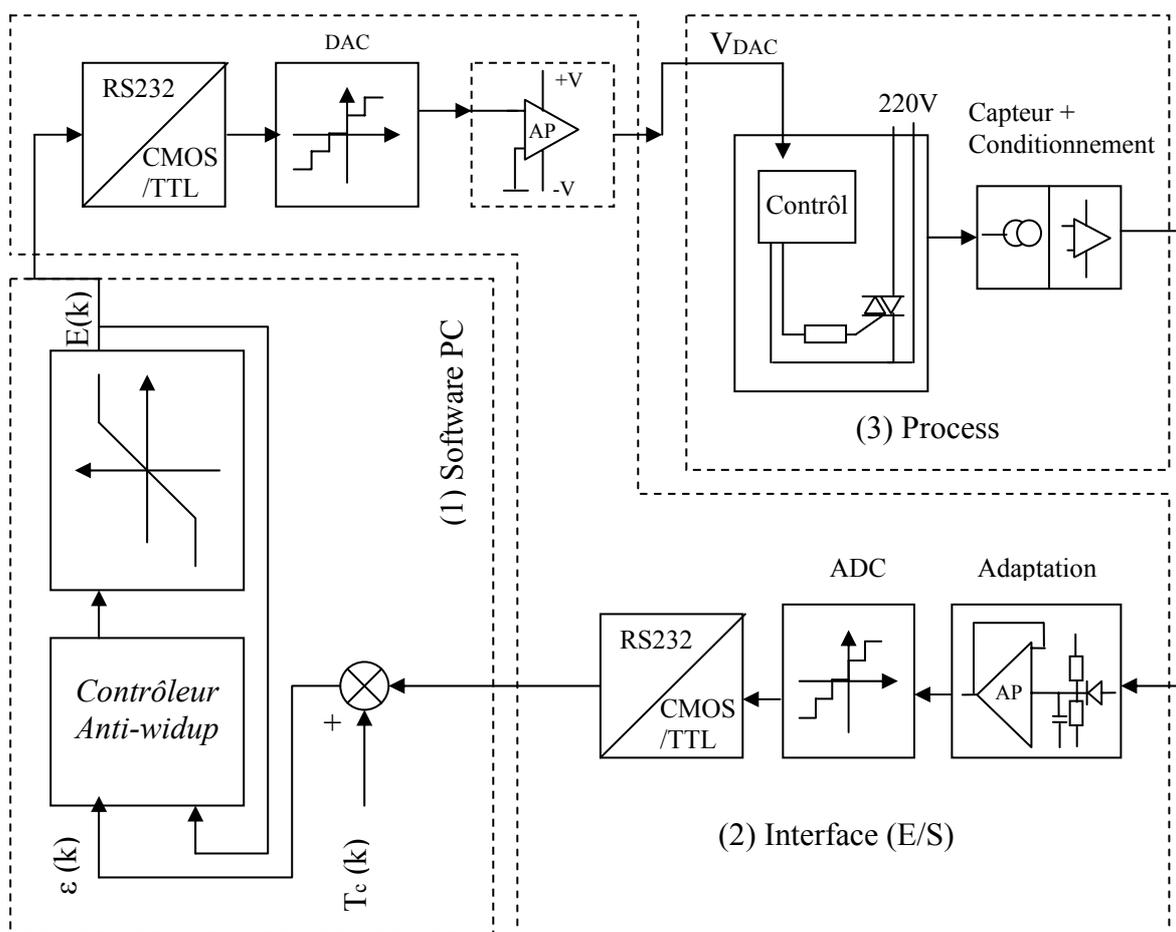


Figure.III.16- Schéma fonctionnel du contrôleur PI avec anti-windup

Cependant, pendant l'implémentation de ce contrôleur il est nécessaire de travailler avec une fréquence de Timer variable (fréquence comprise entre 5ms et 100ms).

III.3.5- Etude de la commande adaptative [11,12] :

Après les testes effectués sur la plaque chauffante et le four électrique avec correcteurs linéaires et non linéaires. Nous abordons dans cette section la troisième et la dernière stratégie de commande de type adaptative. L'élaboration de l'algorithme de réglage adaptatif que nous proposons consiste à développer un contrôleur PI avec des non linéarités dont le gain (K_p) et la constante de temps (T_i) sont ajustés en fonction du niveau de la référence de température imposée. Ceci est basé en partie sur les résultats que nous avons obtenus dans le cas de la commande PI classique. En effet nous avons constaté qu'il est nécessaire d'ajuster le couple gain et constante de temps du correcteur en fonction de la référence de température soit :

$$K_p, T_i = f [T_{ref}(k)] \quad (III.7)$$

Les données relatives à la relation (III.7) sont résumées au niveau du tableau (III.3) pour la plaque chauffante et au tableau (III.4) pour le four électrique.

N°	$T_{ref}(k)[^{\circ}C]$	k_p	$T_i[s]$
2	45	1	1
3	50	1	1
4	55	1.5	1
5	60	2	2
6	65	3	3
7	70	4	2
8	75	4	2
9	80	5	2
10	85	6	2
11	90	6	2

Tableau.III.3- Table de différentes valeurs de k_p et T_i pour différents niveaux de température de la plaque chauffante

N°	$T_{ref}(k)[^{\circ}C]$	k_p	$T_i[s]$
1	45	1	1
2	50	1.2	1
3	55	1.5	1
4	60	1.5	1
5	65	2.3	2
6	70	3	2
7	75	3.2	2
8	80	4	2
9	85	5	2
10	90	5	2

Tableau.III.4- Table de différentes valeurs de k_p et T_i pour différents niveaux de température du four électrique

Les paramètres du contrôleur soient 32 valeurs différentes pour (K_p) et (T_i), ont été déterminé expérimentalement sur le banc d'essai pour un pas de 5 degré, soit une variation de température de 25 à 100 degrés.

III.3.5.1- Structure générale et schéma synoptique:

Le schéma synoptique simplifié de cette structure est présenté en figure (III.17). L'asservissement numérique que nous avons étudié et réalisé au niveau du laboratoire est constitué d'une partie matérielle et une partie logicielle.

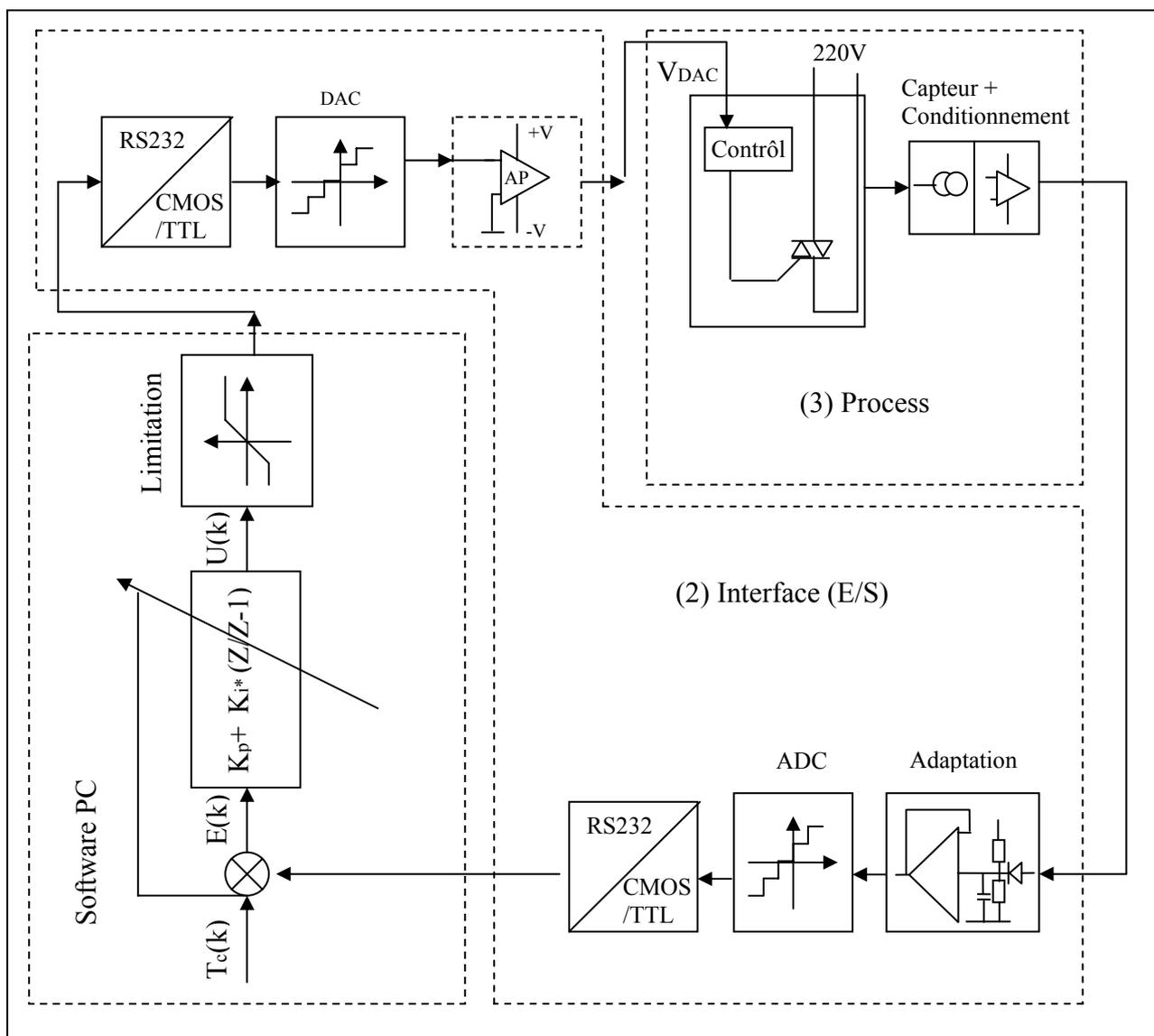
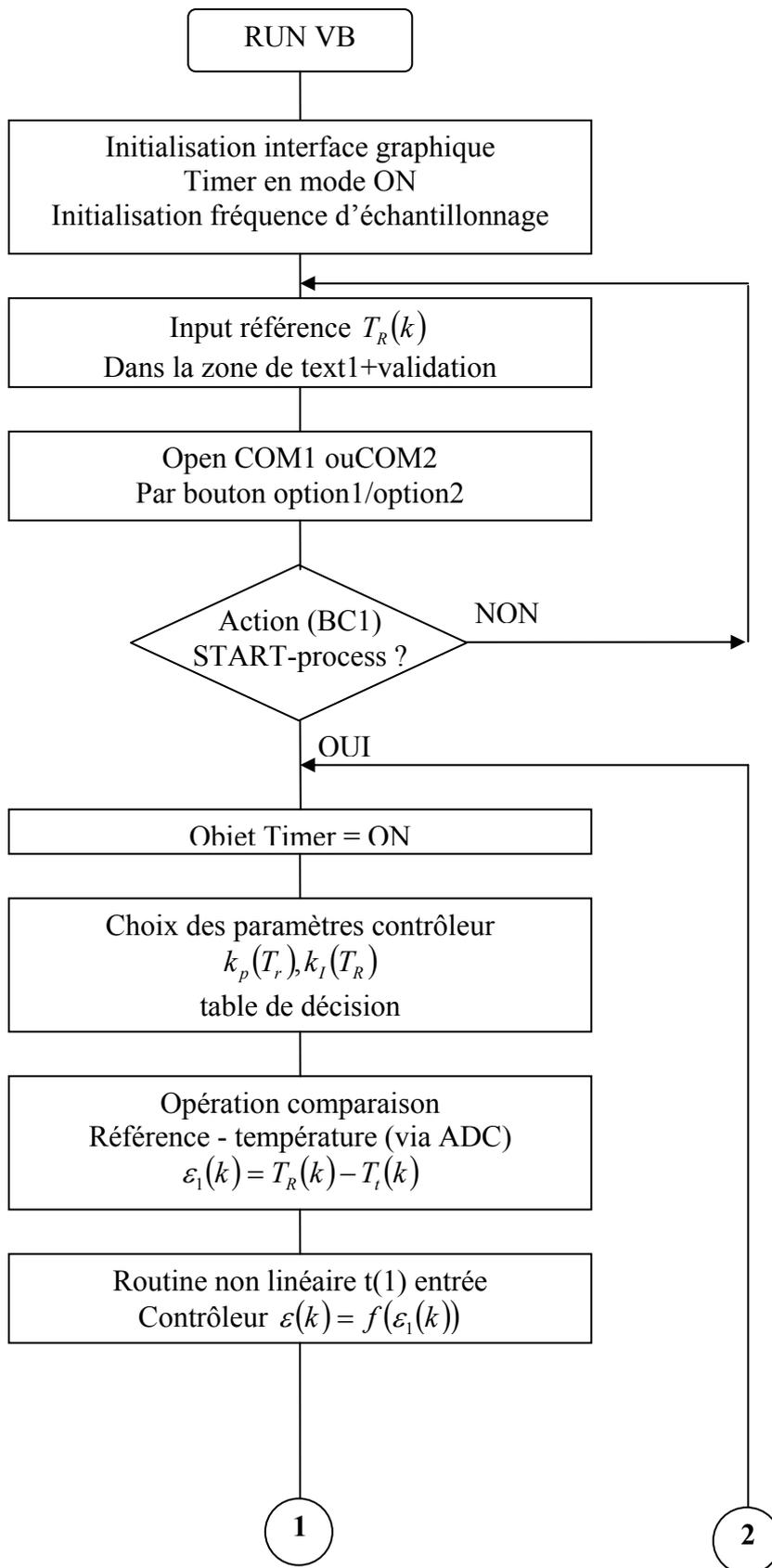


Figure.III.17- Schéma bloc de la commande adaptative

III.3.5.2- Organigramme et algorithme adopté :

Le programme informatique que nous avons développé permet un contrôle avec adaptation des paramètres du contrôleur sachant que la dynamique du four est non linéaire. De manière générale des procédures associées a chaque objet de Visual basic assure une gestion

autonome des paramètres du correcteur à l'aide d'une table de décision où (K_p) et (T_i) sont sélectionnés en fonction de la référence imposée comprise entre 25 et 100 degrés. Pour illustrer cette partie software la figure (III.18) présente l'organigramme simplifié décrivant la logique de commande du four.



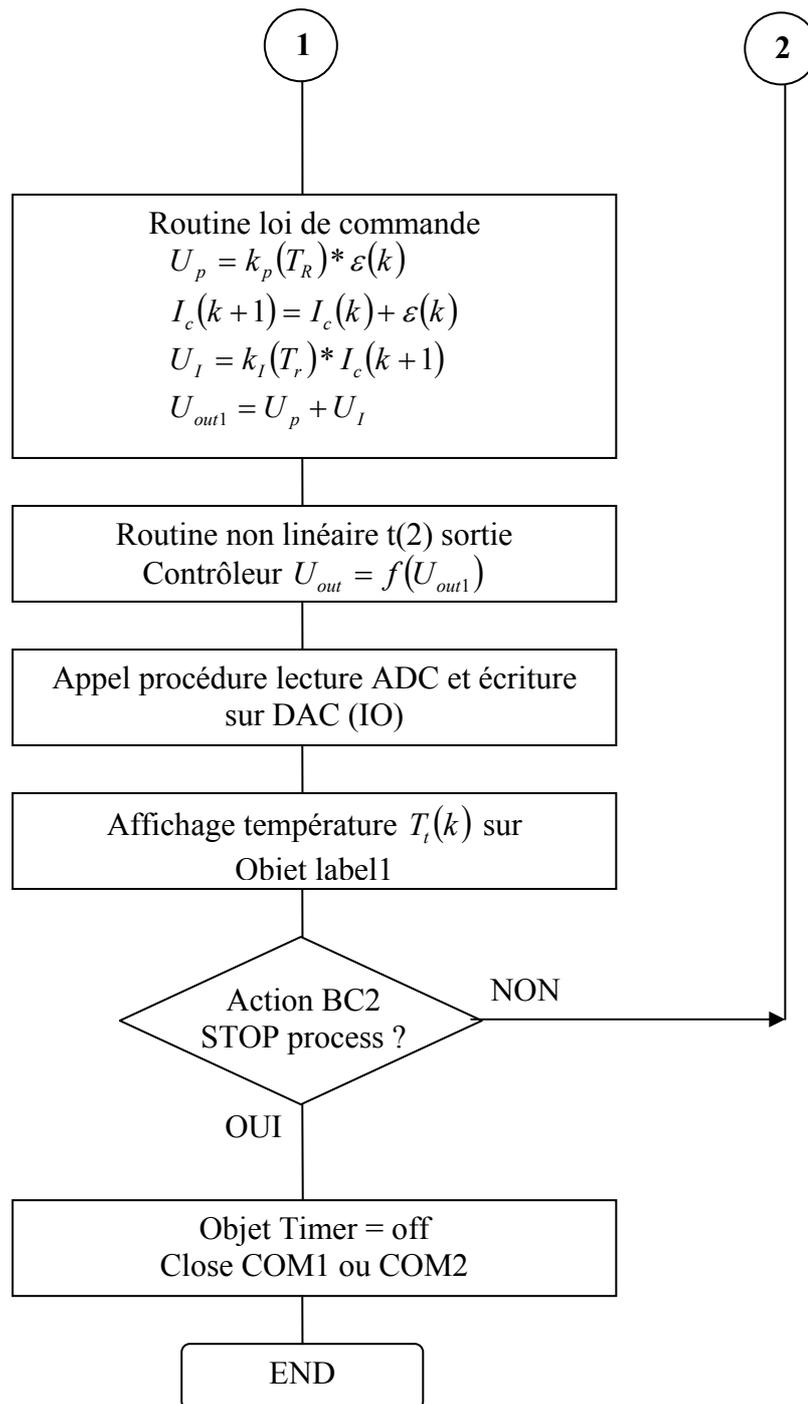


Figure.III.18- Organigramme simplifier pour la commande adaptative

Cet algorithme comporte les étapes suivantes :

- Initialisation du port COM avec Timer en mode (OFF) et affichage des fenêtres relatives a la référence et lecture de la température du four.
- Réglage de la fréquence d'échantillonnage a l'aide d'une barre de défilement horizontale 'Hscrollbar'.

- Introduction de la consigne de température et choix de la nature du contrôleur à l'aide de l'objet 'Check -box'.

L'exécution du programme en mode cyclique est obtenue à l'aide d'un bouton de commande permettant de valider l'objet 'Timer' en mode (ON). Au niveau de ce dernier contrôle nous retrouvons l'ensemble des programmes Visual basic ou sont implémentés les opérations de comparaisons ainsi que l'algorithme de régulateur adaptatif. Les fonctions d'adressage les plus importantes pour la sortie série se trouvent dans les bibliothèques de fonctions de Windows installées avec le système. La configuration de cette interface software est présentée en figure (III.19).

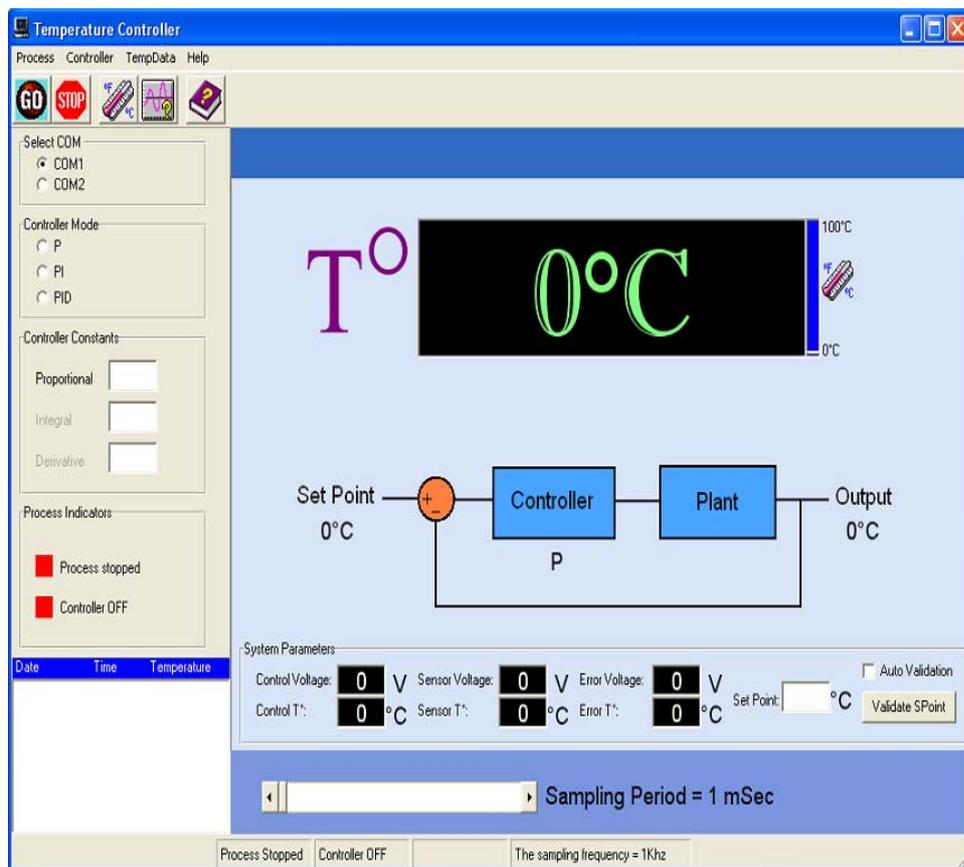


Figure.III.19- Interface graphique de la commande adaptative du four

Elle est constituée essentiellement des boutons de commandes, zones textes, boutons d'options, labels, Timers,...etc. Ces derniers représentent les contrôles de Visual basic. Au niveau de ce tableau de contrôle virtuel, nous disposons de fenêtres pour sélectionner le type de contrôleur, la référence, l'affichage de température réelle, ainsi que le port série ou notre carte électronique est connectée. La fréquence d'échantillonnage est gérée par l'objet « Timer » de Visual basic, avec une valeur maximale de 1KHZ.

III.3.5.3- Résultats et analyses :

L'exécution du programme que nous avons implémenté sur l'ordinateur, nous a permis de relever les différentes courbes de réponses pour un cycle de température donné. La figure (III.20.a) représente l'évolution de la température (T_r) du four pour les valeurs du gain (K_p) comprises entre 1 et 12 avec ($T_i=0.01$ s). La figure (III.20.b) illustre la variation du signal de réglage ε (t) pour les différents paramètres du contrôleur adaptatif. Le dernier oscillogramme montre la réaction du contrôleur (signal de sortie de régulateur) pour une perturbation de la température due au refroidissement de la sonde capteur par un ventilateur.

L'analyse de l'ensemble de ces résultats expérimentaux montre que le correcteur adaptatif que nous avons implémenté assure un fonctionnement avec une erreur de réglage qui tend vers zéro selon la figure (III.20.b).

Par ailleurs un test de robustesse de ce correcteur face à une perturbation de la température figure (III.21) confirme que ce dernier assure bien la fonction principale qui lui a été confiée.

N.B : le temps de monte de la température T_m est de 420 secondes et un dépassement $d = 5$ degrés et $\Delta t = 200$ secondes.

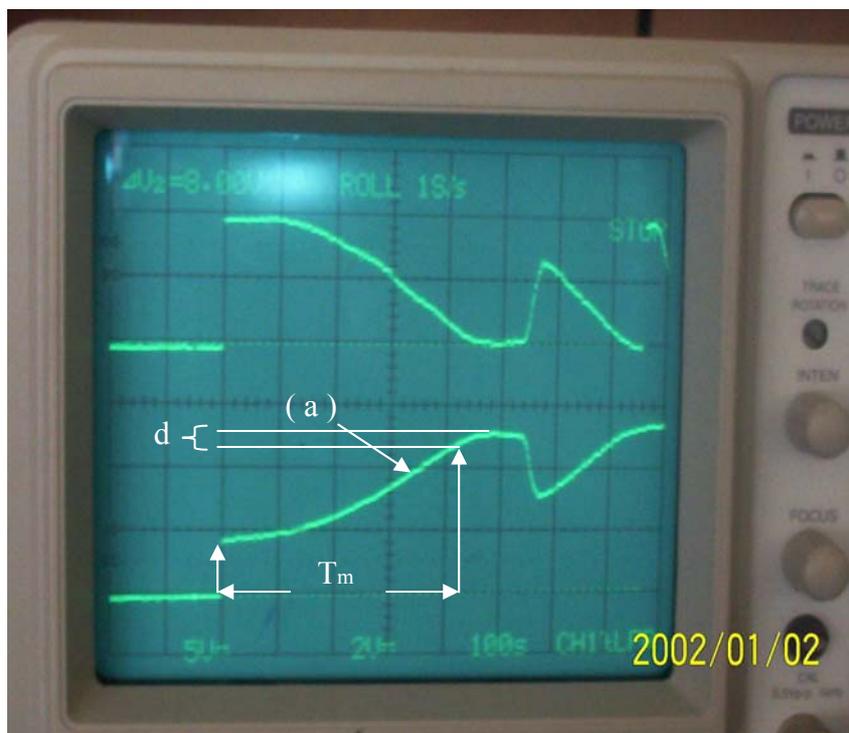


Figure.III.20.a- Courbes de température du four en fonction du temps pour le contrôleur adaptatif.

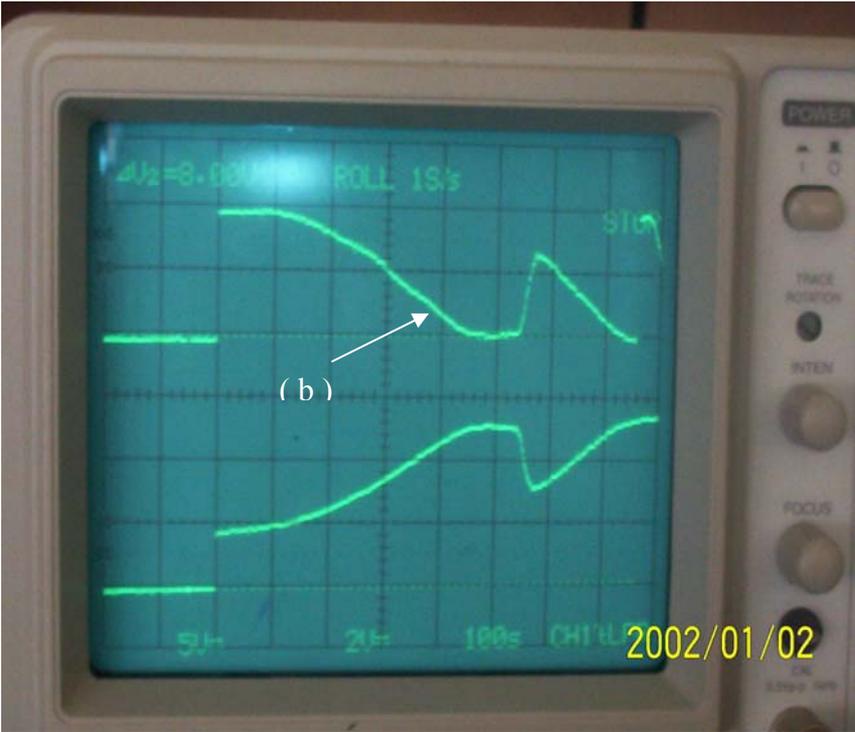


Figure.III.20.b- Variation du signal du contrôleur adaptatif

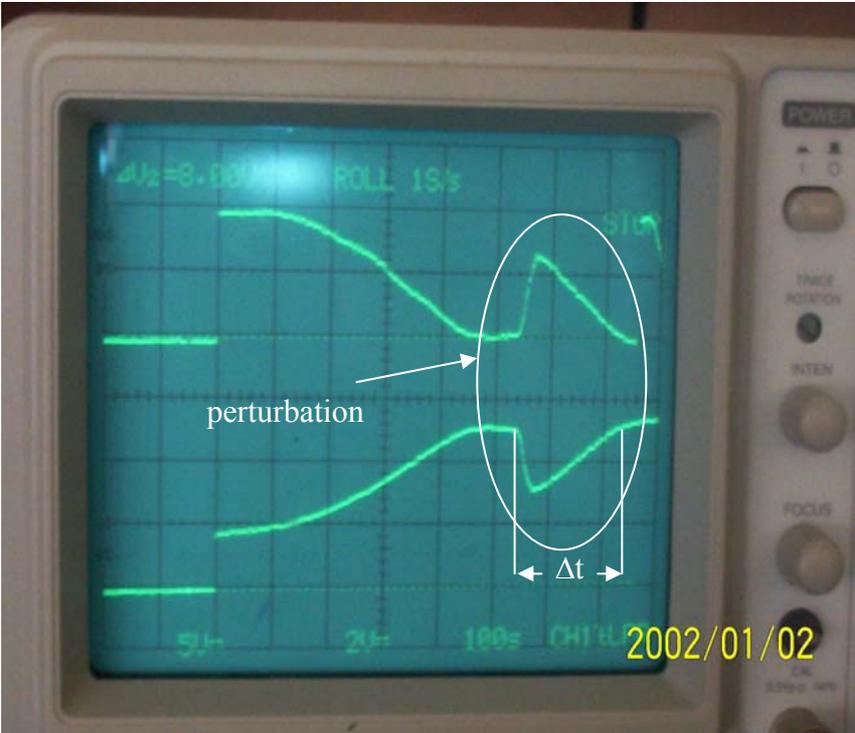


Figure.III.21- réponse du contrôleur lors d'une perturbation

CONCLUSION :

La première variante consiste à générer le signal de référence température T_{ref} a travers le software que nous avons élaboré. Nous avons également prévu une boucle de mesure afin d'afficher et enregistrer la température direct sur PC en exploitant la sortie du capteur via le canal d'entrée analogique. Cette première variante nous a permit de vérifier le bon fonctionnement de la carte lorsqu'elle est connectée au PC.

La deuxième configuration est que nous avons développé consiste a implémenter le software du contrôleur PI avec élément non linéaire pour éviter la saturation du DAC. Nous avons également implémenter un régulateur non linéaire de type ON/OFF a hystérésis qui convient mieux au four lorsque il est nécessaire de maintenir la température a une valeur située entre $T+dT$ et $T-dT$. Cependant, nous constatons que l'écart réel par rapport à la consigne dépasse légèrement l'écart dT fixé au niveau du software.

Enfin, la dernière stratégie de commande adaptative que nous avons traité dans ce chapitre présente une meilleure performance par rapport au précédentes.

L'ensemble des programme que nous avons implémenté a l'aide d'un langage orienté objet sous Windows ont été appliques au contrôle de la température d'une simple plaque chauffante puis d'un four électrique de laboratoire.

Conclusion Générale

CONCLUSION GENERALE

Dans ce travail, nous avons étudié et réalisé une commande numérique par PC pour le contrôle d'un four électrique de laboratoire et une plaque chauffante. La partie matérielle est constituée d'une carte d'interface (entrées/sorties) analogique permet une jonction entre le processus et le software via le port série COM du Micro-ordinateur.

D'autre part, nous avons contribué à améliorer les stratégies de commande du four et de la plaque chauffante toute en se basant sur le contrôleur PI à paramètres constants jusqu'à l'élaboration d'un contrôleur adaptatif dont les paramètres sont variables en fonction de la zone de travail du four.

En premier lieu, nous avons identifié la dynamique du four avec ses trois organes (four, actionneur et capteur de température) en tenant compte des non linéarités du système. Ceci a conduit à établir son modèle neuronal à partir des données réelles du process. Au niveau de ces modèles neuronaux, nous avons présenté et simulé deux types d'architectures. La première est celle basée sur les perceptrons multicouches. La deuxième architecture est à fonction de base radiale notée (RBF) qui utilise une seule couche cachée avec fonction d'activation Gaussienne et une couche de sortie linéaire. Après simulation sous MATLAB, nous avons constaté que la configuration à base radiale permet d'obtenir un modèle avec moins d'itérations.

Dans la deuxième phase de ce travail qui est la plus importante, nous avons étudié et réalisé une carte d'interface électronique de type analogique, constituée essentiellement de registres à décalage et d'unités de conversion analogiques adaptés aux ports séries du PC. Cette structure permet de générer des signaux (entrées – sorties) continus exploitable par les procédés industriels. Cette partie hardware a été testée sur banc d'essai afin de s'assurer du bon fonctionnement et de sa fiabilité avant son branchement avec le calculateur.

Le dernier chapitre a été consacré à l'implémentation du software de contrôle du four. Le software que nous avons élaboré et implémenté sous forme d'interface graphique à l'aide d'un langage orienté objet tel que Visual Basic 6.0 sous Windows et qui permet un pilotage de l'ensemble des paramètres du process de manière visuelle par un simple CLICK de la souris. Ce programme informatique à comme fonction de générer la référence de la température, la comparaison avec la grandeur réelle et enfin l'élaboration des algorithmes de réglage que nous avons retenu. Le même listing du programme source de Visual basic peut être compiler et exécuter avec les versions Visual basic.net utilisable dans le cas d'un réseau de PC.

La première variante de ce programme, consiste à contrôler le four ou la plaque chauffante avec introduction d'une consigne, puis une boucle de mesure avec affichage de la température à des instants d'échantillonnage choisi par l'utilisateur. La deuxième variante du software consiste à programmer un contrôleur à hystérésis de type ON/OFF, ou l'écart de température 'dt' est fixé par la software. La troisième variante du programme de commande concerne l'implémentation d'un algorithme de commande de type PI (proportionnel, intégrale) avec une limitation de type à saturation.

A l'issu des résultats que nous avons obtenu nous constatons que les paramètres de ce contrôleur doivent être modifiés en fonction de la zone de travail du four, ou de la plaque chauffante. Ceci nous a conduit à envisager l'implémentation d'un nouveau software de type PI adaptatif. Cette algorithmes permet une sélection du gain (K_p) et de la constante de temps intégrale (K_i) en fonction de la référence de température. Cette dernière variante est devenue nécessaire compte- tenu de la non linéarité de l'ensemble four –circuiterie électronique. Nous avons également implémenté un contrôleur PI avec anti-windup.

Le programme informatique que nous avons développé est de type orienté objet, celui-ci nécessite l'utilisation d'un fichier système propre a Windows afin d'avoir accès aux signaux du port série COM. Cette variante fonctionne avec toutes les versions de Windows y compris la version XP.

Dans une prochaine étape, il est intéressant d'implémenter d'autres algorithmes de commande basés sur la logique floue ou les réseaux de neurones sachant que nous disposons d'une véritable carte d'interface process avec un langage relativement puissant comme Visual Basic sous windows. D'autre part, cette carte électronique peut être utilisée avec d'autres langages orientés objets tel que Delphi 7 ou Visual C++ 6 sous Windows.

Annexes


```
net.trainparam.epochs=400;
net.trainparam.show=10;
net.trainparam.goal=0.0001;
q=length(x0);
p1=zeros(3,q);
pause
p1(1,1:q)=u1(1,1:q);
p1(2,2:q)=u1(1,1:(q-1));
p1(3,3:q)=u1(1,1:(q-2));
p1(4,4:q)=u1(1,1:(q-3));
p1(5,5:q)=u1(1,1:(q-4));
p1(6,6:q)=u1(1,1:(q-5));
p1(7,7:q)=u1(1,1:(q-6));
p1(8,8:q)=u1(1,1:(q-7));
p1(9,9:q)=u1(1,1:(q-8));
p1(10,10:q)=u1(1,1:(q-9));
p1(11,11:q)=u1(1,1:(q-10));
p1(12,12:q)=u1(1,1:(q-11));
p1(13,13:q)=u1(1,1:(q-12));
p1(14,14:q)=u1(1,1:(q-13));
p1(15,15:q)=u1(1,1:(q-14));
p1(16,16:q)=u1(1,1:(q-15));
p1(17,17:q)=u1(1,1:(q-16));
p1(18,18:q)=u1(1,1:(q-17));
p1(19,19:q)=u1(1,1:(q-18));
p1(20,20:q)=u1(1,1:(q-19));
p1(21,21:q)=u1(1,1:(q-20));
p1(22,22:q)=u1(1,1:(q-21));
p1(23,23:q)=u1(1,1:(q-22));
p1(24,24:q)=u1(1,1:(q-23));
p1(25,25:q)=u1(1,1:(q-24));
p1(26,26:q)=u1(1,1:(q-25));
p1(27,27:q)=u1(1,1:(q-26));
p1(28,28:q)=u1(1,1:(q-27));
p1(29,29:q)=u1(1,1:(q-28));
p1(30,30:q)=u1(1,1:(q-29));
p1(31,31:q)=u1(1,1:(q-30));
p1(32,32:q)=u1(1,1:(q-31));
p1(33,33:q)=u1(1,1:(q-32));
p1(34,34:q)=u1(1,1:(q-33));
p1(35,35:q)=u1(1,1:(q-34));
p1(36,36:q)=u1(1,1:(q-35));
p1(37,37:q)=u1(1,1:(q-36));
p1(38,38:q)=u1(1,1:(q-37));
p1(39,39:q)=u1(1,1:(q-38));
p1(40,40:q)=u1(1,1:(q-39));
p1(41,41:q)=u1(1,1:(q-40));
p1(42,42:q)=u1(1,1:(q-41));
p1(43,43:q)=u1(1,1:(q-42));
p1(44,44:q)=u1(1,1:(q-43));
p1(45,45:q)=u1(1,1:(q-44));
p1(46,46:q)=u1(1,1:(q-45));
p1(47,47:q)=u1(1,1:(q-46));
pause
net=train(net,p1,x0);
y1=sim(net,p1)
pause
plot(T,x0,T,y1,'*');grid
xlabel('temps[S]')
ylabel('consigne de température [V]')
```

Annexe II :

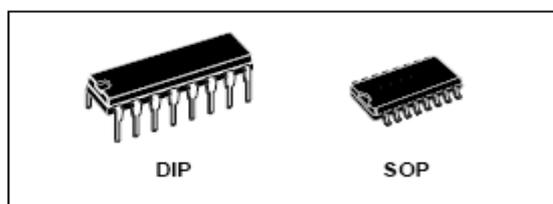
I. Fiche technique du circuit intégré CMOS4094 :



HCF4094B

8 STAGE SHIFT AND STORE BUS REGISTER WITH 3-STATE OUTPUTS

- 3-STATE PARALLEL OUTPUTS FOR CONNECTION TO COMMON BUS
- SEPARATE SERIAL OUTPUTS SYNCHRONOUS TO BOTH POSITIVE AND NEGATIVE CLOCK EDGES FOR CASCADING
- MEDIUM SPEED OPERATION 5MHz at 10V
- QUIESCENT CURRENT SPECIFIED UP TO 20V
- STANDARDIZED SYMMETRICAL OUTPUT CHARACTERISTICS
- 5V, 10V AND 15V PARAMETRIC RATINGS
- INPUT LEAKAGE CURRENT
 $I_l = 100nA$ (MAX) AT $V_{DD} = 18V$ $T_A = 25^\circ C$
- 100% TESTED FOR QUIESCENT CURRENT



ORDER CODES

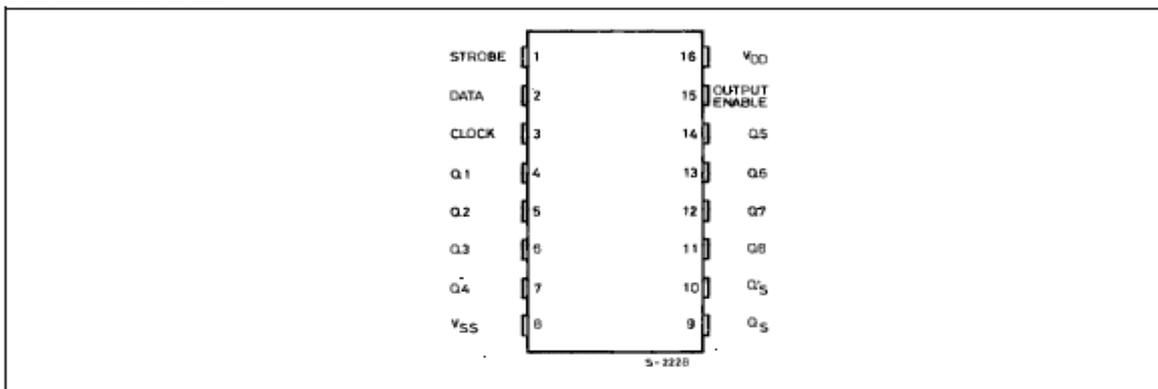
PACKAGE	TUBE	T & R
DIP	HCF4094BEY	
SOP	HCF4094BM1	HCF4094M013TR

DESCRIPTION

The HCF4094B is a monolithic integrated circuit fabricated in Metal Oxide Semiconductor technology available in DIP and SOP packages. The HCF4094B is an 8 stages serial shift register having a storage latch associated with each stage for strobing data from the serial input to parallel buffered 3-state outputs. The parallel outputs may be connected directly to common bus lines. Data is shifted on positive clock transition. The data in each shift register stage is transferred to the

storage register when the STROBE input is high. Data in the storage register appears at the outputs whenever the OUTPUT-ENABLE signal is high. Two serial outputs are available for cascading a number of HCF4094B devices. Data is available at the Q_5 serial output terminal on positive clock edges to allow for high speed operation in cascaded system in which the clock rise time is fast. The same serial information, available at the Q'_5 terminal on the next negative clock edge, provides a means for cascading HCF4094B devices when the clock rise time is slow.

PIN CONNECTION



II. Fiche technique du circuit intégré DAC0804 :



8-Bit, High Speed, Multiplying D/A Converter
(Universal Digital Logic Interface)

DAC08

FEATURES

- Fast Settling Output Current: 85 ns
- Full-Scale Current Prematched to ± 1 LSB
- Direct Interface to TTL, CMOS, ECL, HTL, PMOS
- Nonlinearity to 0.1% Maximum Over Temperature Range
- High Output Impedance and Compliance: -10 V to +18 V
- Complementary Current Outputs
- Wide Range Multiplying Capability: 1 MHz Bandwidth
- Low FS Current Drift: ± 10 ppm/ $^{\circ}$ C
- Wide Power Supply Range: ± 4.5 V to ± 18 V
- Low Power Consumption: 33 mW @ ± 5 V
- Low Cost
- Available in Die Form

ence and full-scale currents eliminates the need for full-scale trimming in most applications. Direct interface to all popular logic families with full noise immunity is provided by the high swing, adjustable threshold logic input.

High voltage compliance complementary current outputs are provided, increasing versatility and enabling differential operation to effectively double the peak-to-peak output swing. In many applications, the outputs can be directly converted to voltage without the need for an external op amp.

All DAC08 series models guarantee full 8-bit monotonicity, and nonlinearities as tight as $\pm 0.1\%$ over the entire operating temperature range are available. Device performance is essentially unchanged over the ± 4.5 V to ± 18 V power supply range, with 33 mW power consumption attainable at ± 5 V supplies.

The compact size and low power consumption make the DAC08 attractive for portable and military/aerospace applications; devices processed to MIL-STD-883, Level B are available.

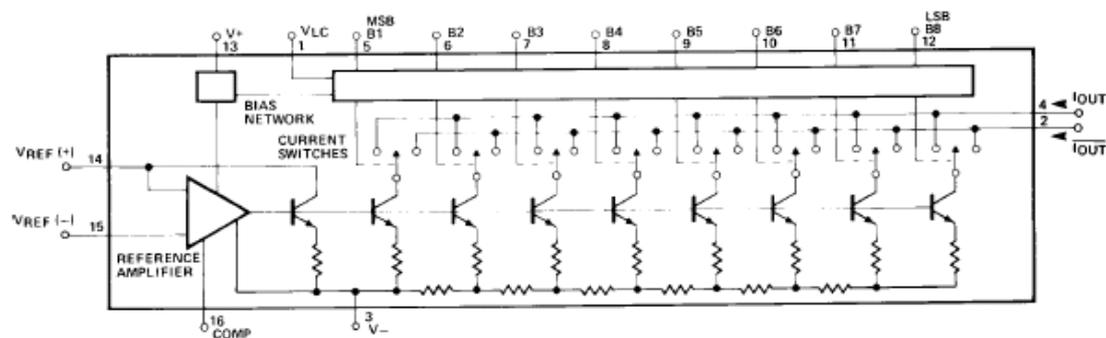
DAC08 applications include 8-bit, 1 μ s A/D converters, servo motor and pen drivers, waveform generators, audio encoders and attenuators, analog meter drivers, programmable power supplies, CRT display drivers, high-speed modems and other applications where low cost, high speed and complete input/output versatility are required.

GENERAL DESCRIPTION

The DAC08 series of 8-bit monolithic digital-to-analog converters provide very high-speed performance coupled with low cost and outstanding applications flexibility.

Advanced circuit design achieves 85 ns settling times with very low "glitch" energy and at low power consumption. Monotonic multiplying performance is attained over a wide 20 to 1 reference current range. Matching to within 1 LSB between refer-

FUNCTIONAL BLOCK DIAGRAM



REV. A

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties which may result from its use. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices.

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 617/329-4700 Fax: 617/326-8703

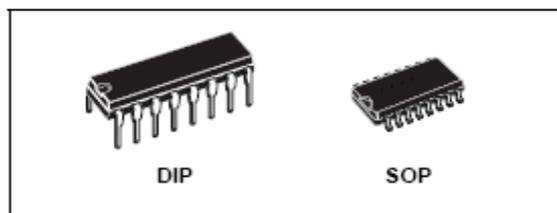
III. Fiche technique du circuit intégré CMOS4021:



HCF4021B

ASYNCHRONOUS PARALLEL IN OR SYNCHRONOUS SERIAL IN/SERIAL OUT 8 - STAGE STATIC SHIFT REGISTER

- MEDIUM SPEED OPERATION : 12 MHz (Typ.) CLOCK RATE AT $V_{DD} - V_{SS} = 10V$
- FULLY STATIC OPERATION
- 8 MASTER-SLAVE FLIP-FLOPS PLUS OUTPUT BUFFERING AND CONTROL GATING
- QUIESCENT CURRENT SPECIFIED UP TO 20V
- 5V, 10V AND 15V PARAMETRIC RATINGS
- INPUT LEAKAGE CURRENT
 $I_l = 100nA$ (MAX) AT $V_{DD} = 18V$ $T_A = 25^\circ C$
- 100% TESTED FOR QUIESCENT CURRENT
- MEETS ALL REQUIREMENTS OF JEDEC JESD13B "STANDARD SPECIFICATIONS FOR DESCRIPTION OF B SERIES CMOS DEVICES"



ORDER CODES

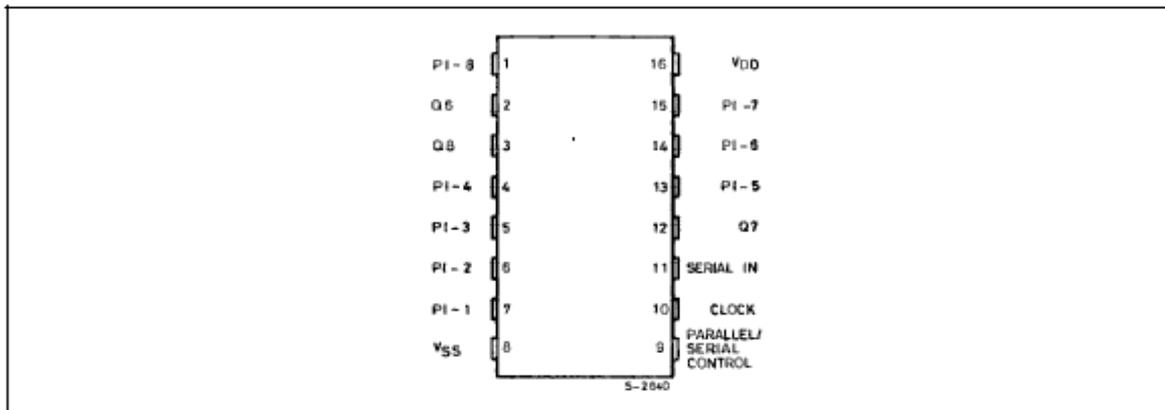
PACKAGE	TUBE	T & R
DIP	HCF4021BEY	
SOP	HCF4021BM1	HCF4021M013TR

DESCRIPTION

The HCF4021B is a monolithic integrated circuit fabricated in Metal Oxide Semiconductor technology available in DIP and SOP packages. This device is an 8-stage parallel or serial input/serial output register having common CLOCK and PARALLEL/SERIAL CONTROL inputs, a single SERIAL data input, and individual parallel "JAM" inputs to each register stage. Each register stage is a D-type, master-slave flip-flop in addition to an output from stage 8, "Q" outputs are also available from stages 6 and 7. Serial entry is synchronous with the clock but parallel entry is asynchronous.

In this device, entry is controlled by the PARALLEL/SERIAL CONTROL input. When the PARALLEL/SERIAL CONTROL input is low, data is serially shifted into the 8-stage register synchronously with the positive transition of he clock line. When the PARALLEL/SERIAL CONTROL input is high, data is jammed into the 8-stage register via the parallel input lines and synchronous with the positive transition of the clock line, the CLOCK input of the internal stage is "forced" when asynchronous parallel entry is made. Register expansion using multiple package is permitted.

PIN CONNECTION



IV. Fiche technique du circuit intégré ADC0800:



ADC0803, ADC0804

Data Sheet

August 2002

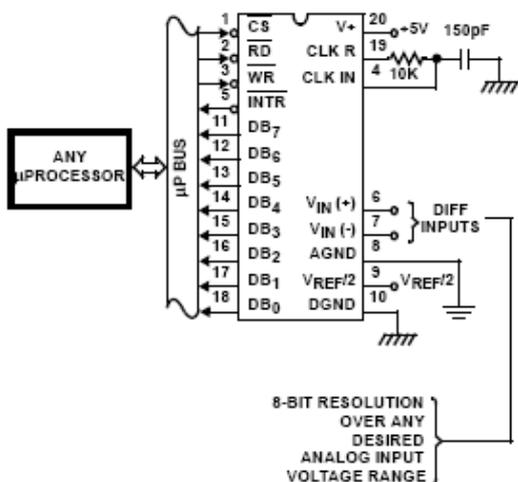
FN3094.4

8-Bit, Microprocessor-Compatible, A/D Converters

The ADC080X family are CMOS 8-Bit, successive-approximation A/D converters which use a modified potentiometric ladder and are designed to operate with the 8080A control bus via three-state outputs. These converters appear to the processor as memory locations or I/O ports, and hence no interfacing logic is required.

The differential analog voltage input has good common-mode-rejection and permits offsetting the analog zero-input-voltage value. In addition, the voltage reference input can be adjusted to allow encoding any smaller analog voltage span to the full 8 bits of resolution.

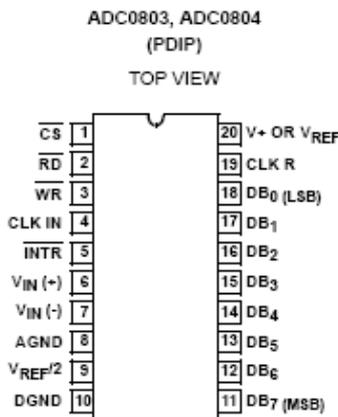
Typical Application Schematic



Features

- 80C48 and 80C80/85 Bus Compatible - No Interfacing Logic Required
- Conversion Time <100µs
- Easy Interface to Most Microprocessors
- Will Operate in a "Stand Alone" Mode
- Differential Analog Voltage Inputs
- Works with Bandgap Voltage References
- TTL Compatible Inputs and Outputs
- On-Chip Clock Generator
- Analog Voltage Input Range (Single +5V Supply) 0V to 5V
- No Zero-Adjust Required
- 80C48 and 80C80/85 Bus Compatible - No Interfacing Logic Required

Pinout



Ordering Information

PART NUMBER	ERROR	EXTERNAL CONDITIONS	TEMP. RANGE (°C)	PACKAGE	PKG. NO
ADC0803LCN	±1/2 LSB	VREF/2 Adjusted for Correct Full Scale Reading	0 to 70	20 Ld PDIP	E20.3
ADC0804LCN	±1 LSB	VREF/2 = 2.500VDC (No Adjustments)	0 to 70	20 Ld PDIP	E20.3

Références Bibliographiques

- [1] : **J. F. Bourgeois, A. Girault, R. Jaume, M. Le Boulch, C. Oberlin**, < Four électrique a résistances >, *Technique de l'ingénieur D5901*.
- [2] : **A. Ahriche, B. Bouafia**, < Modélisation et commande d'un onduleur a trois niveaux a structure NPC application a la conduite d'une machine asynchrone triphasée >, *Mémoire de fin d'étude, université de Jijel, Jijel 2002*.
- [3]: **Experiment manual**, < Microcomputer sensing control system >, *King instrument electronics, C.O.I LTD, 2002*.
- [4] : **S. J. Cahill**, < Digital and microprocessor engineering >, *Deuxième édition, Prentice Hall, 1993*.
- [5] : **I. D. Landau**, < Identification et commande des systèmes >, *Edition Hermès, 1996*.
- [6] : **H. Fekhar, M. Ounaci, B. Bouguettaya**, < Design and implementation of a digital controller and identification using neural networks >, *Final year project report, F.S.I INELEC, université de Boumerdes, Boumerdes 2005*.
- [7] : **H. Fekhar, A. Lounis, S. Atroune**, < Commande numérique par PC d'un four électrique industriel avec identification par les réseaux de neurones artificiels >, *Mémoire de fin d'étude, F.H.C, université de Boumerdes, Boumerdes 2005*.
- [8] : www.wikipédia.com, < ports séries >, *Un article de Wikipédia, l'encyclopédie libre*.
- [9] : **C. Touzet**, < Les réseaux de neurones artificiels introduction au connexionnisme >, *Cours, exercices et travaux pratiques Juillet 1992*.
- [10] : **S. Haykin**, < Neural networks >, *Prentice hall international, 1994*.
- [11] : **A. Ahriche, H. Fekhar**, < Commande numérique d'un four électrique industriel avec identification par les réseaux de neurones artificiels >, *Conférence internationale sur les hydrocarbure et la chimie, Ghardaïa, Algérie 2006*.
- [12] : **A. Ahriche, H. Fekhar**, < Réalisation d'une Commande adaptative d'un four électrique industriel avec identification par les réseaux de neurones artificiels >, *Conférence internationale sur les systèmes électriques, Oum al bouagui, Algerie 2006*.
- [13] : **R. Bradai**, < Commande vectorielle de la machine asynchrone associe aux onduleurs multi niveaux utilisation des régulateurs neuro-flous >, *Mémoire de magister, F.H.C, université de Boumerdes, Boumerdes 2001*.
- [14] : **M. Gondran, C. Muller**, < Réseaux de neurones et apprentissage >, *REE N°3, PP.6-9, Mars.1997*.
- [15] : **L. Baghli**, < Contribution a la commande de la machine asynchrone utilisation de la logique floue, des réseaux de neurones et des algorithmes génétiques >, *Thèse de doctorat, faculté des sciences, Nancy 1990*.
- [16] : **E. Davalo, P. Naim**, < Des réseaux de neurones >, *Edition Eyrolles, 1990*.

[17] : **K. S. Narendra, K. Parthasarathy**, < Gradient methods for the optimisation of dynamical systems containing neural networks >, *IEEE. Transaction on neural net*, Vol2, N°2, PP.252-261, Mars 1991.

[18] : **J. M. Renders**, < Algorithmes génétique et réseaux de neurones >, Edition Hermès, Paris, 1995.

[19] : **S. A. Zagoug**, < Réalisation d'une commande numérique centralisée distribuée pour le contrôle de 4 moteurs pas a pas avec identification par les réseaux de neurones artificiels >, Mémoire de magister, F.H.C, université de Boumerdes, Boumerdes 2005.

[20] : **J. Herault, C. Jutten**, < Réseaux Neuronaux et traitement du signal >, Edition Hermès, Paris, 1993.

[21] : **B. Widrow, M. A. Lehr**, < 30 years of adaptive neural networks : perceptron, madaline, and back propagation >, *proceedings of IEEE V.78 N°9*, pp. 1415-1441, Sept 1990.

[22] : **F. C. Chen, M. S. Lin**, < Learning and Conference of the Radial Basis Networks >, *IEEE Technology update series (Selected Conference Papers) Neural Networks Theory Technology and Application P. K. Simpson*, pp. 281-286, 1996.

[23] : **H. Fekhar**, < Etude de deux stratégies d'identification par réseau de neurones de la machines a induction >, Séminaire en Génie Electrique, Ecole Militaire Polytechnique, Bordj El bahri, Décembre Algerie 2002.

[24] : **N. Kandel, K. Khorasami**, < Optimum Learning rate for back propagation neural networks >, *IEEE Technology update series (Selected Conference Papers) Neural Networks Theory Technology and Application P. K. Simpson*, pp. 249-252, 1996.

[25] : **H. Demith, M. Beal**, < Neural network Toolbox for use with Matlab >, *The Math work, Inc* 1998.

[26] : **B. Kosko**, < Neural Networks and Fuzzy systems >, *Prentice Hall Englewood Cliffs*, 1992.

[27] : **Y. Kung**, < Digital Neural Networks PTR >, *Prentice Hall Englewood Cliffs, New Jersey* 1993.

[28] : **P. V. Glorennel**, < Réseaux de Neurones et Logique Floue pour la transitique >, *REE N°6*, pp. 26-34, Décembre 1995.

[29] : **J. Shing, R. Jang et T. Chuen**, < Optimum Learning rate for back propagation neural networks >, *IEEE Technology update series (Selected Conference Papers) Neural Networks Theory Technology and Application P. K. Simpson*, pp. 249-252, 1996.

[30] : **J. Moody**, < Fast learning in networks are universal approximators >, *Neural Networks, VOL. 2*, pp. 359-366, 1989.

[31] : **D. Rey**, < Port série 3 sorties sur triacs >, *interface PC N°9*, juin2001, ISSN 02434911.

[32] : **B. Kainka**, < Petites expériences d'électronique avec PC >, Edition publitronique ELEKTOR, 2001.

- [33] : **National semi-conductor, Data Book 1997.**
- [34] : **T. L. Floyd**, < *Electronics fundamentals: circuits, devises and applications* >, Prentice Hall, INC new jersey, USA 1998.
- [35] : **T. L. Floyd**, < *Circuits numériques* >, Prentice Hall, INC 2001.
- [36] : **W. Kretiz**, < *Digital electronics a pratical approch* >, Prentice Hall, INC 1993.
- [37] : **W. Kretiz**, < *Digital electronics* >, Prentice Hall, INC 2000.
- [38] : **G. Frantz**, < *Outils de développement Visual Basic 5* >, Edition SYBEX, 1997.
- [39] : **J. Daniel**, < *Digital design from zero to one* >, Edition John Wiley & Sons, Inc 1996.
- [40] : **M. Gindre, D. Roux**, < *Electronique numérique* >, Mc Graw Hill Edition, 1987.
- [41] : *Neural network Toolbox User's Guide*, Copyright 1995-1989 by the Matworks, Inc.
- [42] : **C. E. Sparck**, < *Data acquisition device* >, data base national semiconductor corporation 1989.
- [43] : **R. F. Conglin, F. F. Driscall**, < *Operational amplifiers & linear integrated circuits* >, Prentice Hall, international edition, 1991.
- [44] : **Intel Micro**, < *System Components Handbook* >, Intel Corp, Sante Clara, CA.
- [45] : **IBM**, < *The IBM PC Technical reference Mannual* >, IBM Corp, Boca Raton, FL, 1981.
- [46] : **G. Perry**, < *Teach yourself visual basic in 21 days* >, Sams publishing, USA 1998.
- [47] : **F. V. Gilluwe**, < *PC programmation système* >, Ressources d'experts, campus press, 1999.
- [48] : **B. Kainka, H. J. Berndt**, < *Je programme les interfaces de mon PC sous Windows* >, Edition Publitronic, 1999.
- [49] : **M. Tischer**, < *La Bible du PC programmation système* >, Edition Micro-applications, 5^{ème} édition.
- [50] : **H. Fekhar, S. A. Zagoug**, < *Réalisation d'une carte électronique et d'un logiciel basé sur la technique à commande distribuée (DCS) pour le pilotage de 3 moteurs pas à pas* >, Séminaire national sur les systèmes électromécanique SNSEM 12/13 Octobre 2003, Université d'Annaba, ALGERIE 2003.
- [51] : **R. E. Gsperini**, < *Digital Experiments* >, Published by Movonics Company, Los Altos, California 94022, 1977.
- [42] : **J. Cowell**, < *Essential Visual Basic 5* >, Edition Fast Springer, 1997.

[53] : **T. Kenjo**, < *Power electronics for the microprocessor age* >, Oxford University Press, USA1990.

[54] : **B. Kainka**, < *J'exploite les interfaces de mon PC* >, publitronec ELEKTOR, 1995.

[55] : **H. Fekhar, S. A. Zagoug**, < *Réalisation d'une commande par ordinateur avec contrôle du sens et de fréquence de 04 moteurs pas à pas* >, Conférence Nationale sur le Génie Electrique, CNG2004, 29/11/2004-01/12/2004-Tiaret, ALGERIE 2004.

[56] : **M. P. Timko**, < *A Two-Terminal IC Temperature Transducer Understanding the Specifications-AD590* >, IEEE J. Solid State Circuits, Vol, SC-11, pp 784-788, Dec 1976.

[57] : **C. William**, < *Fundamental of industrial instrumentation and process control* >, Edition Mc Graw-hill, 2005.

[58] : **A. P. Malrino**, < *Electronic principals* >, Edition Mc Graw-hill, sixth edition, 1999.

[59] : **T. Mike**, < *PC based instrumentation and control* >, Edition ELSEVER, 2005.

[60] : **B. C. Cuo**, < *Digital control systems* >, Edition prentice-hall international, 1992.

[61] : **H. Buhler**, < *Réglage échantillonnes traitement par transformée en Z* >, presse polytechnique romandes, 1986.

[62] : **C. S. Chen**, < *Application of on chip signal processor in digital controller implementation* >, IEEE control systems magazine, sept 1982 pp 16 - 22.

[63] : **H. Beam**, < *New antiwindup PI controller for variable speed motor drives* >, IEEE Transaction on industrial electronics, Vol 45, N°3, june 1998, pp 445 - 450.

[64] : **C. Bohn, P. Atherton**, < *An analysis package comparing PID anti-windup strategies* >, IEEE control systems magazine, pp 34 – 40, april 1995.

[65] : **J. M. Jacob**, < *industrial control electronics application and design* >, Edition prentice hall, new jesej, 1990.

[66] : **P. Oguig**, < *amplificateurs opérationnels de puissance pour la commande du moteur* >, Electronique pratique N°294 mai 2005, pp 68-72, ISSN N°02434911.

[67] : **P. Borne**, < *analyse et régulation des processus industriels* >, Tome1, régulation continue, Edition Technip, paris, 1993.

[68] : **H. Fekhar, A.Ahriche**, < *étude et réalisation d'une commande adaptative d'un four électrique avec implémentation du software sous Windows* >, international conference on electrical engineering design and technologies 5-6 NOV , Tunisie, 2007.